

МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО
СПЕЦИАЛЬНОГО ОБРАЗОВАНИЯ
РЕСПУБЛИКИ УЗБЕКИСТАН

ТАШКЕНТСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ
УНИВЕРСИТЕТ имени АБУ РАЙХАНА БЕРУНИ

ХАШИМОВ А .А., ТЕН Л. П.

**СИСТЕМЫ ПРОГРАММНОГО УПРАВЛЕНИЯ
ПРОМЫШЛЕННЫМИ УСТАНОВКАМИ**

Учебное пособие

ТАШКЕНТ – 2002

Системы программного управления промышленными установками: учебное пособие для бакалавров направления 5521300 – «Электротехника, электромеханика и электротехнологии»/ ТашГТУ; Хашимов А.А., Тен Л.П. Ташкент, 2002.

Учебное пособие разработано в соответствии с учебным планом бакалавров направления 5521300 – «Электротехника, электромеханика и электротехнологии». В пособии рассматриваются способы кодирования и представления информации в цифровых вычислительных устройствах, классификация и архитектура микропроцессоров, организация микроЭВМ и принципы построения систем программного управления на их основе. Содержится теоретический материал для изучения организации обменов информации в управляюще-вычислительной системе и организации интерфейсов.

Ўқув қўлланма 5521300 – «Электротехника, электромеханика ва электротехнологиялар» бакалавр йўналишининг ўқув режасига мувофиқ тайерланди. Ўқув қўлланмада ахборотларни рақамли ҳисоблаш қурилмаларида ифодалаш ва ўзгартириш, турларга бўлиниши ва микропроцессор архитектураси, микроЭХМни шакллантириш ва шу асосида дастурий бошқариш тизимларини яратиш усуллари кўриб чиқилган. Интерфейс ва бошқарув-ҳисоблаш тизимларида ахборотларни ўзаро алмашувини ташкил этишни ўрганиш учун назарий материаллар ҳам берилган.

This textbook has been worked according the bachelors training schedule of the direction 5521300 – “Electrical engineering, electrical mechanics and electrical technologies”.

The ways of coding and information presenting in the digital computing devices, microprocessors classification and architecture, microcomputers organization and construction principles of program control systems on their basis are being considered in the textbook. There is a theoretical material for study of information exchange organization in a controlling - computing system and organization of interfaces.

Кафедра: «Электропривод и автоматизация промышленных установок».

Печатается по решению координационного совета Министерства высшего и среднего специального образования РУз.

Рецензенты: д-р техн. наук, проф. Х.З. Игамбердиев / ТашГТУ;
к.т.н., доцент А.А. Азизов / «Узэнерготаймир», ГАК
«Узбекэнерго»/.



Ташкентский государственный технический университет, 2002

ПРЕДИСЛОВИЕ

Автоматизация современного производства осуществляется на основе совершенной технической базы, включающей широкое применение вычислительной техники, роботов и гибкой технологии. В связи с этим возникает задача подготовки высококвалифицированных специалистов в области автоматизации управления, способных разрабатывать, внедрять и применять в условиях реального производства такие устройства и системы.

Одной из основных трудностей при подготовке инженеров данного профиля является отсутствие в достаточном количестве учебно-методической литературы, позволяющей неспециалисту в области вычислительной техники ознакомиться с основами проектирования и применения систем управления, использующих ЭВМ и микропроцессоры в качестве управляющих устройств.

Данное пособие в определенной степени решает эту задачу. Оно написано в соответствии с программой по дисциплине «Системы программного управления общепромышленными установками», читаемой для бакалавров направления 5521300 – «Электротехника, электромеханика и электротехнологии».

При создании пособия ставилась цель удовлетворить запросы различных специальностей вышеуказанного направления. Поэтому в зависимости от специальности материал отдельных разделов частично может не рассматриваться.

Пособие разбито на V разделов:

I. АРИФМЕТИЧЕСКИЕ ОСНОВЫ ЦИФРОВЫХ
ВЫЧИСЛИТЕЛЬНЫХ УСТРОЙСТВ.

II. СИСТЕМЫ ПРОГРАММНОГО
УПРАВЛЕНИЯ. КЛАССИФИКАЦИЯ, ПРИНЦИПЫ
ПОСТРОЕНИЯ.

III. АРХИТЕКТУРА МИКРОПРОЦЕССОРОВ

IV. ОРГАНИЗАЦИЯ МИКРОЭВМ

V. МИКРОЭВМ «ЭЛЕКТРОНИКА 60» В
СИСТЕМАХ УПРАВЛЕНИЯ.

Собранный материал подбирался как начальная составная теоретическая база для последующего курса “Микропроцессорные системы управления электроприводами”, читаемого студентам магистратуры.

В данное пособие включены курсы лекций, читаемые авторами на протяжении 5-10 лет на Энергетическом факультете ТашГТУ.

ВВЕДЕНИЕ

Повышение требований к автоматизированным электроприводам привело к широкому применению в них цифровых устройств. При этом используются как аппаратные, так и программные методы реализации требуемых алгоритмов управления.

Аппаратные методы построения цифровых устройств близки к методам построения аналоговых систем управления: для выполнения каждой функции применяется отдельный элемент или группа элементов и добавление новой функции требует введения новых элементов. Аппаратные системы управления обычно выполняются с применением микросхем малой и средней степени интеграции, они имеют высокое быстродействие, надежность. В то же время они состоят из большого числа электронных компонентов, громоздки, имеют высокую стоимость и малую гибкость, требуют индивидуальной разработки.

При применении *программных* методов основной частью системы является, как правило, микроЭВМ, реализованная на основе микропроцессорного комплекта и

выполняющая программу, записанную в ее памяти. Наличие в микроЭВМ *программного управления* позволяет относительно легко и быстро производить изменения программы ее работы. В результате, например, переход на выпуск других изделий или улучшения качества производимого продукта может быть выполнено путем смены программного управления основным технологическим оборудованием без замены технических средств управления.

Системы управления, реализованные на основе микроЭВМ, имеют меньшие габариты, чем реализованные с применением аппаратных методов, значительную гибкость, требуют незначительного числа функциональных модулей, однако, они обладают меньшим быстродействием, определяемым последовательным характером вычислений.

1. АРИФМЕТИЧЕСКИЕ ОСНОВЫ ПОСТРОЕНИЯ ЦИФРОВЫХ УСТРОЙСТВ

1.1. Системы счисления

Системой счисления называют способ представления чисел посредством числовых знаков (цифр).

Всякая система счисления характеризуется *основанием* — количеством цифр, принятых для записи чисел. Так, десятичная система счисления использует для записи чисел 10 цифр: 0; 1; 2; 3; 4; 5; 6; 7; 8; 9. Эта система является позиционной, т.е. значение цифры (ее вес) зависит от ее положения (позиции) в числе. Например, число 33,3 состоит из трех цифр 3, вес каждой из которых различен. Первая цифра 3 указывает, сколько десятков в числе, вторая — количество единиц и третья — количество десятых долей единицы, т.е. это число можно представить в виде степенного ряда: $33,3 = 3 \cdot 10^1 + 3 \cdot 10^0 + 3 \cdot 10^{-1}$.

В степенной ряд можно разложить число, записанное в любой позиционной системе счисления, т.е. в общем виде число $\alpha_n \alpha_{n-1} \dots \alpha_0, \alpha_{-1} \alpha_{-2} \dots \alpha_{-m}$, записанное в системе счисления с любым основанием q , можно разложить в ряд по степеням основания этой системы:

$$\alpha_n \alpha_{n-1} \dots \alpha_0, \alpha_{-1} \alpha_{-2} \dots \alpha_{-m} = \alpha_n q^n + \alpha_{n-1} q^{n-1} + \dots + \\ + \alpha_0 q^0 + \alpha_{-1} q^{-1} + \alpha_{-2} q^{-2} + \dots + \alpha_{-m} q^{-m},$$

где α_i – цифры этой системы счисления.

Существует бесконечное множество систем счисления; рассмотрим лишь те из них, которые имеют отношение к ЦВМ.

Двоичная система счисления или система с основанием 2 использует только цифры 0 и 1. Эти двоичные числа названы битами (от *binary digit*). Физически в цифровых электронных системах бит 0 представлен напряжением LOW (низшим), а бит 1 – напряжением HIGH (высоким).

В десятичной системе счисления с помощью одного разряда записываются десять различных чисел от 0 до 9, а число 10 (основание системы) и большие числа изображаются с помощью двух и более разрядов. При этом число $N=q^m$ (где q – основание системы; m – целое число) изображается в виде единицы с старшем разряде с последующими нулями в количестве m . Аналогично этому в двоичной системе счисления с помощью одного разряда записываются лишь числа 0 и 1, а число 2 и большие числа записываются с помощью двух и более разрядов. Так, число $2=2^1$ записывается в виде 10, а число $4=2^2$ – как 100 и т.д. Каждое число, большее данного на единицу, получается путем прибавления 1 к младшему разряду.

Несколько десятичных чисел и соответствующие им двоичные, восьмеричные и шестнадцатеричные числа представлены в табл.1.1.

Табл. 1.1.

ЧИСЛА						
Десяти чные	Двоич ные	Восьмери чные	Шестна дцатери чные	Десяти чные	Двоич ные	Восьме ричные
0	0	0	0	9	1001	11
1	1	1	1	10	1010	12
2	10	2	2	11	1011	13
3	11	3	3	12	1100	14
4	100	4	4	13	1101	15
5	101	5	5	14	1110	16
6	110	6	6	15	1111	17
7	111	7	7	16	10000	20

1.2. Двоичная система счисления

Большинство элементов, на которых строятся ЦВМ, имеют лишь два устойчивых состояния равновесия; одному из этих состояний равновесия присваивается значение цифры 1, а другому – 0. По этой причине большинство современных ЦВМ используют двоичную систему счисления. Правила выполнения арифметических действий в этой системе счисления чрезвычайно просты (табл.1.2), а, следовательно, и просто реализуются в вычислительных машинах.

Табл. 1.2

Сложение	Вычитание	Умножение
$0+0=0$	$0-0=0$	$0*0=0$
$1+0=1$	$1-0=1$	$1*0=0$
$0+1=1$	$10-1=1$	$0*1=0$
$1+1=10$	$1-1=0$	$1*1=1$

При сложении в двоичной системе счисления двух чисел, равных единице, в данном разряде получается 0 и осуществляется перенос единицы в старший разряд, а при вычитании из нуля единицы осуществляется заем единицы из старшего разряда, отличного от нуля. Если в старшем разряде 0, то заем осуществляется из первого разряда. При этом единица, занятая в этом разряде, даст две единицы в младшем разряде и единицы во всех разрядах между данными и младшим.

Примеры:

Сложение	Вычитание	Умножение	Деление
$\begin{array}{r} + 110110 \\ 101110 \\ \hline 1100100 \end{array}$	$\begin{array}{r} - 111001 \\ 100111 \\ \hline 10010 \end{array}$	$\begin{array}{r} \times 1011 \\ 1001 \\ \hline 1011 \\ 0000 \\ 0000 \\ 1011 \\ \hline 1100011 \end{array}$	$\begin{array}{r l} 110010 & 1010 \\ 1010 & 101 \\ \hline 001010 & \\ 1010 & \\ \hline 0000 & \end{array}$

Из примеров видно, что умножение сводится к многократному сложению и сдвигам (если в данном разряде множимого записана 1, то осуществляется прибавление к промежуточной сумме множимого, сдвинутого на один разряд влево, если - 0, то нуля), а при выполнении деления используют правила умножения и вычитания.

1.3. Восьмеричная и шестнадцатеричная системы счисления

При подготовке задач для решения на ЦВМ часто используют восьмеричную и шестнадцатеричную системы счисления. Эти системы вспомогательные и применяются для записи команд программы решения задачи и некоторых констант при программировании в коде машины. Они удобны тем, что требуют соответственно в три и четыре раза меньше разрядов для записи команд и констант, чем двоичная система счисления.

Шестнадцатеричная система счисления (hexadecimal), или система с основанием 16, использует шестнадцать различных символов от 0 до 9 и латинские заглавные буквы A, B, C, D, E, F. В табл. 1.3 приведены эквиваленты десятичных, двоичных и шестнадцатеричных чисел. Заметим, что каждый шестнадцатеричный символ может быть

представлен единственным сочетанием четырех бит. Таким образом, представлением двоичного числа 10011110_2 в шестнадцатеричном коде является число $9E_{16}$.

Табл. 1.3. Десятичные, шестнадцатеричные и двоичные эквиваленты

Десятичные	Шестнадцатеричные	Двоичные			
		8	4	2	1
0	0	0	0	0	0
1	1	0	0	0	1
2	2	0	0	1	0
3	3	0	0	1	1
4	4	0	1	0	0
5	5	0	1	0	1
6	6	0	1	1	0
7	7	0	1	1	1
8	8	1	0	0	0
9	9	1	0	0	1
10	A	1	0	1	0
11	B	1	0	1	1
12	C	1	1	0	0
13	D	1	1	0	1
14	E	1	1	1	0
15	F	1	1	1	1

В восьмеричной системе для записи чисел используется восемь цифр: 0,1,2,3,4,5,6,7. В табл. 1.4 представлены эквиваленты десятичных, двоичных и восьмеричных чисел; каждому восьмеричному символу

соответствует двоичная триада (группа из трех бит). Так, двоичное число 111 110 001₂ в восьмеричном коде будет представлено числом 761₈.

Табл. 1.4. Десятичные, восьмеричные и двоичные эквиваленты

Десятичные	Восьмеричные	Двоичные		
		4	2	1
0	0	0	0	0
1	1	0	0	1
2	2	0	1	0
3	3	0	1	1
4	4	1	0	0
5	5	1	0	1
6	6	1	1	0
7	7	1	1	1

1.4. Двоично-десятичный код (ДДК)

Двоично-десятичный код является вспомогательным и вычисления в нем, как правило, не ведутся. Для изображения десятичных цифр в этом коде используется четыре двоичных разряда (тетрада). Перевод в двоично-десятичный код очень прост и выполняется чисто механически на устройствах подготовки данных. При этом каждая десятичная цифра заменяется соответствующей ей двоичной тетрадой (см. табл. 1.3).

Например, десятичное число 49,8125 в двоично-десятичном коде будет иметь вид:

4	9,	8	1	2	5
0100	1001,	1000	0001	0010	0101

Как видно из этого примера, число, записанное в двоично-десятичном коде, отличается от соответствующего двоичного числа, несмотря на то, что представляется также с помощью нулей и единиц.

Ввиду того, что с помощью четырех двоичных разрядов можно представить шестнадцать различных чисел, правила выполнения арифметических действий в двоично-десятичном коде отличаются от правил выполнения действий в двоичной системе счисления и являются значительно более сложными.

Перевод чисел из двоично-десятичного кода в десятичную систему счисления происходит следующим образом. Двоично-десятичное число разбивается на тетрады, начиная от запятой влево и вправо, и каждая тетрада заменяется эквивалентной ей десятичной цифрой. Неполные крайние слева и справа тетрады дополняются до полных нулями.

Например,

0001	0100	0111,	0100
1	4	7,	4 ,

что соответствует десятичному числу 147,4.

Итак, двоично-десятичный код используется для ввода исходных данных в машину. Перевод десятичного числа в двоично-десятичный код осуществляет устройство подготовки данных. Затем двоично-десятичный код самой машиной по специальной программе переводится в двоичную систему. Результаты решения по специальной программе переводятся из двоичной системы в двоично-десятичный код и поступают на устройства выдачи результатов, где осуществляется переход от двоично-десятичного кода к десятичной системе счисления.

1.5. Дополнительный код

Сама ЭВМ обрабатывает информацию обычно в двоичном коде. Однако, если нужно использовать числа со знаком, используется специальный дополнительный код, что упрощает аппаратные средства ЭВМ.

В табл. 1.5 приведена запись в дополнительном коде положительных и отрицательных чисел. Заметим, что все положительные числа имеют 0 в старшем разряде, остальные биты составляют двоичное число. Все отрицательные числа имеют 1 в старшем разряде.

Табл. 1.5. Десятичные числа со знаком и их представление в 8-разрядном дополнительном коде

Десятичные	Представление чисел со знаком	Примечания
+127	0111 1111	Положительные числа представляются в той же форме, что и прямые двоичные числа
.	.	
.	.	
.	.	
+8	0000 1111	
+7	0000 0111	
+6	0000 0110	
+5	0000 0101	
+4	0000 0100	
+3	0000 0011	
+2	0000 0010	
+1	0000 0001	
0	0000 0000	
-1	1111 1111	
-2	1111 1110	
-3	1111 1101	Отрицательные числа представляются в форме дополнительного кода
-4	1111 1100	
-5	1111 1011	
-6	1111 1010	
-7	1111 1001	
-8	1111 1000	
.	.	
.	.	
.	.	
-128	1000 0000	

II. СИСТЕМЫ ПРОГРАММНОГО УПРАВЛЕНИЯ. КЛАССИФИКАЦИЯ. ПРИНЦИПЫ ПОСТРОЕНИЯ

2.1. ОПРЕДЕЛЕНИЕ И КЛАССИФИКАЦИЯ СИСТЕМ ПРОГРАММНОГО УПРАВЛЕНИЯ

Система программного управления (СПУ) является системой автоматического управления движением рабочей машины или ее отдельного исполнительного органа в соответствии с заданной и легко управляемой управляющей программой.

В настоящее время СПУ выполняются с числовым заданием программы и называются системами числового программного управления (СЧПУ). ЧПУ используется в станкостроении и робототехнике.

В соответствии с международной классификацией СЧПУ по уровню технических возможностей делятся на следующие классы:

1. NC (Numerical Control) – числовое программное управление обработкой заготовки на станке по программе, заданной в алфавитно-цифровом коде. Это устройство работает по "жесткой логике", программа вводится, как правило, на перфоленте или магнитной ленте;

2. SNC (Stored Numerical Control) или MNC (Memory NC) – с однократным считыванием программы перед обработкой партии одинаковых заготовок. Разновидность устройств ЧПУ, имеющая память для хранения всей управляющей программы (УП).

3. CNC (Computer Numerical Control) – автоматическое устройство ЧПУ с мини-ЭВМ (микропроцессором).

4. DNC (Direct Numerical Control) – устройство для управления группой оборудования от ЭВМ, осуществляющее хранение программ и распределение их по запросам от локальных устройств управления оборудованием (на оборудовании могут быть установлены устройства типа NC, SNC, CNC).

5. HNC (Handled Numerical Control) – разновидность устройств ЧПУ с ручным заданием программы с пульта управления на клавишах, переключателях и т.д.).

Устройства ЧПУ типа NC и HNC имеют постоянную структуру, а устройства типа SNC и CNC – переменную.

Ранее были распространены СЧПУ класса NC, аналоговые, кодовые, импульсные, выполненные на аппаратных средствах, со встроенными мини-ЭВМ класса CNC и оперативные СЧПУ класса HNC. В настоящее время эти системы получили дальнейшее распространение и теперь выпускаются следующие типы:

6. TNC (Total NC) – устройства имеют в своем составе внешнюю память на гибких дисках (для хранения УП) и дисплеи для общения оператора с устройством ЧПУ;

7. VNC (Voici NC) – в устройства ЧПУ УП вводится непосредственно с голоса. Принятая информация затем отображается на дисплее, что обеспечивает визуальный контроль правильности ввода.

Несмотря на то, что эта классификация была создана для устройств ЧПУ металлорежущими станками, сейчас она применяется и для устройств управления промышленными роботами.

По назначению СПУ разделяются на цикловые, позиционные, и контурные.

Цикловые СПУ (или системы с цикловым

программным управлением ЦПУ) осуществляют управление одним или несколькими ИОРМ, обеспечивающих требуемый технологический цикл, т.е. определенную обычно повторяющую последовательность действий отдельных ИОРМ или группы машин. Последовательность действий определяется управляющей программой, задаваемой обычно в виде простых дискретных команд на включение и отключение электроприводов, приводящих в движение ИОРМ.

Системы ЦПУ выполняются в основном *разомкнутыми*, а наличие датчиков положения, фиксирующих положение исполнительных органов и дающих команды на включение и отключение электропривода, рассматриваются как обратные связи. Управляющие программы (УП) в системах ЦПУ выполняются в виде жесткой неизменяемой и изменяемой программ. Жесткая неизменяемая УП задается в виде определенной схемы электроавтоматики, включение и отключение управляющих элементов которой производится во времени, пути или по технологической готовности ИОРМ. В свое время широкое распространение получили релейно-контакторные схемы и схемы бесконтактные, выполненные на логических элементах:

«Логика Т», «Логика И». Для задания таких программ используется устройства с матричной логикой «Логика М». Цикловые СПУ с жесткой изменяемой УП выполняются с программируемыми контроллерами.

Позиционное ЧПУ определяется как числовое программное управление станком, при котором перемещение его рабочих органов происходит в заданные точки, причем траектории перемещения не задаются. Позиционные СЧПУ используют не только для управления движением в металлорежущих станках, но в любых рабочих машинах, ИО которых требует перемещения с позиционированием. В таких системах важна точность установки заданного конечного положения ИО, а не траектория его перемещения.

Контурные СЧПУ определяются как СЧПУ станком (или любой рабочей машины), при котором перемещение его исполнительных органов происходит по заданной траектории и с заданной скоростью для получения необходимого контура обработки (движения по контуру). Такие СЧПУ осуществляют управление перемещением ИОРМ с непрерывно изменяющейся информацией перемещения, сигналы которой являются функциями времени, скорости, пути или любого другого параметра. Характерной особенностью контурных

СЧУ является непрерывная координация движений ИО в каждый момент времени, как по пути, так и по скорости.

Наиболее характерно деление СПУ на *позиционные (координатные)* и *контурные (функциональные)* СЧПУ роботами и металлорежущими станками. Контурные СПУ – это системы с непрерывной обработкой движения, а позиционные СПУ - системы с дискретным управлением движением. При этом цикловые СПУ рассматриваются как простейший вариант позиционных систем: в цикловых системах число программируемых точек по каждой координате (каждой степени подвижности манипулятора) ограничено.

Существующие устройства управления ПР (кроме цикловых) относятся к классу СЧПУ.

Позиционные и контурные СЧПУ специально не выпускаются. Они выполняются на СЧПУ классов CNC или HNC с заданием соответствующей программы. Позиционные СЧПУ строятся на базе позиционных, а контурные - на базе следящих систем управления.

Появление самоприспосабливающихся *адаптивных* систем расширило классификацию ЧПУ по числу потоков информации. Появилось *адаптивное ЧПУ (АЧПУ)*, определяемое как ЧПУ, при котором обеспечивается

автоматическое приспособление процесса обработки заготовки к изменяющимся условиям обработки по определенным критериям. Поэтому в СЧПУ появились дополнительные потоки информации, кроме основных, определяемых управляющей программой и главной обратной связью.

По принципу действия СПУ подразделяются на непрерывные (аналоговые), дискретные (числовые, импульсные) и комбинированные (дискретно-непрерывные).

В аналоговых СПУ управляющий сигнал подается в виде определенной физической величины, например напряжения или фазы переменного тока, которая сравнивается с аналогичным сигналом обратной связи. Сигнал рассогласования определяет скорость и направление движения рабочего органа механизма. Аналоговые СПУ подразделяются на системы, работающие по методу сравнения напряжений и методу фазовой модуляции (фазовые СПУ). Аналоговые СПУ являются замкнутыми системами с обратной связью по скорости перемещения или положению рабочего органа механизма.

В числовых (импульсных) СПУ управляющий сигнал подается в виде числа импульсов, каждому из которых соответствует определенное дискретное перемещение

рабочего органа механизма. Такие СПУ подразделяются на счетно-импульсные с обработкой импульсов двигателем непрерывного действия и шаго-импульсные с обработкой импульсов шаговым двигателем. Счетно-импульсные СПУ – системы замкнутые с импульсной обратной связью. Сравнение числа импульсов программы и обратной связи и обработка рассогласования обеспечиваются импульсным следящим электроприводом. Шаго-импульсные СПУ могут быть разомкнутыми и замкнутыми в зависимости от требуемой точности механизма.

В аналого-импульсных СПУ управляющий сигнал подается в виде напряжения или фазы, которые затем превращаются в импульсы. В импульсно-аналоговых СПУ управляющий сигнал подается в виде числа импульсов. Импульсы программы и обратной связи суммируются в специальном преобразователе, выходной сигнал которого в виде напряжения или фазы переменного тока обрабатывается следующим приводом аналогового типа с аналоговой (с последующим превращением в импульсы) или импульсной обратной связью.

2.2. ПРИНЦИПЫ ПОСТРОЕНИЯ СИСТЕМ ПРОГРАММНОГО УПРАВЛЕНИЯ

Выпускаемые в настоящее время микропроцессорные программируемые средства (и выполненные на их основе микро-ЭВМ) позволяют решать практически все задачи по сбору информации, контролю и управлению.

Микропроцессоры имеют уникально малые размеры, дешевы и высоко надежны в работе. Созданные на их основе микроЭВМ обладают большими вычислительными и логическими возможностями.

На основе МП и микроЭВМ созданы контролирующие, управляющие и обрабатывающие цифровые устройства и системы, непосредственно встраиваемые в приборы, машины, технологические установки и процессы. Это позволило достигнуть значительного повышения уровня автоматизации технологических процессов, экономии энергии, сырья, материалов, повышения производительности и качества труда. По сравнению с традиционно используемыми системами с «жесткой» непрограммируемой логикой они обладают значительно большими функциональными возможностями, но более дороги. Эффективность использования программируемых МП-средств может быть достигнута при использовании совершенных алгоритмов управления,

полностью реализующих функциональные и вычислительные возможности этих средств.

Прямое цифровое управление от управляющей микропроцессорной вычислительной машины (УВМ) в наибольшей степени раскрывает ее возможности. В этом режиме сигналы от УВМ поступают непосредственно на исполнительные элементы, воздействующие на объект, и автоматические локальные регуляторы (которые по существу является малым аналоговым ВУ, реализующим один или несколько законов управления, например, пропорциональный, пропорционально-интегральный и т.д.) вообще исключаются из системы.

Использование УВМ в прямом управлении процессом позволяет, кроме простых законов управления, вырабатываемых аналоговыми локальными регуляторами, реализовать более совершенные методы управления, например, управление по возмущению или адаптивное.

В общем случае система, кроме объекта управления, источников информации и исполнительных элементов, может содержать одну или несколько УВМ.

При использовании одной УВМ структура системы организуется по *централизованному принципу*: когда сбор, переработка информации и формирование управляющих

воздействий осуществляется единым центром, в качестве которого выступает сама УВМ.

В робототехнике и ГАП применяется другой вид управления – *децентрализованное*. При этом выделяются несколько уровней управления или иерархии. Верхний уровень иерархии осуществляет автоматическое управление технологическим процессом цеха или участка. Управление обеспечивается с помощью большой ЭВМ. Она определяет порядок работы робототехнологических комплексов, которые состоят из металлообрабатывающих станков и обслуживающих их роботов и являются элементами или модулями ГАП. Директивная информация с верхнего уровня поступает на второй уровень иерархии. В соответствии с указанием миниЭВМ этого уровня производит разложение задания на ряд технологических операций, которые, в свою очередь, являются директивами для следующего уровня управления, т.е. непосредственного управления ПР или станком. На нижнем уровне используется микроЭВМ, которая осуществляет выдачу задания на входы сепаратных систем электропривода. Регуляторы сепаратных систем электропривода реализуются на микропроцессорных средствах.

Современное развитие микропроцессорной техники

создало благоприятные предпосылки для реализации такой многоуровневой, и мультимикропроцессорной структуры управления гибким производством. При подобном построении систем управления необходимо иметь один язык программирования, чтобы обеспечить совместимость уровней управления без промежуточных трансляторов. Целесообразность мультипроцессорных систем управления вытекает также из необходимости работы в реальном времени. Объясняется это тем, что резерв вычислительной мощности отдельной ЭВМ недостаточен для полного управления группой робототехнологических комплексов, где приходится решать ряд разнообразных задач, особенно при наличии сложных сенсорных систем. С этой задачей легче справиться несколькими специализированным на решение определенного вида задач ЭВМ. Это сведет к минимуму обмен информацией между уровнями иерархии, и в этом смысле они являются автономными.

Таким образом, взаимодействие между несколькими ЭВМ и локальными регуляторами организуется по *иерархическому принципу*, т.е. по принципу подчинения с разделением системы на ранги и уровни с дифференцированным подходом к обработке данных и решения задач управления. Под иерархической структурой

системы управления понимается многоступенчатый пирамидальный принцип ее построения с подчинением низших ступеней высшим. Функции контроля и управления распределяются при этом на несколько ступеней с приоритетом управляющих сигналов старших уровней.

Основной принцип при создании систем программного управления должен основываться на использовании типовых узлов, отработанных на практике. При этом должен сохраняться принцип модульности. Это следует понимать в двух аспектах: модульная аппаратная реализация отдельных узлов СПУ и модульность в программном, алгоритмическом обеспечении.

Для СПУ, построенных на базе МП-средств, можно выделить три основных направления развития.

Первое – создание многоуровневой системы с использованием вычислительных средств различной степени сложности: мини-, микроЭВМ, и распределенные микропроцессорные средства, включая программируемые контроллеры. Этот принцип целесообразно использовать для построения сложных иерархических систем управления производственным участком или крупными установками.

Второе – создание объектно-ориентированных комплектных систем на базе МП-средств управляющей

вычислительной техники. Микропроцессорные наборы технических средств комплекта обладают полной функциональной совместимостью и обеспечивают исключительную гибкость, позволяющую с помощью различных сочетаний входящих в него устройств, плат, реализовать МП-системы для решения широкого круга задач управления электроприводами.

Третье - использование простейших программируемых вычислительных средств (регулирующих или логических контроллеров или специализированных вычислительных устройств), обладающих ограниченными программными возможностями, например, устройств ЧПУ.

Для эффективного использования ЭВМ в системе управления необходимо решить следующие задачи: 1) выбрать тип управляющей ЭВМ (микропроцессора) и необходимое периферийное оборудование; 2) разработать специальные средства сопряжения ЭВМ с объектом управления; 3) разработать специальные узлы и устройства рабочей машины (цифровые приводы, датчики информации), ориентированные на управление от ЭВМ; 4) разработать специальное математическое и программное обеспечение ЭВМ для реализации задач управления.

2.3. СТРУКТУРА СИСТЕМЫ УПРАВЛЕНИЯ РОБОТАМИ

Системы управления роботами выполняют сложные логические действия и могут быть реализованы лишь на современных ЭВМ. Совершенствование робототехнических систем тесно связано с прогрессом в области вычислительной техники. Появление роботов с элементами адаптации стало возможным благодаря прогрессу в создании ЭВМ. Особое значение имел массовый выпуск мини- и микроЭВМ и микропроцессорных комплектов. На их основе созданы промышленные образцы систем управления роботами.

В манипуляционных роботах всех видов исполнительный механизм (манипулятор) — это многозвенная механическая система с управляемыми приводными устройствами по каждой степени подвижности. Система управления движением всех приводов представляет собой первый уровень общей системы робота — исполнительный уровень. Затем в зависимости от вида робота наращиваются различные верхние уровни системы управления. В результате образуется иерархическая структура системы управления роботом.

Рассмотрим иерархическую структуру управления автоматически действующих роботов (рис. 2.2). На первом (исполнительном) уровне изображена система управления

отдельными приводами робота со своими внутренними обратными связями. Затем следует второй уровень управления (тактический). Его функция – распределение сигналов управления для выполнения определенной операции по степеням подвижности манипулятора. В программных роботах система управления ограничивается тактическим уровнем: в ЭВМ закладывается программа, вырабатывающая сигналы на приводы манипулятора.

Третьему уровню (стратегический) соответствует организация адаптивного управления роботом с помощью ЭВМ. На основании задания на выполнение той или иной операции и анализа сигналов с датчиков о внешней обстановке и состоянии манипулятора формируется программа управления, вырабатывающая сигналы на более низкий (тактический) уровень управления.

Высший (четвертый) уровень системы управления роботом — уровень искусственного интеллекта. На этом уровне функционируют системы восприятия и распознавания обстановки, автоматического принятия решений в сложной, неизвестной или меняющейся обстановке, а также накопления опыта работы и самообучения. Схематически более подробно это представлено на рис. 2.1.

В схему иерархии управления, подобную приведенной на рис.2.2, вписываются и дистанционно управляемые роботы.

В отличие от автоматических манипуляторов здесь на том или ином уровне в схему управления включается человек-оператор. Так, при командном управлении человек управляет каждым приводом робота уже на исполнительном уровне, в копирующих и полуавтоматических роботах оператор управляет движением рабочего органа манипулятора (захвата), т. е. включается в систему управления на тактическом уровне. При росте степени автоматизации управления роботом, т. е. при супервизорном и диалоговом управлении, человек формирует управляющие воздействия на стратегическом и высшем уровнях управления.

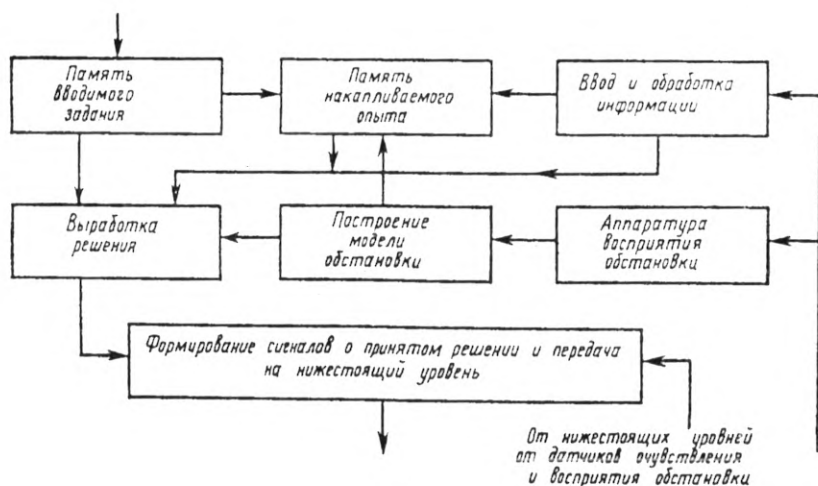


Рис. 2.1. Схема системы управления роботом на высшем уровне

Управление роботами, начиная уже с роботов, оснащенных только первым (исполнительным) уровнем управления, обеспечивается сложной многоконтурной и многосвязанной системой автоматического управления. Сказанное обуславливает включение в систему управления робота современной ЭВМ.

Кратко рассмотрим задачи, решаемые ЭВМ на различных уровнях управления роботом.

На первом (исполнительном) уровне решаются задачи управления приводами манипулятора. Привод должен, возможно, более точно отработать заданное положение звеньев исполнительного механизма (манипулятора) робота. ЭВМ на основе показаний датчиков положения должна определить величину рассогласования и передать управляющие сигналы на исполнительные двигатели приводов.

На втором (тактическом) уровне управления ЭВМ решает обратную кинематическую задачу, т. е. по заданному угловому и линейному положению захвата манипулятора вычисляет соответствующие значения положения (угловых и линейных) звеньев манипулятора. Если задача управления — не перемещение захвата манипулятора по заданной траектории, а создание на захвате требуемой силы и момента, то вычисляются необходимые значения сил (моментов),

развиваемых приводами, на основе заданного вектора сил и моментов на захвате. Если по известным положениям звеньев (или по усилиям развиваемых приводами) требуется определить положение захвата (силу и момент на захвате), то ЭВМ решает и эту задачу.

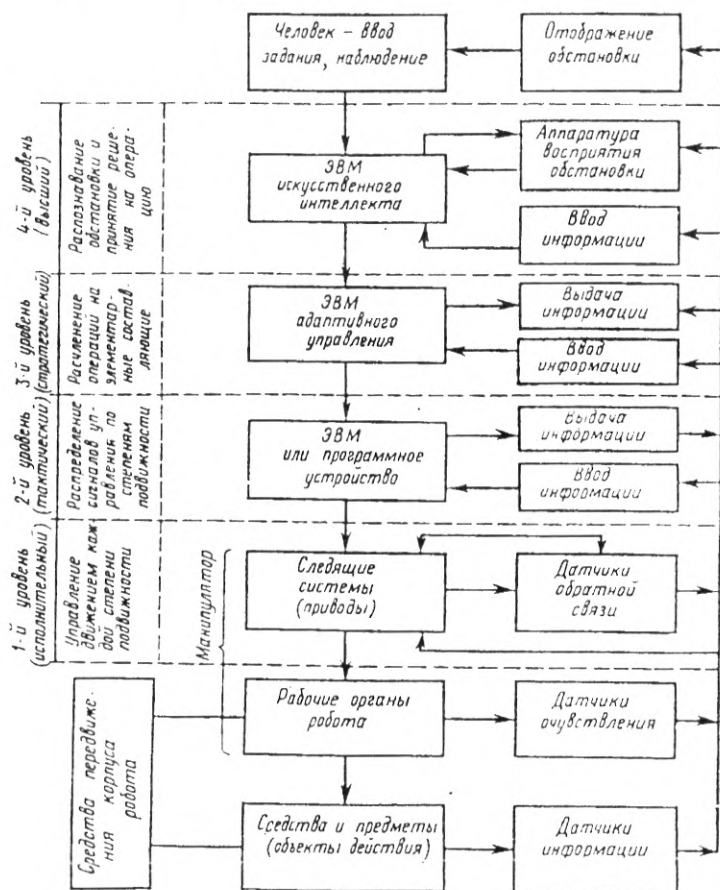


Рис. 2.2. Иерархическая структура управления автоматическими действующими роботами

На решение обратной задачи расходуется много машинного времени, поэтому обычно она решается в небольшом числе узловых точек траектории. В этом случае на тактический уровень возлагается также задача сглаживания (интерполяции) траектории движения между узловыми точками.

На третьем (стратегическом) уровне на основе полученного задания перенести деталь из одной точки в другую, вставить вал в подшипник, окрасить поверхность детали и т. п. ЭВМ вычисляет программную траекторию движения захвата и требуемые усилия на нем с учетом показаний датчиков информации о внешней среде (положение деталей, соседних роботов, оборудования и т. д.). Иными словами, стратегический уровень управления обеспечивает адаптацию робота к меняющимся условиям его работы. На стратегическом уровне ЭВМ (микропроцессор) также решает задачи предварительной обработки информации, поступающей с датчиков (силомоментных, системы технического зрения и пр.).

На четвертом (вышем) уровне управления ЭВМ решает сложные задачи принятия решений, получая задания в крупном плане (например, взять деталь со склада, передать ее на определенный станок, обработать деталь в соответствии с заданными требованиями, проверить качество обработки и

передать ее на следующий станок). На этом уровне ЭВМ анализирует достаточно сложную изменяющуюся внешнюю обстановку, принимает решение о действиях, делит общее действие на последовательность выполнения более элементарных задач и передает эти задачи стратегическому уровню управления. Таким образом, в этом случае ЭВМ сама планирует свои действия, анализируя внешнюю обстановку, решая задачи, которые стоят перед так называемым искусственным интеллектом.

Таким образом, *система управления робота* — это совокупность аппаратных и программных средств электронной вычислительной техники, робот же можно рассматривать как совокупность исполнительного механизма с приводами, системы датчиков, ЭВМ (одной или нескольких) и средств сопряжения ЭВМ между собой и с приводами исполнительного механизма и датчиками.

2.4. ЭЛЕМЕНТАРНАЯ БАЗА УПРАВЛЯЮЩИХ УСТРОЙСТВ ПРОМЫШЛЕННЫХ РОБОТОВ

Элементарная база и комплектующие изделия управляющих устройств нечувствительных промышленных роботов характеризуются большим разнообразием в соответствии с широким диапазоном их функциональных особенностей от простейших цикловых устройств до сложных контурных и контурно-позиционных. В управляющих устройствах промышленных роботов применяются практически все электромеханические и электронные элементы и другие комплектующие изделия, разработанные для управляющих устройств общего назначения, включая реле и другие электромеханические элементы, полупроводники, интегральные микросхемы различной степени интеграции и т.д.

Электромеханические элементы применяются в основном в простейших управляющих устройствах циклового типа, а также в выходных блоках, выдающих команды «включено—выключено», устройств всех типов. Если цикловое устройство управления робота относительно просто и требуемые логические функции могут быть выполнены на сравнительно небольшом количестве реле, то такое устройство обычно оказывается наиболее экономично выполнимым именно на электромеханическом реле, поскольку в этом

случае, в частности, наиболее просто реализуются промежуточные связи с входом и выходом устройства. Однако применение реле целесообразно при числе срабатываний менее 500 раз в час (не более 2 млн. циклов в год). При более интенсивной работе переключающих элементов предпочтение следует отдавать полупроводниковым элементам. Допустимую интенсивность переключения имеют только управляющие устройства транспортных роботов (цикл выполнения одной операции транспортировки составляет несколько минут). Интенсивность включения электромагнитов гидро- и пневмоклапанов робота с позиционным по упорам способом управления обычно выше указанного предела, так как цикл работы обычно равен нескольким секундам. Поэтому здесь целесообразно применение бесконтактных полупроводниковых элементов. Технологические команды на оборудование выдаются значительно реже, чем управляющие команды на манипулятор, особенно при использовании роботов с позиционной или контурной системами управления, когда цикл работы составляет десятки секунд. Допустимо применение реле в выходных блоках.

Как показали исследования, интенсивность отказов устройств, выполненных на электромеханических элементах, повышается в период приработки, затем стабилизируется в процессе эксплуатации и резко повышается в конце

эксплуатации. Интенсивность отказов устройств, выполненных на полупроводниковых элементах, высока в начальный период приработки. Применение дискретных полупроводниковых элементов целесообразно в устройствах с повышенным объемом логических операций и простыми арифметическими операциями типа сложения (сравнение двух величин). При дальнейшем возрастании сложности управляющего устройства робота и увеличении числа выполняемых функций более рациональной становится реализация логических и арифметических операций устройства на интегральных микросхемах. Для повышения помехоустойчивости управляющих устройств промышленных роботов целесообразно применение в них интегральных микросхем высокоуровневой помехоустойчивой логики, особенно во входных и выходных блоках.

В подавляющем большинстве эксплуатируемых в настоящее время управляющих устройств промышленных роботов функции управления реализуются аппаратным путем, т.е. алгоритм функционирования устройства реализуется жестким соединением элементов (пайка, навивка). Новым этапом в проектировании управляющих устройств промышленных роботов с повышенным набором функциональных возможностей является применение больших и сверхбольших интегральных схем (БИС) микропроцессоров

и различного типа запоминающих устройств. В этом случае необходимые функции управляющего устройства обеспечиваются программным путем.

Применение БИС, таких, как микропроцессоры, ОЗУ, ПЗУ и т.д., значительно расширяет функциональные возможности управляющих устройств промышленных роботов. Вместе с тем число элементов в электронных схемах устройств значительно уменьшается и снижается стоимость при повышении качества управления. Уменьшение числа элементов, естественно, приводит к упрощению обслуживания и повышению надежности. Кроме того, существенно уменьшаются размеры устройства.

На рис. 2.3 приведен график изменения стоимости, в зависимости от сложности конструкции управляющего устройства при выполнении его на реле (1), дискретных полупроводниковых элементах (2), интегральных микросхемах (3), микроЭВМ (4) [8].

В табл. 2.1 приведены элементы и устройства, применяемые для построения различных узлов управляющих устройств промышленных роботов.

Следует отметить, что в управляющих устройствах применяются комплектующие изделия, разработка которых не была ориентирована на использование в промышленных

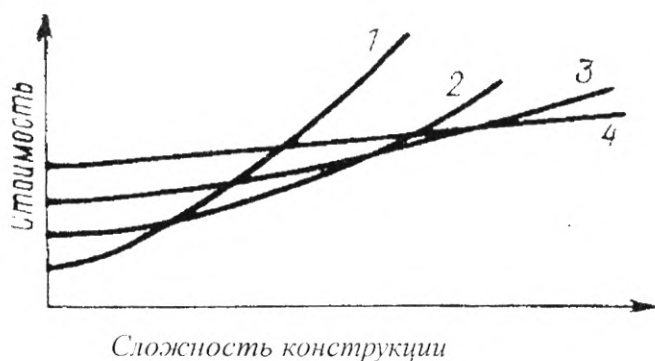


Рис. 2.3.

роботах. Особенно это заметно на примере запоминающих устройств. Эти устройства, разработанные для вычислительных средств, имеют быстродействие, значительно большее, чем это требуется при работе робота. Так, для устройства с записью программы в процессе обучения и последующим воспроизведением в записанном порядке без сложной обработки данных достаточное время записи 0,1 с, а время считывания 0,001 с. Разработка комплектующих изделий, ориентированных на применение в промышленных роботах, позволит создавать более дешёвые и малогабаритные управляющие устройства, с необходимыми функциональными возможностями.

Табл. 2.1. Комплектуемые изделия, применяемые в управляющих устройствах промышленных роботов

Наименование блока	Цикловые		Позиционные		Контурные		Контурно-позиционные
	число точек	до 15	до 40	число точек	до 100	100 и более	
Запоминание информации о последовательности	Штекерная панель, перфокарта	Полупроводниковая память	Штекерная панель, программный барабан	Полупроводниковая память, проволочная память	Магнитная лента, магнитный диск	Полупроводниковая память	Полупроводниковая память
	Упоры, датчики путевого контроля	Упоры, датчики путевого контроля	Потенциометры	Потенциометры, полупроводниковая память			
Запоминание информации о времени	Потенциометры	Потенциометры, полупроводниковая память	Потенциометры	Потенциометры, полупроводниковая память	Микропроцессоры, БИС запоминающих устройств	Полупроводниковая память	Полупроводниковая память
Управление переходами	Шаговые двигатели, полупроводники	ИМС	Полупроводники, ИМС	ИМС			

Табл. 2.1. Продолжение

Наименование блока	Цикловые		Позиционные		Контурные		Контурно-позиционные
	число точек		число точек		непрерывная последовательность	с интерполятором	
	до 15	до 40	до 100	100 и более			
Управление «включено-выключено»	Реле, полупроводники	Реле, полупроводники	Реле, полупроводники	Реле, полупроводники	Реле, полупроводники	Реле, полупроводники	Реле, полупроводники
Дискретное позиционирование			Полупроводники, ИМС	ИМС			ИМС
Непрерывное позиционирование					ИМС	ИМС	ИМС

Управление положением

III. АРХИТЕКТУРА МИКРОПРОЦЕССОРОВ

3.1. ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ МИКРОПРОЦЕССОРОВ

Развитие технологии и схемотехники микроэлектронных схем привело к созданию больших интегральных схем (БИС), представляющих собой универсальные по назначению, функционально законченные устройства, по своим функциям и структуре напоминающие упрощенный вариант процессора обычных ЭВМ, но имеющие несравнимо меньшие размеры. Такие БИС получили название микропроцессор.

Микропроцессор (МП) — это микросхема или совокупность небольшого числа микросхем (соответственно один или несколько кристаллов БИС), выполняющая над данными арифметические и логические операции и осуществляющая программное управление вычислительным процессором.

Микропроцессор характеризуется очень большим числом параметров и качеств, поскольку он, с одной стороны, функционально является сложным программно-управляемым цифровым процессором, т.е. устройством ЭВМ, а с другой — интегральной схемой (схемами) с высокой степенью интеграции

элементов, т.е. электронным прибором. К основным характеристикам МП (МП комплектов БИС) можно отнести следующие показатели:

- ◆ *тип микроэлектронной технологии,* используемой при изготовлении микропроцессорных БИС;
- ◆ количество кристаллов, образующих микропроцессор;
- ◆ размеры кристалла;
- ◆ количество элементов (транзисторов) на кристалле;
- ◆ количество выводов корпуса кристалла;
- ◆ количество и уровни питающих напряжений;
- ◆ номинальные параметры используемых сигналов;
- ◆ мощность, рассеиваемая БИС микропроцессора;
- ◆ длину (количество разрядов) слова, обрабатываемого МП;
- ◆ быстродействие МП (тактовая частота, время выполнения команд основных операций);
- ◆ емкость адресуемой памяти;
- ◆ тип управляющего устройства (схемное или микропрограммное управление);

- ◆ эффективность системы команд (количество команд, выполняемые операции, возможные способы адресации, наличие команд работы со стековой памятью, команд операций с битами, десятичными числами, числами с плавающей точкой и т.п.);

- ◆ число уровней прерывания;

- ◆ возможность прямого доступа к памяти;

- ◆ пропускная способность интерфейса ввода-вывода;

- ◆ число входящих в микропроцессорный комплект дополнительных БИС и СИС и выполняемые ими функции;

- ◆ наличие и доступность для пользователя аппаратно-программных средств поддержки проектирования программ для МП отладки микропроцессорных устройств и систем.

По виду технологии изготовления на современном уровне развития разрабатываются и выпускаются МП по всем технологическим направлениям, применяемым при изготовлении БИС: униполярная технология (р-МОП, n-МОП, КМОП и т.д.) и биполярная технология (ГТЛ, ТТЛШ, ЭСЛ и т.д.). Вид технологии изготовления определяет степень интеграции микросхем, быстродействие, энергопотребление, помехозащищенность и стоимость МП.

Для описания МП как функционального устройства необходимо охарактеризовать формат обрабатываемых данных и команд, количество, тип и гибкость команд, методы адресации данных, число внутренних регистров общего назначения и регистров результата, возможности организации и адресации стека, параметры виртуальной памяти и информационную емкость прямо адресуемой памяти. Большое значение имеют средства прерываний программ, построения эффективных систем ввода-вывода данных и развитого интерфейса.

3.2. КЛАССИФИКАЦИЯ МИКРОПРОЦЕССОРОВ

В зависимости от используемых классификационных признаков известно много способов классификации микропроцессоров (МПК) [1, 2, 4, 5, 6]

По структурному признаку различают микропроцессоры с фиксированной и с наращиваемой разрядностью (секционные). В первом типе МП разрядность фиксируется при изготовлении и не может быть изменена при конструировании МП-систем. В МП с наращиваемой разрядностью принята модульная структура, при которой МП изготавливается в форме двух-, четырехразрядных модулей (секций) и более, реализованных в виде отдельной интегральной схемы. Объединение таких секций позволяет наращивать разрядность МП-устройств в соответствии с требованиями конкретной задачи.

По способу организации управления различают МП с схемным (аппаратурным) управлением и МП с микропрограммным управлением. В первом случае управляющее устройство реализуется в форме схемы, в которой фиксируется вся логика управления. При этом МП может работать только с фиксированным составом команд (обычно 45-90 команд). При микропрограммном управлении состав команд может жестко не фиксироваться. Команды программы реализуются в виде набора микрокоманд,

записываемых в блоках памяти микрокоманд. Изменяя состав блоков, в каждом из которых может быть записан набор микрокоманд, становится возможным в каждой области применения МП-систем или микроЭВМ использовать наиболее эффективный набор команд. МП с микропрограммным управлением имеют обычно 256-512 микрокоманд, что соответствует 80-120 обычным командам. Это в 1,5-2 раза больше числа команд МП с фиксированным набором команд и схемной реализацией управления.

По назначению микропроцессоры делят на универсальные и специализированные.

Универсальные микропроцессоры (или МП широкого назначения) могут быть применены для решения широкого круга разнообразных задач. При этом их эффективная производительность слабо зависит от проблемной специфики решаемых задач. Специализация МП, т.е. его проблемная ориентация на ускоренное выполнение определенных функций, позволяет резко увеличить эффективную производительность при решении только определенных задач.

Среди специализированных микропроцессоров можно выделить различные микроконтроллеры, ориентированные на выполнение сложных последовательных логических операций; математические МП, предназначенные для повышения производительности при выполнении арифметических

операций за счет, например, матричных методов их выполнения; МП для обработки данных в различных областях применения и т.д. С помощью специализированных МП можно решать новые сложные задачи параллельной обработки данных.

В системе универсальных МП заложена алгоритмическая универсальность. Последнее означает, что выполняемый машиной состав команд позволяет получить преобразование информации в соответствии с любым заданным алгоритмом. К универсальным МП относятся и секционные микропроцессоры, поскольку для них система команд может быть оптимизирована в каждом частном проекте создания МП. Специализированные микропроцессоры предназначены для решения определенного класса задач, а иногда только для решения одной конкретной задачи. Их существенными особенностями являются простота управления, компактность аппаратных средств, низкая стоимость и малая мощность потребления. Универсальные МП предназначены для использования в различных МП-системах, микроЭВМ, контроллерах и т.д.

По количеству выполняемых программ различают одно- и многопрограммные микропроцессоры.

В *однопрограммных МП* выполняется только одна программа. Переход к выполнению другой программы происходит после завершения текущей программы.

В *много- или мультипрограммных* микропроцессорах одновременно выполняются несколько (обычно несколько десятков) программ. Организация мультипрограммной работы микропроцессорных управляющих систем позволяет осуществить контроль за состоянием и управлением большим числом источников или приемников информации.

По характеру временной организации работы микропроцессоры делят на синхронные и асинхронные.

Синхронные микропроцессоры – МП, в которых начало и конец выполнения операций задаются устройством управления (время выполнения операций в этом случае не зависит от вида выполняемых команд и величин операндов).

Асинхронные микропроцессоры – позволяют начало выполнения каждой следующей операции определить по сигналу фактического окончания выполнения предыдущей операции. Для более эффективного использования каждого устройства МП-системы в состав асинхронно работающих устройств вводят электронные цепи, обеспечивающих автономное функционирование устройств. Закончив работу над какой-либо операцией, устройство вырабатывает сигнал запроса, означающий его готовность к выполнению

следующей операции. При этом роль естественного распределителя работ принимает на себя память, которая в соответствии с заранее установленным приоритетом выполняет запросы по обеспечению их командной информацией и данными.

По разрядности данных, обрабатываемых микросхемой, все МПК можно разделить на:

2-разрядные – серии К589;

4-разрядные – серии К145ИК18, К145ИК19, К584, К1800, К1810;

8-разрядные – серии КР580, К583, КР1802, КР1816, КМ1813;

16-разрядные – серии КР581, К588, К1801, К1809, КМ1810, КМ1811.

По виду обрабатываемых входных сигналов различают цифровые и аналоговые микропроцессоры. Сами микропроцессоры – цифровые устройства, однако, могут иметь встроенные аналого-цифровые и цифро-аналоговые преобразователи. Поэтому входные аналоговые сигналы передаются в МП через преобразователь в цифровой форме, обрабатываются и после обратного преобразования в аналоговую форму поступают на выход. С архитектурной точки зрения, такие микропроцессоры представляют собой аналоговые функциональные преобразователи сигналов и

называются *аналоговыми микропроцессорами*. Они выполняют функции любой аналоговой схемы (например, производят генерацию колебаний, модуляцию, смещение, фильтрацию, кодирование и декодирование сигналов в реальном масштабе времени и т.д., заменяя сложные схемы, состоящие из операционных усилителей, катушек индуктивности, конденсаторов и т.д.). При этом применение аналогового МП значительно повышает точность обработки аналоговых сигналов и их воспроизводимость, а также расширяет функциональные возможности за счет программной “настройки” цифровой части МП на различные алгоритмы обработки сигналов.

По числу БИС в микропроцессорном комплекте различают микропроцессоры однокристалльные, многокристалльные и многокристалльные секционные.

Для обеспечения классификации МП по числу БИС надо распределить все аппаратурные блоки процессора между основными тремя функциональными частями: операционной, управляющей и интерфейсной. Сложность операционной и управляющей частей процессора определяется их разрядностью, системой команд и требованиями к системе прерываний; сложность интерфейсной части – разрядностью и возможностями подключения других устройств ЭВМ (памяти, внешних устройств, датчиков и исполнительных механизмов и

др.). Интерфейс процессора содержит несколько десятков шин информационных магистралей данных, адресов и управления.

Однокристалльные микропроцессоры получаются при реализации всех аппаратурных средств процессора в виде одной БИС, или СБИС. По мере увеличения степени интеграции элементов в кристалле и числа выводов корпуса параметры однокристалльных микропроцессоров улучшаются. Однако возможности однокристалльных МП ограничены аппаратурными ресурсами кристалла и корпуса. Поэтому более широко распространены многокристалльные МП, а также многокристалльные секционные МП.

Для получения многокристалльного микропроцессора необходимо произвести разбиение его логической структуры на функционально законченные части и реализовать их в виде БИС (СБИС). Функциональная зависимость БИС многокристалльного МП означает, что его части выполняют заранее определенные функции и могут работать автономно, а для построения развитого процессора не требуется организации большого количества новых связей и каких-либо других электронных ИС БИС.

На рис. 3.1 показано функциональное разбиение структуры процессора при создании трехкристалльного микропроцессора (пунктирные линии), содержащего БИС

операционного, БИС управляющего БИС интерфейсного процессора.

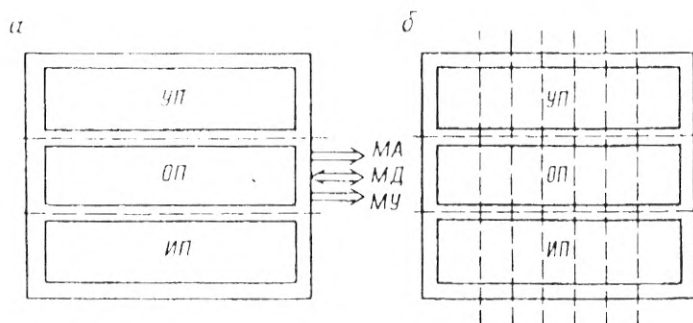


Рис. 3.1. Функциональная схема процессора (а) и ее разбиение для реализации процессора в виде комплекта секционных БИС МП (б)

Выбираемые из памяти команды распознаются и выполняются каждой частью МП автономно, и поэтому может быть обеспечен режим одновременной работы всех БИС МП, т.е. конвейерный поточный режим исполнения последовательности команд программы (выполнение последовательности с небольшим временным сдвигом). Такой режим значительно повышает производительность микропроцессора.

Многокристалльные секционные микропроцессоры получают в том случае, когда в виде БИС реализуются

части (секции) логической структуры процессора при функциональном разбиении ее вертикальными плоскостями (рис. 3.1). Для построения многоразрядных МП при параллельном включении секций БИС МП в них добавляются средства “стыковки”.

Для создания высокопроизводительных многоразрядных микропроцессоров требуется столь много аппаратных средств, не реализуемых в доступных БИС, что может возникнуть необходимость еще в функциональном разбиении структуры МП горизонтальными плоскостями. В результате рассмотренного функционального разделения структуры МП на функционально и конструктивно законченные части создаются условия реализации каждой из них в виде БИС. Все они образуют комплект секционных БИС МП.

Таким образом, микропроцессорная секция — это БИС, предназначенная для обработки нескольких разрядов данных или выполнения определенных управляющих операций. Секционность БИС МП определяет возможность “наращивания” разрядности обрабатываемых данных или усложнения устройств управления микропроцессором при “параллельном” включении большого числа БИС.

Многокристалльные секционные микропроцессоры имеют разрядность от 2-4 до 8-16 бит и позволяют создавать разнообразные высокопроизводительные процессоры ЭВМ.

Использование многокристалльных микропроцессорных биполярных БИС, имеющих функциональную законченность при малой физической разрядности обрабатываемых данных и монтируемых в корпус с большим числом выводов, позволяет организовать разветвление связи в процессоре, а также осуществить конвейерные принципы обработки информации для повышения его производительности.

Приведем примеры наиболее распространенных МПК.
Однокристалльные МП:

- а) МП с фиксированной разрядностью и с фиксированным набором команд – К580, К1810, К1821 и др.;
- б) МП с фиксированной разрядностью и микропрограммным управлением – КР581, КР1801, К1806 и др.;

Многокристалльные МП:

- а) МП модульного типа с фиксированной разрядностью и микропрограммным управлением – К581, К588, К1811 и др.;
- б) МП секционного типа с наращиваемой разрядностью и микропрограммным управлением – К589, К1800, КР1802, КР1804 и др.

3.3. МИКРОПРОЦЕССОРЫ С ФИКСИРОВАННОЙ РАЗРЯДНОСТЬЮ

Исторически первыми были разработаны МП с фиксированной разрядностью и схемным управлением. Они в основном копировали одноадресные параллельные процессоры малых ЭВМ общего назначения. Изучение устройства и принципа действия современных МП начнем с рассмотрения МП с фиксированной разрядностью и схемным управлением. При этом основное внимание будем уделять тем вопросам, которые характерны только для МП.

На рис. 3.2 приведена упрощенная структурная схема такого МП, рассчитанного на обработку 8-разрядной информации. Из нее исключены элементы, которые на этапе изучения принципов работы несущественны. В состав схемы МП входят следующие элементы (устройства): арифметико-логическое устройство (*АЛУ*); регистры общего назначения (*РОН*— регистры *B*, *C*, *D*, *E*, *H* и *L*); регистр—аккумулятор (*A*); регистр команд (*PK*), регистр указателя стека (*УС*); счетчик команд (*СК*); регистр признаков (*РП*); буферные регистры данных (*БРД*) и регистр адреса (*РА*); дешифратор кода операций (*Дш КOn*) и устройство управления (*УУ*).

Сопряжение между элементами МП выполняется с помощью внутренней шины данных (*ВШД*), построенной по

магистральному принципу, и управляющих шин. Разрядность *ВШД* равна разрядности слов информации. Внешние данные поступают в МП по внешней шине данных (*ВнШД*) такой же разрядности, как и *ВШД*. Для адресации памяти достаточно большой емкости *СК* и *РА* имеют удвоенную по сравнению с *РОН* разрядность. Счетчик команд и регистр адреса связаны 16-разрядной шиной адреса. Такую же разрядность имеет и внешняя шина адресов (*ША*).

Арифметико-логическое устройство МП предназначено для выполнения арифметических и логических операций. В простых МП АЛУ рассчитано на выполнение только двух арифметических операций — алгебраического сложения и сдвига. Более сложные арифметические операции, например, умножение и деление, в таких МП выполняются по специальным подпрограммам с использованием только операций алгебраического сложения и сдвига. Из логических операций наиболее часто в АЛУ предусматривается выполнение таких операций, как конъюнкция, дизъюнкция и «исключающее ИЛИ». На основе этих операций реализуются все виды логических операций, предусмотренные системой команд МП.

Регистры МП предназначены для кратковременного хранения данных и команд. Характерной особенностью любого МП является наличие в его составе достаточно

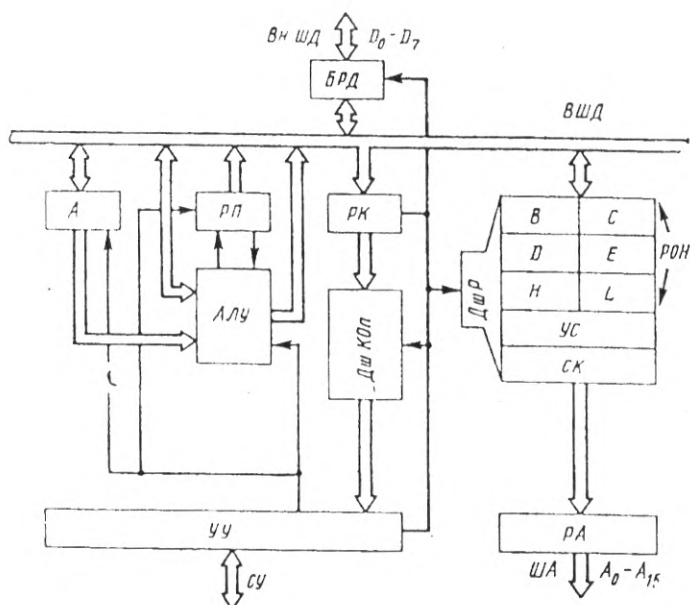


Рис. 3.2. Упрощенная структурная схема МП с фиксированной разрядностью

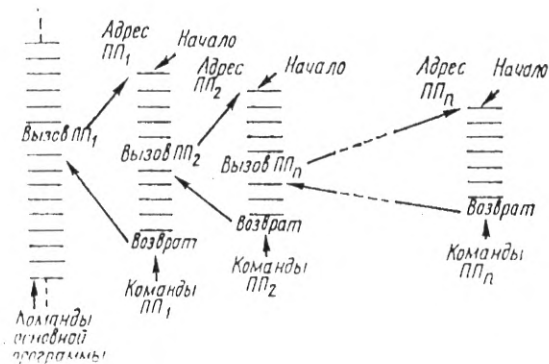


Рис. 3.3. Схема обработки подпрограмм

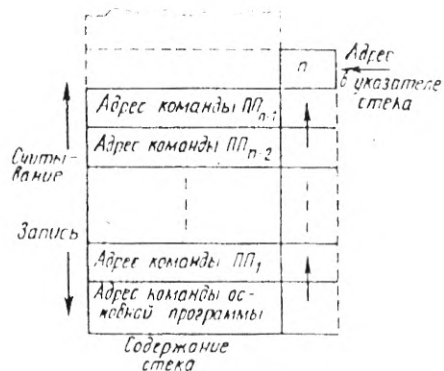


Рис. 3.4. Схема взаимодействия стековой памяти и УС

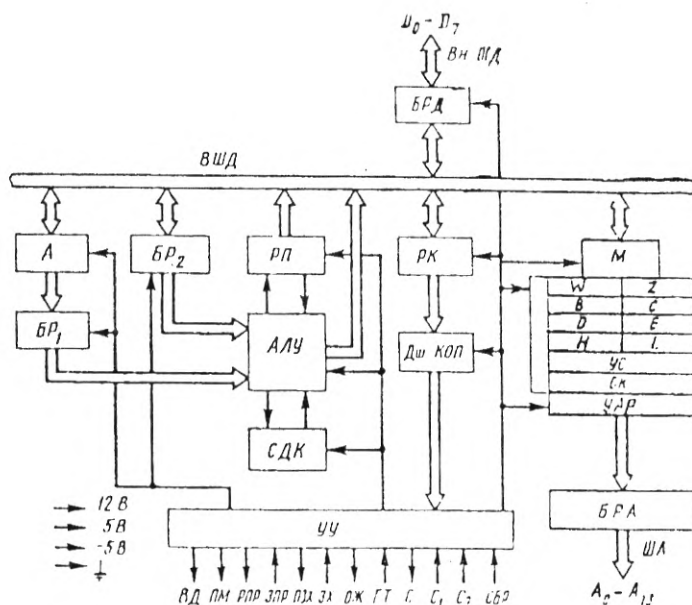


Рис. 3.5. Схема МП 580 серии КР580ИК80А

большого числа регистров, что позволяет при относительно малой разрядности МП получить приемлемое быстродействие за счет использования их в качестве сверхоперативной памяти, а также и гибкость программирования.

Аккумулятор – регистр, в котором хранятся результаты выполнения операций в АЛУ. Как известно, в одноадресных процессорах один из операндов обязательно хранится в аккумуляторе.

Регистры общего назначения (РОН) выполняют функции сверхоперативной памяти. Все регистры общего назначения программно адресуемые. В МП, показанном на рис. 3.2, РОН объединены попарно, что позволяет в случае необходимости обрабатывать в АЛУ слова длиной и в 16 разрядов. Двухбайтовое представление данных используется для организации вычислений с двойной точностью по специальной подпрограмме или для хранения адресов памяти. Иногда в качестве аккумулятора используется один или несколько регистров из состава *РОН*.

Регистр команд предназначен, как и в процессоре ЭВМ, для временного хранения команды. Как известно, одноадресная команда должна содержать как минимум указание о виде операции (код операции) и адрес операнда. При 8-разрядном представлении информации однобайтовое кодирование команд не позволяет обращаться к памяти

большой емкости. Поэтому помимо однобайтового формата в МП предусматриваются двух- и трехбайтовые форматы команд. Указание о длине команды содержится в первом байте. Байты одной команды последовательно располагаются в памяти. Первым считывается 1-й байт и помещается в РК. В соответствии с указанием о длине команды оставшая часть команды (1 или 2 байта) считывается побайтно из памяти в определенные ячейки РОН.

Регистр признаков предназначен для идентификации состояния МП в процессе выполнения команд. Информация о состоянии МП фиксируется в форме состояния триггеров (флагов) РП. В частности, в РП запоминаются следующие признаки: переноса, знака, нуля, переполнения, четности и др. При выполнении каждой команды можно программным способом опрашивать определенные разряды РП и производить условные переходы в программе по значениям того или иного признака.

Буферные регистры данных и адреса выполняют функции временного хранения данных и адреса при приеме информации из внешних (по отношению к МП) устройств и выдачи информации в эти устройства.

Дешифратор кода операций служит для расшифровки кода операции и подготовки соответствующих ему цепей управляющего устройства. В результате управляющим

устройством формируется определенная последовательность сигналов управления для выборки (если необходимо) 2-го и 3-го байта команды и выполнения операций, предписанных командой.

Счетчик команд служит для определения адреса очередной команды. После того как очередной байт команды передается из памяти в МП, содержимое СК увеличивается на единицу. Для реализации условных и безусловных переходов программы в СК предусмотрена возможность изменения естественного порядка следования команд программы.

Указатель стека представляет собой ЗУ МП-системы, последовательность считывания данных из которой обратна последовательности их записи: последним записан—первым прочитан. Для стековой памяти обычно отводят либо специальные регистры, либо определенные ячейки оперативной памяти. В последнем случае в МП размещается лишь реверсивный счетчик—указатель стека. В УС фиксируется номер очередной незанятой или последней занятой ячейки стека.

Стековая память обычно используется для организации быстрой реакции на запросы прерывания от внешних устройств и выполнения перехода к работе по новой программе, а после ее окончания — возврат к прерванной программе. Стековая память позволяет также просто

организовать выполнение подпрограмм. В этом случае, если в программе содержится обращение к подпрограмме, то в очередную ячейку стека записывается адрес команды основной программы, к которой необходимо возвратиться для продолжения ее после выполнения команд подпрограммы.

Рассмотрим работу стековой памяти и УС при использовании программы с несколькими вложенными друг в друга подпрограммами (рис. 3.3).

Пусть очередной командой основной программы оказалась команда обращения к *ПП1*. Обнаружив эту команду, УУ МП запишет в счетчик команд адрес первой команды *ПП1*, а в стековую память—адрес той команды, с которой необходимо продолжить выполнение основной программы. Содержимое УС изменяется на 1. Если в *ПП1*, в свою очередь, встретится обращение к *ПП2*, то выполнение *ПП1* прерывается; в счетчик команд заносится адрес первой команды *ПП2*, а в стековую память по адресу в УС заносится адрес команды *ПП1*, к которой следует возвратиться после завершения выполнения *ПП2*. Содержимое УС изменяется на 1. Если внутри *ПП2* есть обращение к новой подпрограмме, то описанные операции повторяются. В результате в стековой памяти будут храниться адреса команд продолжения программ в порядке, показанном на рис. 3.4.

Возврат к основной программе будет происходить следующим образом. Каждая подпрограмма заканчивается командой «возврат», не содержащей указаний об адресе. По этой команде содержимое УС уменьшается на 1, что эквивалентно указанию адреса последней команды, записанной в стек. По этому адресу производится обращение в стековую память и адрес команды продолжения $ППn-1$ записывается в счетчик адресов. После завершения выполнения $ППn-1$, таким же образом определяется адрес очередной ячейки стековой памяти, а по ней и адрес очередной команды $ППn-2$ и т. д. В результате будут выполнены все подпрограммы и произойдет возврат к очередной команде основной программы.

Очевидно, что наличие стековой памяти позволяет существенно облегчить процесс подготовки особенно таких программ, в которых содержится обращение ко многим подпрограммам и ускорить их выполнение. Так как в МП подпрограммы используются широко, например, даже при выполнении операций умножения и деления, то в большинстве МП наличие стековой памяти считается обязательным.

Устройство управления МП (рис. 3.5) совместно с внешним генератором тактовых импульсов предназначено вырабатывать в соответствии с полученной командой определенную последовательность управляющих сигналов,

необходимых для ее выполнения. В рассматриваемом типе МП оно выполняется в виде «жесткой» схемы и рассчитано на реализацию фиксированного списка команд.

Выполнение этих команд ставится также в зависимость от внешних условий и состояния МП, учитываемых в форме специальных сигналов, генерируемых УУ и РП на шины управления. В состав управляющих сигналов, подаваемых или снимаемых с МП, входят следующие: ВД—признак выдачи информации на шину данных; ПМ—разрешение приема информации с шин данных; ЗХ—захват шин; ПЗХ — подтверждение захвата шин; ЗПР— запрос прерывания; РПР— разрешение прерывания; ГТ— готовность данных к передаче; ОЖ—ожидание; С—синхронизация; С1, С2—тактовые импульсы; СБР—сброс.

Время, необходимое для считывания команды из памяти и ее исполнения, называется *циклом команды*. Число обращений МП к памяти или к одному из устройств ввода для выполнения заданной команды составляет *машинный цикл*. В МП цикл команды реализуется в зависимости от команды за 1—5 машинных циклов. Машинный цикл выполняется в виде ряда элементарных действий, называемых *состояниями* или *тактами*. Обычно один машинный цикл выполняется за 3—5 тактов состояний. В результате цикл команды, реализуемой МП, может быть достаточно большим по времени, что в

конечном итоге приводит к снижению скорости выполнения программы. Последнее характерно для МП-техники и является следствием упрощенной аппаратурной реализации МП по сравнению с процессорами, например, миниЭВМ и малой разрядностью представления информации.

Как отмечалось выше, схема микропроцессора, показанная на рис. 3.2, является упрощенной. В ней отсутствуют элементы, имеющиеся в схемах реальных МП этого типа. К таким элементам (рис. 3.5) относятся: буферные регистры *BP1* и *BP2* схема десятичной коррекции — *СДК*, мультиплексор *M*, регистры *Z* и *W*, управляемый адресный регистр — *UAP*. Регистры *BP1* и *BP2* вводятся для хранения операндов на время работы *АЛУ*, так как оно использует логические элементы комбинационного типа. Схема десятичной коррекции вводится для обеспечения выполнения операций над двоично-кодированными десятичными числами. Мультиплексор предназначен для объединения РОИ в пары с целью получения 16-разрядных регистров. Регистры *Z* и *W* программно не адресуются и предназначены для приема и запоминания 2-го и 3-го байтов команд. *UAP* обеспечивает изменение адреса по командам *УУ*.

На рис. 3.5 приведена схема микропроцессора серии 580, входящего в МПК К580 / КР580. Различие в кодировке

МПК (*К* и *КР*) связано с типом корпуса, в котором выпускаются модули комплекта. Индекс К580 означает, что модули выпускаются в керамическом корпусе, а КР580—в пластмассовом корпусе.

Маркировка функциональных модулей МПК серии КР580 приведена ниже: центральный процессор — КР580ИК80А, программируемый параллельный интерфейс— КР580ВВ55, программируемый последовательный интерфейс—КР580ВВ51, программируемый контроллер прямого доступа в память—КР580ВТ57, программируемый таймер—КР580ВИ53, программируемый контроллер прерываний—КР580ВН59, программируемый контроллер электронно-лучевой трубки—КР580ВІ75. Архитектура функциональных модулей комплекта и особенности проектирования на их базе МП-систем и микроЭВМ подробно изложены в литературе [1, 5, 6].

Микропроцессоры с фиксированной разрядностью могут использовать, кроме схемного, также и микропрограммное управление. Особенности такого управления будут рассмотрены в следующем параграфе применительно к МП с наращиваемой разрядностью.

3.4. МИКРОПРОЦЕССОРЫ С НАРАЩИВАЕМОЙ РАЗРЯДНОСТЬЮ

В ряде случаев МП с фиксированной разрядностью не могут удовлетворить разработчиков МП-систем, так как не позволяют проектировать системы с требуемыми точностными характеристиками. МП с наращиваемой разрядностью предназначены устранить этот недостаток. Они строятся в форме ряда функциональных узлов, связанных друг с другом внутренним интерфейсом. Функциональные узлы выполняются в виде отдельных БИС. Основными элементами такого узла являются *центральный процессорный элемент (ЦПЭ)* и общее для всех ЦПЭ *устройство управления*.

На рис. 3.6 приведена структурная схема МП с наращиваемой разрядностью. МП этого типа можно разделить на две части — операционную часть (ОЧ) и управляющую часть (УЧ). Операционную часть МП образует ряд одинаковых модулей (секций) — ЦПЭ малой разрядности (2, 4 и более). Для образования процессора требуемой разрядности необходимо в общем случае соединить ЦПЭ цепями межразрядных переносов и сдвига и объединить их шиной микропрограммного управления. Общее число разрядов (цепей) шины микропрограммного управления для одного ЦПЭ и ОЧ микропроцессора одинаково. Разрядность шин

данных на входе и выходе *МП* зависит от разрядности шин одного ЦПЭ — K_p и числа секций, составляющих операционную часть *МП*, т. е.

$$K_{оч} = K_p * n.$$

Управляющая часть *МП* с наращиваемой разрядностью выполняется с использованием микропрограммного управления, которое позволяет строить системы обработки информации с не фиксируемым жестко списком команд. Команды могут выбираться, исходя из конкретных областей применения и реализуются специальным блоком микропрограммного управления. Применительно к *МП* и микро-ЭВМ использование микропрограммного управления позволяет также выполнить процесс эмуляции, т. е. процесс создания технических и программных средств, обеспечивающих выполнение программ, написанных на языке других машин. Естественно, что эти возможности микропрограммирования могут быть реализованы лишь при условии хорошего знания проектировщиками *МП*-систем методов программирования на уровне микрокоманд.

Примером модульных *МП* с наращиваемой разрядностью является МПК серии К589. Рассмотрим

организацию его основных модулей и способы построения на их основе многоразрядного МП. Центральный процессорный элемент К589ИК02 выполнен в виде 2-разрядной секции, структурная схема которой приведена на рис. 3.7. В ее состав входят: 2-разрядное АЛУ, 10 регистров общего назначения ($РОН_0 - РОН_9$), регистр временного хранения ($РТ$), регистр-аккумулятор ($АС$), регистр адреса ($РА$), мультиплексоры операндов ($МА$, $МВ$), схема местного управления—дешифратор микрофункции ($Дш$), буферные регистры ($БРА$ и $БРД$).

Обрабатываемая ЦПЭ информация может поступать в виде 2-разрядного кода из ОЗУ по шинам данных ($ШД_{ОЗУ}$) или из внешних устройств по шинам $ШД_{ВУ}$ ($В_0$, $В_1$). На вход $МА$ также могут поступать данные с $РОИ$, $РТ$ и $АС$. На вход $МВ$ данные поступают с $АС$ или извне по шинам маски ($ШМ - М_1$, $М_0$). Назначение этих шин будет пояснено далее.

Результаты обработки информации в АЛУ могут быть выведены в накапливающий регистр $АС$ и далее через $БРД$ на внешние шины данных ($ШД - Д_1$, $Д_0$). Особенность данного типа МП—использование принудительной адресации. В этом случае очередной адрес микрокоманды не только определяется адресом выполняемой микрокоманды, но зависит также от кода выполняемой команды и некоторых признаков, формируемых операционной частью МП. Из

теории микропрограммирования известно, что принудительная адресация микрокоманд позволяет сравнительно просто реализовать разветвления в программах.

Для реализации принудительной адресации ЦПЭ предусматривается второй выход на регистр адреса и далее через БРА — на шину адреса (ША — A_1, A_0). Соединение ЦПЭ с другими секциями выполняется по цепям: входа ($P_{вх}$) и выхода ($P_{вых}$) последовательного переноса, входа ($СП_{вх}$) и выхода ($СП_{вых}$) сдвига вправо, синхронизации (C), выходов (X и Y) на модуль цепи ускоренного переноса. ЦПЭ выполняют однотипные операции над 2-разрядными словами под управлением микрокоманд ($МК$), поступающих на их управляющие входы по 7-разрядной шине ($F_0—F_6$) микрокоманд (ПМК). Микрокоманды дешифрируются ДШ и на его выходе формируется совокупность сигналов (микроприказов), под действием которых в момент подачи синхроимпульса выполняются элементарные операции: алгебраическое суммирование, инкрементация и декрементация (прибавление 1 или вычитание 1), поразрядное логическое сложение и умножение, суммирование по mod 2, сдвиги вправо, проверка на 0 и другие, определяемые принятым набором микрокоманд. Для расширения состава операций предусмотрена их модификация с помощью кода

маски *M*, что также расширяет функциональные возможности МП. Обычно код маски используется для указания условий выборки аккумулятора в данной микрооперации.

Реализация функций счетчика адреса команд (указателя стека) в данном типе ЦПЭ выполняют регистры *РОН*. Содержимое *УС* изменяется путем выполнения операций инкрементации или декрементации. Для ускорения переноса в МПК серии 589 предусматривается специальная микросхема ускоренного переноса. Для ее подключения в схеме ЦПЭ предусмотрены выходы *X* и *У*.

Управляющая часть МП К589 реализуется в виде системы микропрограммного управления и содержит блок микропрограммного управления (*БМУ*), запоминающее устройство микрокоманд (*ЗУ МК*) и регистр микрокоманд—*РМК* (рис. 3.7). Работу *УЧ* при реализации команд программы можно представить следующим образом. Код очередной команды из *ОЗУ* или *ПЗУ* поступает на шину данных *ШД ОЗУ*. Содержимое восьми разрядов, соответствующих коду операции по шине команд *ШК*, передается в *БМУ*. В *БМУ* в соответствии с полученной командой вырабатывается код адреса первой микропрограммной реализации команды программы и по шине адреса микрокоманд (*ША МК*) передается в *ЗУ МК*. Затребованная по

данному адресу *МК* считывается с *ЗУ МК* и передается в *РМК*.

В состав микрокоманды обычно входит следующая информация: 1—тип выполняемой микрооперации; по шине управления *ШУ* микропроцессора она передается в *ЦПЭ*; 2 — код для управления формированием следующего адреса; по шине *ШУА* он передается в *БМУ*; 3—код управления «флаговой логикой», т.е. логикой, отражающей текущее состояние МП; передается по шине *ШУ* в *БМУ*; 4—код маски;.

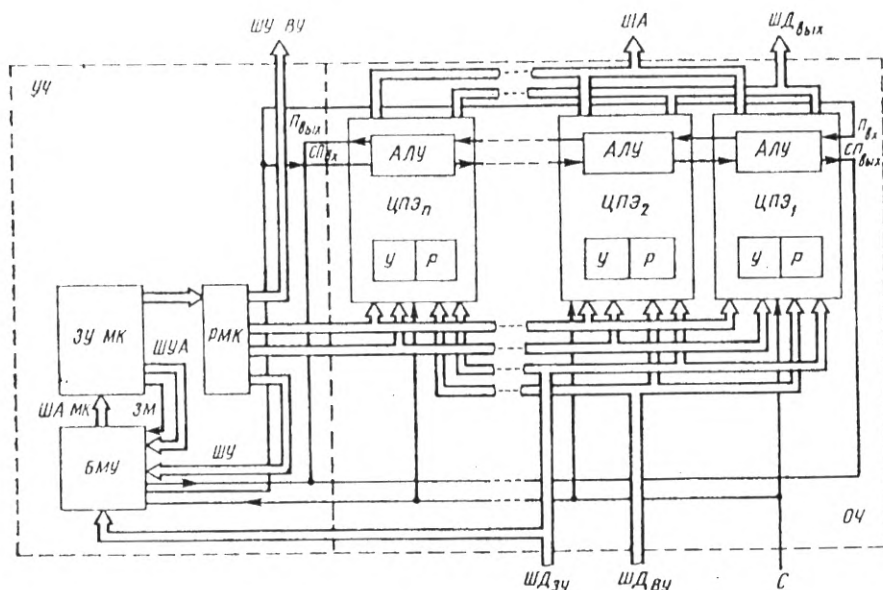


Рис. 3.8. Структурная схема МП с наращиваемой разрядностью и микропрограммным управлением (серии К589)

передается по шине *ИИМ* в *ЦИО*; 5—код управления внешними устройствами; передается по шинам *ШУ ВУ*

После выполнения всех *МК*, реализующих основную команду программы, формируется признак загрузки (*ЗМ-1*), по которому осуществляется загрузка из *ОЗУ* или *ПЗУ* следующей команды программы.

Выходные шины данных (*ШД*) и адреса (*ША*) стробируются сигналами *ВА* и *ВД* (см. рис. 3.8). Более подробная информация о МП серии К589 описана в [5, 6].

Маркировка функциональных модулей МПК серии К589 приведена ниже: центральный процессорный элемент — К589ИК02, блок микропрограммного управления — К589ИК01, схема ускоренного переноса — К589ИК03, многорежимный буферный регистр — К589ИР12, блок приоритетного прерывания — К589ИК14, шинный формирователь — К589АП16, шинный формирователь с инверсией — К589АП26, многофункциональный делитель частоты — К589ХЛ4.

МПК серии К589 может быть использован для построения, как микроЭВМ различного назначения, так и быстродействующих контроллеров измерительных систем, систем ЧПУ и т. д.

3.5. КРАТКАЯ ХАРАКТЕРИСТИКА МИКРОПРОЦЕССОРНЫХ КОМПЛЕКТОВ

Основные технические характеристики промышленных МПК приведены в табл. 3.1. Опыт применения МП в различных МП-системах и микроЭВМ позволяет, наряду с указанными в таблице областями применения, указать на следующие:

— МП серий K536, K581 и K586 могут быть отнесены к специализированным, так как они предназначены для построения конкретных моделей микроЭВМ массового использования, например, семейства микроЭВМ «Электроника С5» и «Электроника 60». Такое же назначение (только для построения высокопроизводительных систем типа ЕС ЭВМ) имеет серия МП K1800;

— МП серии K580 (KP580) является наиболее функционально полным. Он применяется для построения различных микроконтроллеров и микроЭВМ, для которых ограниченная разрядность, и фиксированный список команд не являются сдерживающими факторами;

— МП серий K582, K584 и K583 могут применяться для построения также различных микропрограммируемых микроконтроллеров и микроЭВМ с произвольной разрядностью;

— МП серий К589, КР1802, КР1804 предназначены для построения МП-систем и микроЭВМ повышенного быстродействия и произвольной разрядности;

— МП серий К587, К588 используются для построения вычислительных средств, к которым предъявляются требования низкой потребляемой мощности и высокой помехозащищенности. Развитие 16-разрядных МПК серии 588 открывает широкие перспективы для их применения в МП-системах и микроЭВМ различного назначения;

— МП серии К1801 обладает высокой степенью интеграции и высоким быстродействием, причем унифицированный интерфейс и система команд позволяют использовать программное обеспечение СМ ЭВМ, а также мини- и микроЭВМ семейства «Электроника» (79, 100—25, 60, 60Г, 60М и др.). Это делает данный МПК особенно перспективным во многих областях применений. Такие же перспективы имеет и МПК серии КР1810.

Разрядность МП связана с возможными областями их применения:

4-разрядные МП - упрощенные контроллеры, технологические и бытовые автоматы, игры. Устройства

Табл. 3.1. Технические характеристики МПК

Серия МПК	Технология	Разрядность	Быстродействие с, мкс	Напряжение питания, В	Потребляемая мощность, Вт	Область применения	Аналог
1	2	3	4	5	6	7	8
K536	p-МОП	8n	10	-24, +1,5	1	Специализированные, "Электроника С5"	
K580	n-МОП	8	2	+5, +12, - 5	0.8	Универсальные	I-8080A, "Intel Corp."
K581	n-МОП	16	1.6	+5, +12, - 5	0.9	Специализированные, "Электроника 60"	
K582	И Л	4n	1.5	+1,2	0.2	Универсальные	
K583	И Л	8n	1	+1,2	0.3	Универсальные	
K584	И Л	n-МОП	1	+1,2	0.13	Универсальные	SBP -0400, "Texas Instruments Corp."

Табл. 3.1. Продолжение

1	2	3	4	5	6	7	8
K586	n-МОП	16	0.5	5, +12, -5	1	Специализированные, "Электроника С5"	
K587	КМОП	4n	1.5	+9	0.01	Универсальные, "Электроника НЦ"	
K588	КМОП	16n	2	+5	0.005	то же	
K589	ТТЛШ	2n	0.15	+5	0.85	Универсальные	I-3000, "Intel Corp."
KP1800	ЭСЛ	4n	0.02	-5, -2	1.4	Универсальные, ЕС ЭВМ	MS-3000, "Motorola Corp."
KP1801	n-МОП	16	0.1	+5		Универсальные, "Электроника 60", 60M, 60T, 79, 100/25	
KP1802	ТТЛШ	8n	0.1	+5	1	Универсальные, СМ- 1420	
KP1804	ТТЛШ	4n	0.1	+5	1	то же	AM-2900, AMD Inc.
KP1810	n-МОП	16	0.5	+5		Универсальные	I-8086, "Intel Corp."

автоматического управления измерительных приборов;

8-разрядные — контроллеры управления технологическими процессами; испытательное оборудование; управление транспортом; служебная, коммерческая, торговая и бытовая аппаратура;

16-разрядные — системы связи; системы сбора и обработки информации; контрольно-распределительные системы; системы навигации; аналого-цифровые преобразователи; микроЭВМ широкого назначения;

32-разрядные — микро- и миниЭВМ широкого назначения; МП-системы целевого назначения, спецпроцессоры, цифровые фильтры и др.; автокорреляторы.

3.6. МИКРОПРОЦЕССОРНЫЕ СРЕДСТВА АВТОМАТИКИ.

ОСНОВНЫЕ ПОНЯТИЯ И ОПРЕДЕЛЕНИЯ

Хотя терминологию в области микропроцессорной техники нельзя считать установившейся, приведем наиболее часто употребляемые понятия и определения.

Микропроцессорная БИС — интегральная микросхема, выполняющая функцию МП или его части.

Микропроцессорный комплект интегральных схем (МПКИС) — совокупность микропроцессорных и других интегральных микросхем, совместимых по архитектуре,

конструктивному исполнению и электрическим параметрам и обеспечивающих возможность совместного применения.

Основу МПК ИС образует *базовый комплект* интегральных микросхем, который предназначен для построения собственно МП и может состоять из БИС однокристалльного МП или из нескольких микросхем многокристалльного МП. Базовый комплект дополняется другими типами интегральных схем, на которых реализуются запоминающие устройства, устройства сопряжения с объектом и другие устройства ввода-вывода. Эти микросхемы в общем случае могут иметь другой номер серии или даже иной тип корпуса.

Минимальный набор микросхем из состава МПК ИС, позволяющий построить конкретный тип вычислительного устройства, называют микропроцессорным *набором* интегральных схем.

МПК ИС предназначены для построения МП, микро-ЭВМ, и других вычислительных устройств.

Микропроцессорная электронная вычислительная машина (микроЭВМ) — ЭВМ, состоящая из МП, полупроводниковой памяти, средств связи с периферийными устройствами и при необходимости пульта управления и источника питания, объединенных общей несущей конструкцией.

Одноплата́ная микроЭВМ — микроЭВМ, выполненная в виде одной печатной платы, предназначенная для конструктивного встраивания в вычислительную или управляющую систему. Одноплата́ные и однокристалльные микроЭВМ обычно допускают подключение дополнительных блоков памяти и контроллеров устройств ввода-вывода.

Многоплата́ные микроЭВМ состоят из совокупности плат, входящих в конструктивно завершенный блок. На отдельных платах размещаются схемы процессора, ОЗУ и ПЗУ, каналов ввода-вывода и контроллеров внешних устройств, а также устройств сопряжения с объектом.

Однокристалльная микроЭВМ — микроЭВМ, выполненная в виде одной БИС. В этом случае в БИС размещаются процессор, постоянное запоминающее устройство для хранения программы, оперативное запоминающее устройство для хранения результатов промежуточных вычислений, каналы ввода-вывода, а иногда и таймер. Однокристалльные микроЭВМ являются наиболее перспективными при проектировании МП-систем управления, так как выполняют широкий набор логических и арифметических операций и позволяют в 5-10 раз уменьшить число необходимых микросхем.

Для решения задач различной степени сложности

создаются ряды (*семейства*) ЭВМ, которые состоят из ЭВМ, имеющих одинаковую систему команд и интерфейсы, но разные емкость памяти, быстродействие и, следовательно, стоимость.

Микрокомпьютер с небольшими вычислительными возможностями и упрощенной системой команд, ориентированный не на производство вычислений, а на выполнение процедур логического управления различным оборудованием называют *микроконтроллером (МК)*.

Микропроцессорные средства — МПК БИС, однокристалльные, одноплатные микроЭВМ, многоплатные микроЭВМ, микроконтроллеры.

Микропроцессорная система (МПС-система) — управляющая, информационная или иная специализированная цифровая система, построенная на базе микропроцессорных средств, включающая микроЭВМ и средства сопряжения с объектом. МПС-система обычно выполняет ограниченный набор программ, хранящихся в постоянной памяти.

Технологичность МПС-средств обеспечивается модульным принципом конструирования, который предполагает реализацию этих средств в виде набора функционально законченных БИС, просто объединяемых в соответствующие вычислительные устройства, машины и комплексы.

В АСУ ТП, станках ЧПУ, сложных электроприводах различных производственных механизмов находят применение одноплатные микроЭВМ и программируемые контроллеры (табл. 3.2).

С развитием технологии микроэлектроники, увеличением количества транзисторов на одном кристалле характеристики и конструкции МП, а также микроЭВМ и МП-систем претерпели изменения. С размещением на кристалле МОП-микروпроцессора блоков памяти, таймера и

Табл. 3.2. Характеристики одноплатных микроЭВМ

	МикроЭВМ "Электроника НЦ-80=01Д"	Микроконтроллер "Электроника С5-41"
Система команд	микроЭВМ "Электроника 60"	микроЭВМ "Электроника 60"
Микропроцессор	K1801BM1	K1801BM1
Разрядность	16	16
Быстродействие, тыс. опер./с	500	500
Объем памяти, Кбайт		
ОЗУ	64	64
ПЗУ	8	8

интерфейсных схем он превратился в однокристалльную микроЭВМ (табл. 3.3). Наиболее перспективным направлением является развитие однокристалльных микроЭВМ с более сложной структурой и более высоким быстродействием.

Табл. 3.3. Основные технические характеристики однокристалльных микроЭВМ

Наименование БИС	Технология изготовления	Разрядность	Объем памяти на кристалле, бит		Тактовая частота, МГц	Напряжение питания, В
			ПЗУ	ОЗУ		
K1814	p-МОП	4	1024*8	64*4	0.3	-9
K1820	n-МОП	4	1024*8	64*4	1.6	+5
K1816	n-МОП	8	1024*8	64*4	6	+5

IV. ОРГАНИЗАЦИЯ МИКРОЭВМ

4.1. ОБЩИЕ СВЕДЕНИЯ О УПРАВЛЯЮЩИХ ВЫЧИСЛИТЕЛЬНЫХ МАШИНАХ

В общей классификации ЭВМ управляющие машины относятся к группе проблемно-ориентированных, мини- и микроЭВМ, специально приспособленных для решения задач управления. Рассмотрим в чем должно состоять такое приспособление и его формы. Как известно, под *управлением* понимается воздействие на объект или процесс для изменения его состояния в соответствии с целью управления. Для формирования его необходимо получить информацию о текущем состоянии объекта, обработать ее, сравнить с целью управления и в случае отклонения – выработать необходимое управляющее воздействие.

Неизменным условием успешного управления является также и то, что управление должно формироваться в темпе процесса, т.е. задержки, обусловленные конечным временем обработки информации в ЭВМ, не должны существенно влиять на динамику процесса управления. При этом считают, что управление формируется в реальном масштабе времени, или просто в *реальном времени*.

Требование специального приспособления ЭВМ для

решения задач управления может быть реализовано путем организации непосредственной физической связи ЭВМ с объектом для получения текущей информации о его состоянии, обработки информации в реальном времени и выдачи (в случае необходимости) управляющих воздействий непосредственно на исполнительные органы системы управления.

Физическая связь с объектом управления может быть как двусторонней (в системах автоматического управления), так и односторонней (в автоматизированных системах управления технологическими процессами – АСУ ТП). Для осуществления связи с объектом в состав ЭВМ включаются специальные аппаратные средства, обеспечивающие получение, преобразование и передачу информации от объекта к машине и обратно.

Наличие специальных средств непосредственной (физической) связи с объектом и реализации алгоритмов управления и контроля в темпе процесса (в реальном времени) являются необходимыми условиями использования ЭВМ в системах автоматического и автоматизированного управления и контроля.

В качестве управляющих, как правило, используются малые ЭВМ (мини- и микроЭВМ). Последнее обусловлено

тем, что по сравнению с большими или средними ЭВМ они обладают лучшими показателями по надежности, стоимости и габаритам. Поэтому малые ЦВМ, специально приспособленные для управления и контроля, принято называть *управляющими вычислительными машинами* (УВМ).

Микропроцессорные управляющие вычислительные машины, или просто *микроЭВМ* представляют собой совокупность изделий вычислительной и управляющей техники и реализуются на основе функционально и конструктивно законченных составных частей, построенных на базе микропроцессорных интегральных схем.

В системах управления УВМ реализуют функции управляющего устройства и обеспечивают:

- прием информации от измерительных устройств, местных (локальных) автоматизированных систем, устройств защиты и блокировки, а также других источников информации;
- переработку информации по программе, определяемой заданным алгоритмом управления в реальном масштабе времени;
- выдачу результатов обработки информации оператору, на исполнительные устройства и другие системы управления.

При этом могут решаться следующие задачи: сбор данных и их обработка; управление через оператора в режиме разомкнутого контура (режим советчика); программное управление пуском и остановом агрегатов; прямое и не прямое цифровое управление процессом или агрегатом в режиме замкнутого контура (в режиме автоматического управления).

На рис. 4.1 приведена схема системы управления с УВМ, работающей в режиме советчика. Информация о состоянии объекта (О) или процесса снимается с датчиков (Д), обрабатывается и в удобной для оператора форме выдается на дисплей (Дп) и печать (П). Характерная особенность такого режима – формирование воздействий на объект оператором через исполнительные органы (Ио) системы.

Режим автоматического прямого цифрового управления (рис.4.2) характерен формированием управления и воздействует непосредственно УВМ, минуя оператора.

На рис. 4.3 показана схема организации автоматической системы непрямого цифрового управления. В этом случае УВМ реализует задачи либо вычисления оптимальных значений установок локальных регуляторов (ЛР), либо координации работы локальных систем управления.

В отличие от ЭВМ вычислительного типа управляющая ЭВМ не занимается длительными

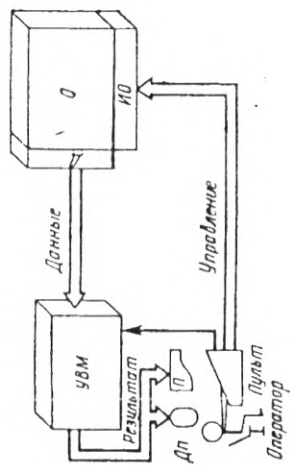


Рис. 4.1. Схема использования УВМ в режиме советчика

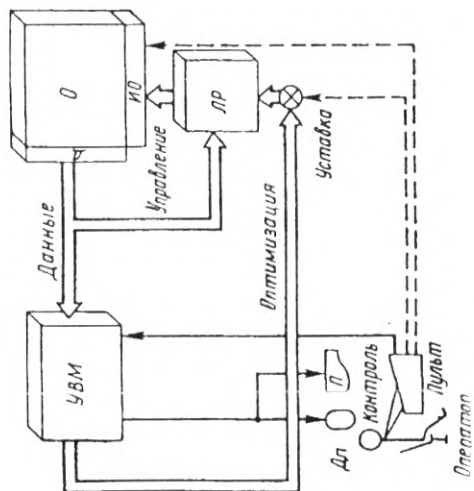


Рис. 4.3. Схема использования УВМ в режиме непрямого цифрового управления

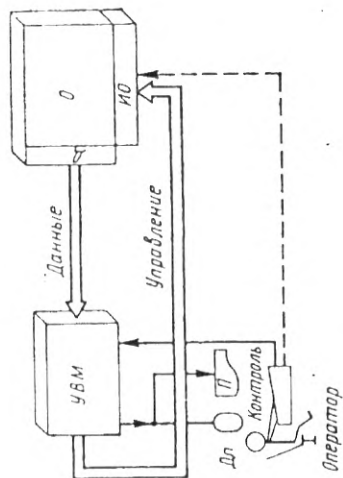


Рис. 4.2. Схема использования УВМ в режиме прямого цифрового управления

вычислениями, при которых накапливаются погрешности численных методов, а проводит их кратковременно, но периодически, постоянно оценивая расхождения и внося поправки, что дает получить необходимую для целей управления точность вычислений при использовании уменьшенной разрядности двоичных чисел, с которыми работает процессор, и не требует очень высокого его быстродействия.

4.2. СТРУКТУРА МИКРОЭВМ

Схема микроЭВМ представлена в обобщенном виде на рис. 4.4. Показанные здесь функциональные модули обеспечивают необходимые вычислительно-управляющие процессы в микроЭВМ.

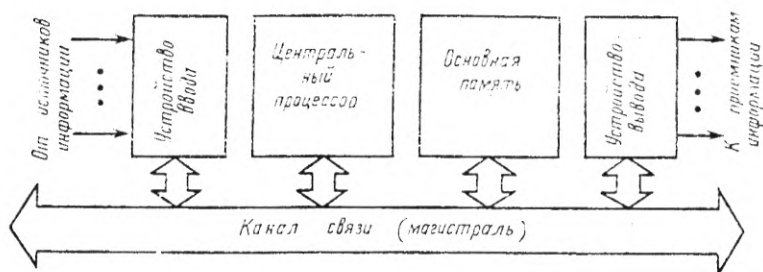


Рис. 4.4. Обобщенная структурная схема микроЭВМ

На *центральный процессор* возложена задача обработки информации в цифровом виде и управление всеми процессами преобразования и передачи информации как внутри процессора, так и в вычислительно-управляющей системе. Обработку информации в составе процессора выполняет арифметическо-логическое устройство (АЛУ), осуществляющее необходимые операции, а управление осуществляет центральное управляющее устройство (УУ). Кроме того, в состав процессора входит внутренняя память небольшого объема.

Основная память (ОП) предназначена для хранения команд программы, в соответствии с которой обрабатывается информация, а также для хранения числовых констант, исходных и промежуточных данных и результатов вычислений. Основная память представляет собой совокупность ячеек памяти, каждая из которых состоит из некоторого числа запоминающих элементов и имеет присвоенный адрес в виде двоичного числа. Число элементов в ячейке памяти обычно равно числу разрядов двоичных чисел, с которыми оперирует процессор. Максимальное число ячеек, которое может быть в составе основной памяти, определяется разрядностью двоичного числа, которым кодируется адрес ячейки. В большинстве случаев микроЭВМ – это 16-разрядное

число, которым можно закодировать $2^{16}=65536$ адресов.

Функционально основная память разделяется на две разновидности: постоянное запоминающее устройство (ПЗУ), предназначенное для хранения команд программы и часто употребляемых числовых констант, и оперативное запоминающее устройство (ОЗУ), в котором хранятся исходные и промежуточные данные и результаты. Основную память выполняют обычно в виде модулей емкостью по 1..16 Кслов, а общее число модулей определяется конкретным применением микроЭВМ.

Ввод информации в ЭВМ осуществляется с клавиатуры, перфокарт, перфолент, с помощью светового пера, а также с помощью устройств внешней памяти. Вывод информации из ЭВМ может производиться на экран терминала (дисплей), печатающие устройства (принтер), специальных устройства вывода (графопостроители др.), а также на устройства внешней памяти.

Устройство ввода микроЭВМ предназначено для ввода информации в машину и преобразования ее (при необходимости) в цифровую форму, а *устройство вывода* – для вывода результатов обработки информации в цифровом виде и для преобразования их в аналоговую форму (при необходимости). В состав устройств ввода-вывода микроЭВМ

входят и устройства связи с объектом (УСО) и средства связи с другими периферийными устройствами, включая долговременную память.

Функции ввода-вывода определяются спецификой внешнего устройства (долговременная внешняя память, УСО, печатающие устройства и т.п.) и реализуются специальными устройствами, называемыми в зависимости от типа ЭВМ контроллерами ввода-вывода, устройствами сопряжения или интерфейсными модулями.

Канал связи большинства микроЭВМ построен таким образом, что все функциональные блоки, включая процессор, подключены к нему параллельно. Такой канал связи получил название *магистрالی*. Во всех видах обмена информацией по каналу связи участвуют два типа устройств: активное — инициатор обмена — и пассивное. В качестве активного устройства обычно выступает центральный процессор. При параллельном подключении пассивных устройств к магистрالی для обеспечения возможности проведения обмена каждому из них присваивается свой адрес, а в составе магистрالی предусматриваются специальные линии, по которым передается двоичная информация в параллельном формате об адресе пассивного устройства, принимающем участие в обмене. Совокупность этих линий в магистрالی

образует *шину адреса*. Кроме нее в составе магистрали имеется *шина данных*, образованная линиями, по которым в параллельном формате передается информация – данные. Иногда в качестве линий адреса и данных используются одни и те же линии, но информация об адресе и данных передается в разные моменты времени, т. е. с мультиплексированием. Наконец, в составе магистрали существуют специальные линии, по которым передаются различные управляющие сигналы и которые образуют *шину управления*.

С помощью шины управления МП координирует работу всех устройств. По шине данных (информационной шине) осуществляется двусторонняя пересылка данных: МП может посылать информацию в память микро-ЭВМ или одному из портов вывода, а также получать информацию из памяти или одного из портов ввода. Адресная шина выбирает ячейку памяти данных, порты ввода или вывода данных.

4.3. ПРИНЦИП РАБОТЫ МИКРОЭВМ

Информация в МП поступает через выходные шины, которые связывают его с блоками памяти и с различными внешними устройствами. Количество шин, связывающих МП с внешними устройствами, может быть различным в зависимости от внутренней организации МП и структуры

вычислительного устройства. На рис. 4.5 представлена схема, в которой микроЭВМ имеет три шины: адресную, информационную и управляющую.

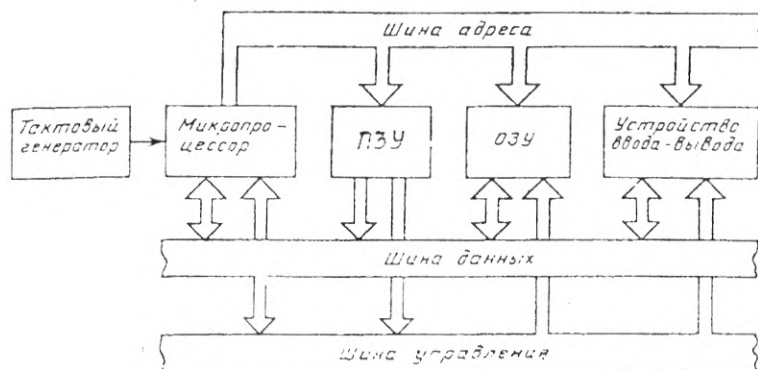


Рис. 4.5. Структурная схема микроЭВМ

МП обрабатывает информацию в соответствии с последовательностью команд, записанных в одном из блоков памяти. Считывание и выполнение команд осуществляется в МП по тактируемым импульсам. Для получения кода команды, которую необходимо выполнить, МП формирует на шине адреса адрес ячейки памяти, в которой она записана, а по шине управления – управляющие сигналы, обеспечивающие в запоминающем устройстве (ЗУ) режим считывания информации. Считанный из ЗУ код поступает по шине данных

в МП, где он записывается в специальный регистр и в соответствии с записанным кодом выполняются операции, необходимые для реализации команды.

Для реализации многих команд требуются процедуры обмена информации с памятью, разнообразными внешними устройствами, устройствами ввода-вывода. При реализации процедур обмена МП формирует на шине адреса адрес ячейки памяти или двоичный код внешнего устройства, к которому он обращается. Одновременно МП по шине управления формирует управляющие сигналы, настраивающие подключаемое устройство на необходимый режим обмена информации (запись, считывание, хранение и т. д.).

После формирования кода адреса и управляющих сигналов по шине данных передается информация. Эта информация затем преобразуется в соответствии с кодом очередной команды, записанной в специальный регистр МП. Для этого УУ формирует управляющие сигналы на узлы АЛУ, участвующие в выполнении текущей команды. Одновременно с выполнением текущей команды УУ формирует адресный код следующей команды и обеспечивает считывание ее из блока памяти.

Для связи по единым магистралям выходные и входные узлы различных блоков должны строиться с учетом уровней

передаваемых по магистралям сигналов, их состава и временной последовательности. Согласование характеристик сигналов в магистралях с внутренними сигналами различных систем обеспечивается интерфейсными блоками соответствующих устройств. Количество общих магистралей в микроЭВМ может быть различным. Возможно построение микроЭВМ с одной и двумя общими магистралями, по которым передаются коды, адреса и обрабатываемая информация.

Структура микроЭВМ определяется организацией МП, составом входящих в него функциональных устройств, количеством внешних магистралей и организацией обмена информацией.

4.4. ОСОБЕННОСТИ ОРГАНИЗАЦИИ ПАМЯТИ В МИКРОЭВМ

По сравнению с ЭВМ общего пользования в УВМ большая роль отводится *постоянной памяти* (ПЗУ). Помимо традиционных функций (хранение констант, стандартных программ, микропрограмм и др.), постоянная память в УВМ часто используется и для хранения программ пользователя. Такая организация хранения программ позволяет строить относительно несложные, но весьма быстродействующие

системы обработки информации, так как время доступа к постоянной памяти в 2 раза меньше времени обращения к оперативной.

Для реализации программ пользователя и особенно построения устройств памяти микропрограмм получили распространение постоянные полупроводниковые ЗУ с многократной записью – *перепрограммируемые постоянные ЗУ (ППЗУ)*. Применение ППЗУ для хранения микропрограмм позволяет пользователю расширить базовую систему команд машины в соответствии с потребностью решаемых задач.

Запоминание информации в микроЭВМ может быть выполнено в устройствах сверхоперативной (регистровой), оперативной, постоянной, полупостоянной (перепрограммируемой) и внешней памяти (долговременной).

Сверхоперативная память (СОЗУ) реализуется в составе БИС МП в форме регистров общего назначения (РОН), аккумуляторов и буферных регистров.

Оперативная память (ОЗУ) реализуется в виде отдельных модулей БИС полупроводниковой памяти. В БИС ОЗУ входят собственно накопитель, состоящий из запоминающих элементов, схемы записи и чтения информации. Емкость серийных БИС ОЗУ (модулей) составляет 1-16(64) Кбайт; время выборки – 0,004...0,5 мкс.

Основным недостатком полупроводниковых ОЗУ является необходимость постоянного питания и применение специальных мер для сохранения информации при его отключении. Для повышения надежности и быстродействия в микроЭВМ используется способ хранения программ во внутренней памяти машины.

Постоянная память (ПЗУ) реализуется также в виде отдельных модулей БИС полупроводниковой памяти. Используются следующие типы ПЗУ:

- программируемые маской на предприятии-изготовителе;
- программируемые пользователем на специальных установках;
- перепрограммируемые пользователем ПЗУ.

В первых двух типах ПЗУ производится жесткая фиксация программ. Перепрограммированию эти ПЗУ не подлежат. Отличаются они способами (технологией) записи информации. Обычно ПЗУ первого и второго типов строятся в форме либо диодных, либо транзисторных матриц. Необходимые связи для записи информации в первом типе ПЗУ создаются с помощью фотошаблона в процессе изготовления БИС ПЗУ.

В программируемых пользователем ПЗУ запись информации производится путем разрушения связей между

адресными и разрядными шинами в соответствии с заносимыми кодовыми комбинациями.

В *полупостоянной памяти* (ППЗУ), являющейся разновидностью ПЗУ, за счет использования специальных средств сохранения информации при снятии питания и специальных приемов стирания информации удастся, с одной стороны сохранить записанную информацию в течение длительного периода, а с другой (при приложении специальных воздействий) – стирать ее. ППЗУ особенно удобны при разработке исследовательских, т.е. изменяемых в процессе работы программ. В этом случае изменения в программе не требуют замены блоков ПЗУ.

Внешняя память предназначена для долговременного хранения информации (программ, данных, результатов вычислений).

4.5. ОРГАНИЗАЦИЯ ОБМЕНОВ ИНФОРМАЦИИ В УПРАВЛЯЮЩЕ – ВЫЧИСЛИТЕЛЬНОЙ СИСТЕМЕ

Организация обменов информации в управляюще–вычислительной системе – важная функция центрального процессора. Как уже отмечалось, в обмене принимают участие активное и пассивное устройства и активным устройством в большинстве случаев является центральный процессор. Рассмотрим основные разновидности обменов, в которых он принимает участие.

Чтение информации в центральный процессор из основной памяти (рис. 4.6). Процесс обмена начинается по специальному синхронизирующему импульсу, вырабатываемому управляющим устройством, по которому центральный процессор (ЦП) устанавливает значение адреса на линиях шины адреса. Спустя некоторый промежуток времени управляющее устройство в одной из линий шины управления формирует сигнал ЧТЕНИЕ (или сигнал ШИНА ДАННЫХ В РЕЖИМЕ ВВОДА DBIN). В соответствии с расшифрованным адресом и этим управляющим сигналом информация из определенной ячейки основной памяти (ОП) поступает на линии шины данных и по ним передается в ЦП, как правило, в его регистр-аккумулятор.

Запись информации в основную память из центрального процессора (рис. 4.7). Процесс обмена начинается так же, как и в первом случае: и ЦП в шину адреса поступает значение адреса ячейки ОП, в которую должна быть произведена запись, а управляющее устройство вырабатывает на линии шины управления сигнал ЗАПИСЬ. Одновременно информация из регистра-аккумулятора поступает на линии шины данных, передается в основную память и в соответствии с расшифрованным адресом записывается в определенную ячейку.

Ввод информации в ЦП из внешнего устройства (рис. 4.8). Процесс обмена начинается так же как и ранее, по сигналу синхронизации от управляющего устройства, но на адресные линии из ЦП поступает информация об адресе конкретного канала модуля ввода, который соединен с требуемым внешним устройством и через который будет происходить ввод (чтение) информации в ЦП. Такой канал модуля ввода называется *портом*. Спустя некоторое время, на линии шины управления ЦП формирует сигнал ЧТЕНИЕ (или ВВОД). Запрошенный по указанному адресу порт ввода активизируется, и по сигналу управления ЧТЕНИЕ информация из требуемого внешнего устройства (ВУ) поступает через порт на линии шины данных. По ней

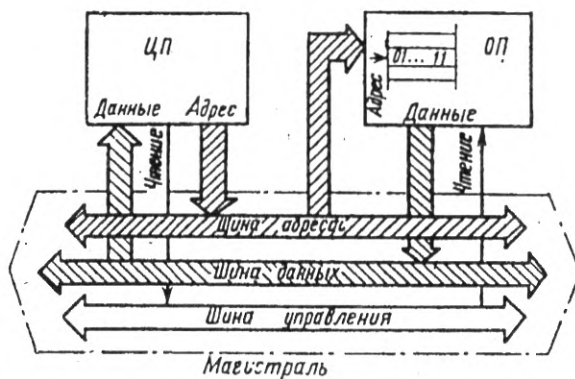


Рис. 4.6. Обмен информацией вида "Чтение из основной памяти"

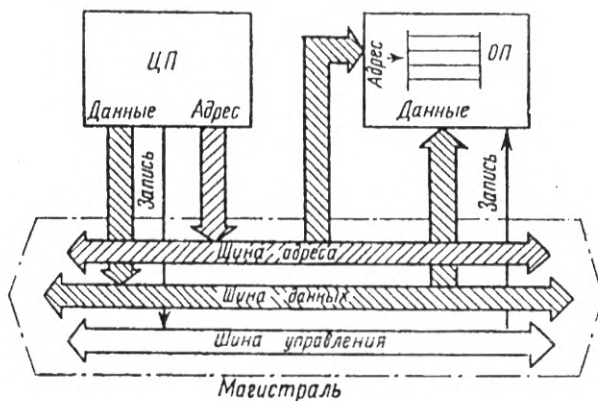


Рис. 4.7. Обмен информацией вида "Запись в основную память"

информация передается в ЦП, где она записывается в регистр-аккумулятор.

Вывод информации из ЦП во внешнее устройство (рис. 4.9). Как и в других видах обмена, ЦП по сигналу синхронизации формирует на линиях шины адреса информацию об адресе того канала модуля вывода (порта), который соединен с требуемым ВУ. С некоторой временной задержкой ЦП формирует на линии шины управления сигнал ЗАПИСЬ (или ВЫВОД) и подает на линии шины данных из регистра-аккумулятора информацию, которая должна быть записана (выведена) в требуемое ВУ. Запрошенный по указанному адресу порт вывода активизируется, и по управляющему сигналу ЗАПИСЬ информация с шины данных через порт поступает в заданное ВУ.

Следует отметить, что в рассмотренных видах обмена всегда участвует регистр-аккумулятор ЦП: из него информация передается в шину данных при выводе ее из ЦП, и в него она поступает при вводе информации в ЦП. При различных видах обмена движение информации по линиям шины данных происходит в противоположных направлениях, поэтому шина данных должна быть двунаправленной и для реализации параллельного подключения функциональных модулей к такой шине в их составе предусматривают

специальные буферные устройства, позволяющие функциональному модулю «отключаться» от шины данных.

При рассмотрении описанных выше видов обмена с участием процессора не ставился вопрос о готовности пассивных устройств к проведению обмена. Между тем их быстродействие существенно различается в зависимости от вида пассивного устройства. Обычно при построении основной памяти микроЭВМ используются такие элементы памяти, у которых значения основных параметров, характеризующих быстродействие, — время обращения при считывании, время обращения при записи — не превышают длительности периода тактовых импульсов в управляющем устройстве процессора. При этих условиях основная память постоянно готова к обмену и процедура обмена, осуществляемая программным путем, производится без анализа готовности к обмену (рис. 4.10). Такой обмен называют *синхронным*.

В тех случаях, когда быстродействие основной памяти ниже, чем было указано ранее, или пассивным устройством является периферийное устройство с низким быстродействием (например, клавиатура пульта оператора), синхронный способ обмена неприменим и используется так называемый *асинхронный способ*. Он происходит также под

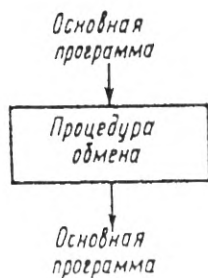


Рис. 4.10. Обмен синхронного типа

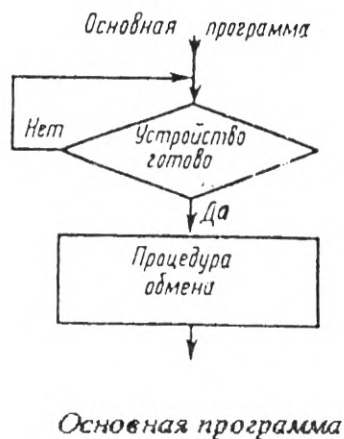


Рис. 4.11. Обмен асинхронного типа

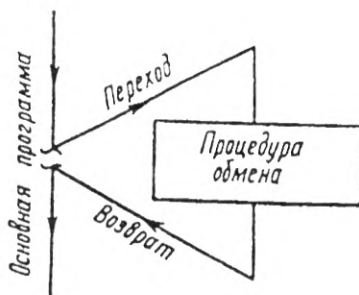


Рис. 4.12. Обмен по прерыванию

когда пассивное устройство подготовлено к обмену. Об этом управлением программы (рис. 4.11), но лишь в том случае, сообщает сигнал готовности, формируемый пассивным устройством на соответствующей линии шины управления. Процесс обмена, инициированный программой, начинается с анализа процессором готовности пассивного устройства к обмену (рис. 4.11). При отсутствии сигнала готовности ЦП переходит в состояние ожидания, о чем извещает остальные функциональные модули специальным сигналом на одной из линий шины управления. После прихода сигнала готовности происходит непосредственная процедура обмена.

Основным недостатком асинхронного обмена являются потери времени процессора на ожидание того момента, когда устройство будет готово к обмену, и такие потери для некоторых устройств могут оказаться значительными. Так, например, при вводе информации с пульта оператора среднее время между нажатиями клавиши составляет не менее 0,1 с, т.е. равно 10^5 мкс. Время же самой операции ввода информации с клавиши в ЦП обычно не превышает 10 мкс, так что полезное время работы ЦП не превышает 0,01% от общего времени обмена.

Из приведенного примера видно, что за время ожидания очередного сигнала готовности ЦП был бы

способен выполнить достаточно большое число операций в соответствии с командами программы, если бы сигнал готовности пассивного устройства мог останавливать (прерывать) выполнение основной программы и переводить ЦП в режим выполнения процедуры обмена. Сигнал готовности такого вида называется *сигналом прерывания*, а способ обмена с использованием сигналов прерывания получил название *обмена по прерыванию*.

Процесс обмена по прерыванию происходит следующим образом. Получив от внешнего устройства сигнал запроса прерывания, центральный процессор после выполнения очередной команды и при наличии разрешения прерывания отвечает устройству на запрос сигналом разрешения прерывания по специальной линии управления. В ответ на этот сигнал внешнее устройство передает в ЦП аппаратно сформированную команду начала процедуры обработки прерывания. В соответствии с этой командой информация счетчика команд, аккумулятора и регистра признаков запоминается в стеке, а в счетчик команд записывается адрес первой команды подпрограммы процедуры обмена. В соответствии с подпрограммой происходит обмен, а последняя команда этой подпрограммы восстанавливает содержимое счетчика команд, аккумулятора и

регистра признаков, после чего возобновляется выполнение прерванной основной программы (рис. 4.12). Таким образом, в общих чертах процедура обработки прерывания схожа с обращением к подпрограмме при выполнении основной программы, но в отличие от выполнения подпрограммы при обработке прерывания адрес первой команды задается не программой, а внешним устройством аппаратным путем.

При наличии в системе нескольких устройств, обмен с которыми ведется по прерываниям, процедура организации такого обмена усложняется, так как каждое из этих устройств должно обслуживаться по индивидуальной подпрограмме обмена. В этом случае запросы на прерывание объединяются по схеме ИЛИ на входе прерывания ЦП и процедура обработки прерывания начинается с выявления внешнего устройства, сделавшего запрос. Это может быть сделано программным образом путем опроса специального разряда (флага) регистра состояния внешних устройств, в котором фиксируется наличие запроса прерывания. После идентификации устройства вызывается соответствующая ему подпрограмма и происходит сама процедура обмена. При такой организации обмена по прерыванию на программный опрос и вызов соответствующей подпрограммы тратится дополнительное время, что снижает скорость обработки

прерывания.

Более совершенные ЦП позволяют при необходимости прервать процедуру обработки прерывания от одного устройства при приходе запроса прерывания от другого, более важного устройства, обладающего более высоким приоритетом. Принято говорить, что такие ЦП имеют многоуровневую систему прерываний. Кроме прерываний от внешних устройств в системе могут формироваться внутренние запросы прерывания по каким-либо важным событиям: изменение напряжения питания, какие-либо ошибки в работе или аварийные ситуации. Такие запросы имеют наивысший приоритет и должны обслуживаться в первую очередь. В многоуровневой системе прерывания, помимо идентификации источника прерывания, должен быть оценен его приоритет, т.е. должны быть выполнены функции арбитража. В связи с этим для облегчения работы центрального процессора в системе используется специальный субпроцессор обработки прерываний, который обычно называют *контроллером приоритетных прерываний*. При использовании такого контроллера все запросы на прерывания поступают на его входы с учетом приоритета, соответствующего каждому из входов. При поступлении запроса на прерывание контроллер формирует сигнал запроса

прерывания на соответствующий вход ЦП и признак приоритета. При приходе ответного сигнала разрешения прерывания контроллер передает в ЦП сформированный им адрес (вектор) первой команды подпрограммы индивидуального обслуживания устройства, сделавшего запрос прерывания. При поступлении нескольких запросов на прерывание арбитр в составе контроллера определяет очередность обработки запросов, и при приходе сигнала разрешения прерывания контроллер передает в ЦП вектор (адрес), соответствующий запросу устройства с наиболее высоким приоритетом.

Такая система прерываний получила название *векторной* и она обеспечивает наиболее высокую скорость обработки запроса прерывания, так как дополнительные потери времени путем использования контроллера прерываний сведены к минимуму.

Обмен без участия центрального процессора. В рассмотренных ранее разновидностях обмен информацией осуществляется между ЦП и основной памятью или между ЦП и внешними устройствами. При необходимости произвести обмен с использованием этих разновидностей между основной памятью и внешними устройствами процедура обмена должна содержать два цикла, в каждом из которых используется одна

из указанных разновидностей. Так, если надо записать информацию из внешнего устройства в основную память, то она сначала должна быть передана из внешнего устройства в аккумулятор ЦП (1-й цикл) и затем из аккумулятора ЦП записана в основную память (2-й цикл).

При обмене с быстродействующими внешними устройствами и передачах больших массивов информации, например, при обменах с внешней долговременной памятью, такая двухступенчатая процедура существенно снижает скорость обмена. В связи с этим разработаны методы обмена, при которых запись информации в основную память из внешнего устройства или считывание информации из основной памяти во внешнее устройство происходит непосредственного, без участия ЦП. Такой вид обмена получил название *прямого доступа к памяти* (ПДП). Для организации обмена с ПДП применяется специальное управляющее устройство – контроллер ПДП, который при обмене выполняет функции активного устройства, т.е. устанавливает адрес ячейки основной памяти, участвующие в обмене, на линиях шины адреса, формирует необходимые управляющие сигналы на линиях шины управления, определяет начало и конец передачи информации по линиям шины данных.

В обычных условиях магистралью (шинами адреса, данных и управления) распоряжается ЦП, поэтому при обмене с ПДП магистраль должна быть передана в распоряжение контроллера ПДП, а ЦП необходимо отключить от шин. Для этой цели в ЦП предусмотрен вход специального управляющего сигнала ЗАПРОС ЗАХВАТА ШИН, при поступлении которого после окончания текущего цикла выполнения команды управляющее устройство ЦП переводит буферные устройства его шин в режим с высоким выходным сопротивлением (высокоимпедансное состояние). ЦП отключается от магистрали, и его управляющее устройство на специальной линии шины управления формирует сигнал разрешения захвата шин и предоставляет магистраль в распоряжение контроллера ПДП для передачи либо слова, либо целого массива информации.

В первом случае контроллер ПДП занимает магистраль для передачи только на один цикл работы управляющего устройства. На следующий цикл ею снова распоряжается ЦП. В очередной цикл магистраль снова предоставляется контроллеру ПДП и т.д., пока не будут переданы все слова массива (пока на входе ЦП присутствует сигнал ЗАПРОС ЗАХВАТА ШИН). Это так называемый *мультиплексный режим обмена с ПДП*, при котором ЦП может продолжать

выполнение основной программы в режиме разделения времени с процедурой обмена с ПДП. При этом нет необходимости запоминать в стеке содержимое счетчика команд и аккумулятора, так как ЦП в обмене не участвует.

Во втором случае магистраль занимается контроллером ПДП на все время передачи массива информации и ЦП останавливает свою работу на время обмена. Такой режим обмена с ПДП называется монопольным, и в этом режиме достигается максимальная скорость передачи информации.

Для формирования значений адресов ячеек и необходимых управляющих сигналов в составе контроллера ПДП предусмотрено несколько регистров: регистров адреса, в которых находятся начальное и текущее значения адресов, регистра-счетчика передаваемых слов, регистра управления, регистра состояния и т.п. Обычно в составе контроллера ПДП предусматривается несколько каналов для подключения внешних устройств, и в этом случае контроллер помимо прочего осуществляет арбитраж запросов на захват шин магистрали с учетом приоритета подключенных внешних устройств. Контроллер ПДП выполняется в виде конструктивно законченного функционального модуля или в виде интегральной микросхемы, входящей в комплект МП БИС.

4.6. ОРГАНИЗАЦИЯ ИНТЕРФЕЙСА

В состав МП-системы или микроЭВМ, помимо МП (или микропроцессоров), в зависимости от ее назначения может входить различное число устройств постоянной и оперативной памяти и периферийных устройств – внешних запоминающих устройств на магнитных дисках и лентах и разнообразных устройств ввода-вывода (дисплеев, печатающих устройств, АЦП, ЦАП, различных датчиков и приемников информации и т.п.). При этом должна обеспечиваться возможность связи между этими устройствами и обмена информацией между ними с необходимой скоростью.

Передача информации из процессора и памяти в периферийное устройство называется *операцией вывода*, а из периферийного устройства в процессор или память – *операцией ввода*.

Устройства МП-системы связываются друг с другом при помощи сопряжений, называемых *интерфейсами*.

Интерфейс представляет собой совокупность линий и шин, сигналов, электронных схем, алгоритмов (протоколов) процедур, обеспечивающих обмен информацией между устройствами системы. Производительность, надежность и

эффективность использования МП-системы определяется не только характеристиками входящих в ее состав устройств, но в очень большой степени характеристиками интерфейсов, связывающих устройства системы.

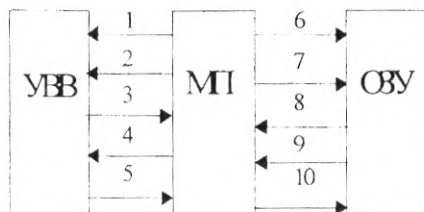


Рис. 4.13. Схема интерфейсных связей МП

На рис. 4.13 представлена общая схема взаимодействия микропроцессора МП с устройствами ввода-вывода УВВ и ОЗУ в микропроцессорной системе. Связь МП с УВВ требует пяти групп связи, обеспечиваемых через выводы корпуса. По группе шин 1 передается код выбора (адреса) устройства, по шине 2 – сигнал управления считыванием – записью, по шине 3 – сигнал запроса на прерывания, шины 4 и 5 используются для передачи данных от процессора к УВВ и от УВВ к МП. Связь МП с ОЗУ также содержит пять связей, которые необходимо обеспечить через выводы корпуса МП. По группе

шин 6 передается адрес в ОЗУ, шина 7 нужна для управления чтением/записью, по сигналам на шине 8 принимаются команды в процессор, а шины 9 и 10 обеспечивают передачу данных из ОЗУ МП и обратно.

Создание эффективной и гибкой организации взаимодействия и обмена информацией между устройствами осложняется тем, что объединяемые в систему устройства различаются по своим физическим принципам действия, выполняемым рабочим операциям, используемым командам и приказам, управляющим сигналам (кодам) и форматам данных, скоростям передачи информации. Входящие в состав системы периферийные устройства, а также оборудование связанного с МП-системой технологического процесса работают асинхронно друг относительно друга и относительно процессора (программы), и запросы с их стороны на установление связи и обмен информацией могут возникать в произвольные моменты времени.

Организация взаимодействия и обмена информацией между устройствами (модулями) МП-системы должны обеспечивать:

- возможность реализовывать МП-системы с различной конфигурацией (различным составом устройств), включая в систему новые устройства без каких-либо переделок в

аппаратуре, а лишь путем добавления программ, обслуживающих эти устройства;

- возможность эффективной реализации обмена информацией в системе, содержащей устройства со значительно различающимися скоростями передачи данных, причем в условиях, когда запросы на операции ввода-вывода от устройств системы и из внешней по отношению к системе среды поступают в произвольные моменты времени (асинхронно относительно программы, выполняемой процессором) и имеют относительную срочность исполнения;

- возможность параллельного во времени выполнения процессором программы, а периферийными устройствами операций ввода-вывода;

- упрощение и унификацию программирования операций ввода-вывода с исключением необходимости учета особенностей того или иного периферийного устройства.

Указанные выше требования удается реализовать на основе следующих *архитектурных решений*, характерных для построения МП-систем.

Магистрально-модульная организация МП-систем, заключающаяся в том, что отдельные микропроцессорные средства выполняются в виде конструктивно законченных модулей, представляющих собой соответствующие БИС,

заклученные в корпуса с выводами, и эти модули объединяются в систему посредством шин (магистралей), разделяемых устройствами (модулями) во времени при операциях передачи информации (см. рис. 4.14).

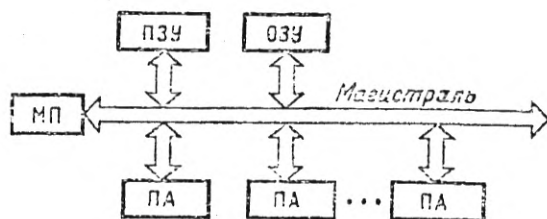


Рис. 4.14. Магистрально-модульная структура МП-системы

Унифицированные (не зависящие от типа ПУ) форматы команд ввода-вывода и форматы данных, используемых в операциях передачи информации через интерфейс. Преобразование унифицированных форматов данных и команд в специальные форматы и специфические приказы (управляющие коды) и сигналы, соответствующие отдельным ПУ, производятся в специальных электронных блоках управления (*адаптерах* или *контроллерах*), через которые ПУ подключаются к общим шинам. Унификация распространяется на семейство (серию) микропроцессорных средств.

Унифицированный интерфейс, т.е. унифицированный по составу и назначению набор линий и шин, унифицированные схемы подключения, сигналы и алгоритмы управления передачей информации через интерфейс.

Наличие в составе интерфейса средств (линий управления и специализированных схем) для осуществления системы прерываний с программно-управляемым приоритетом, обеспечивающей обслуживание формируемых периферийными устройствами запросов на передачу информации через интерфейс. Особенностью архитектуры микропроцессорных средств является связь системы прерывания с шинами и процедурами работы интерфейса.

Наличие нескольких способов (режимов) передачи информации между устройствами через интерфейс повышает гибкость интерфейса, позволяя выбрать наиболее подходящий режим с учетом характеристик ЦУ и структуры передаваемого сообщения (отдельное слово или маска слов).

Важной особенностью организации обмена информацией в МП-системах является использование специализированных интерфейсных БИС (контроллер прямого доступа, контроллер прерываний, программируемый периферийный адаптер, программируемый связной адаптер, программируемый таймер), позволяющих в значительной

степени освобождать процессор от управления операциями ввода-вывода и выполнения вспомогательных процедур преобразования форматов данных, подсчета передаваемых байт и др.. Программная настраиваемость БИС дает исключительно широкие возможности для построения гибких и эффективных МП-систем управления и обработки данных.

Таким образом, *интерфейс* - это совокупность унифицированных технических и программных средств, необходимых для реализации единых принципов взаимодействия всех функциональных устройств, входящих в состав вычислительно-управляющей системы или в частном случае в состав микроЭВМ. Такая совокупность включает в себя логические, электрические и конструктивные (механические) условия сопряжения функциональных устройств в этом составе. В интерфейс входят следующие основные составляющие:

- средства соединения устройств (аппаратурно-конструктивные), в состав которых входят унифицированные по конструктивному признаку многоконтактные разъемы, многожильные кабельные соединения или многопроводные соединения на печатных платах передачи информации и электронные устройства или блоки для обеспечения соединений;

номенклатура и характер связей, аппаратные и программные средства для их реализации, которые обеспечивают возможность совместного использования канала связи (магистрала) многими функциональными устройствами. Здесь определяются конфигурация канала связи, состав шин, количество линий в каждой шине и закрепление каждой из линий для передачи определенных сигналов, сюда входят правила (протокол), по которым должен совершаться такой обмен и аппаратно-программные средства, обеспечивающие реализацию этих правил;

- физические характеристики информационных и управляющих сигналов, включающие в себя электрофизические параметры сигналов и их временные характеристики (диаграммы).

К основным характеристикам интерфейса относят: функциональное назначение; тип организации связей; принцип обмена информацией; способ обмена; режим обмена; количество линий; число линий для передачи данных; количество адресов; количество команд; быстродействие; длину линий связи; число подключаемых устройств; тип линии связи.

4.7. РАЗНОВИДНОСТИ ИНТЕРФЕЙСОВ

В общем случае управляюще-вычислительная система может быть построена по многомашинной схеме, в том числе с применением удаленных на сравнительно большое расстояние ЭВМ (рис. 4.15). Каждая из этих машин имеет в своем составе некоторое число функциональных модулей (ФМ), т.е. процессоров, основной памяти, устройств ввода-вывода, каждый из которых в свою очередь может быть построен из нескольких функциональных устройств (ФУ), например конструктивно оформленных в виде БИС. С объектом управления управляюще-вычислительная система соединяется с помощью устройств сопряжения с объектом (УСО), подключаемых к одной или нескольким машинам. Кроме того, в состав такой системы обычно входят периферийные устройства, например, долговременные запоминающие устройства, устройство общения с оператором и т.п.

Применительно к управляюще-вычислительной системе, по функциональному назначению можно выделить 4 типа интерфейса.

К первому типу интерфейса – *внутримодульному* -- относится интерфейс, обеспечивающий организацию функциональных модулей из функциональных

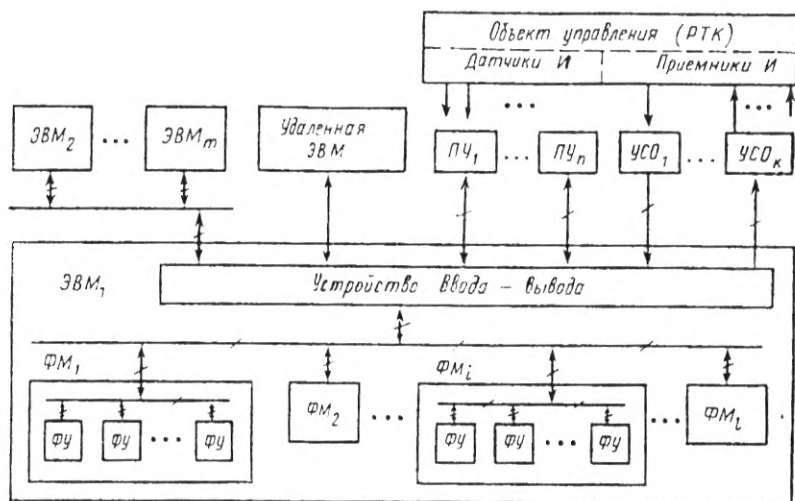


Рис. 4.15. Многомашинная структура управляюще-вычислительной системы

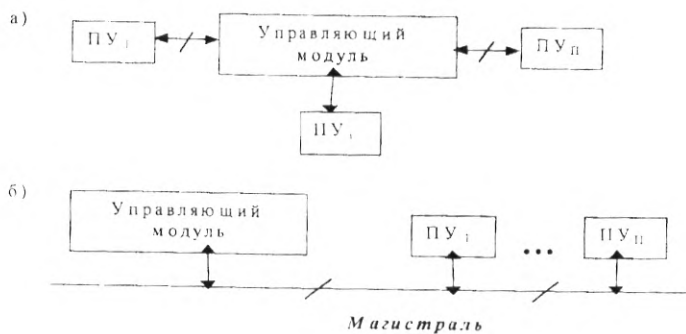


Рис. 4.16. Различные виды интерфейсов
а) -радиальный; б)-магистральный

устройств, через который осуществляется обмен информацией между функциональными устройствами модуля.

Второй тип интерфейса – *внутримашинный*, объединяет функциональные модули (блоки), входящие в состав ЭВМ, в единую систему. В связи с этим интерфейс этого уровня часто называют *системным (машинным)*. Через него обмениваются информацией функциональные модули, входящие в состав машины. В общем случае в состав модулей может входить несколько процессоров, образующих многопроцессорную ЭВМ.

Третий тип интерфейса, называемый *интерфейсом периферийного оборудования*, выполняет функции сопряжения машины (ЭВМ) с периферийными устройствами, с датчиками и исполнительными устройствами, входящими в состав объекта управления. Через этот интерфейс происходит обмен информацией ЭВМ с внешней средой.

Четвертый тип интерфейса, называемый *межмашинным*, обеспечивает организацию многомашинной структуры из нескольких ЭВМ, расположенных в пространстве сосредоточенным (на небольшом расстоянии) образом или распределенным (на сравнительно большом расстоянии) образом. Через такой интерфейс происходит обмен информацией между ЭВМ, образующими

интегрированную структуру.

В частных случаях некоторые типы интерфейсов могут быть выражены неявно или отсутствовать. Аппаратурно интерфейс может выполняться в виде электронных схем, входящих в состав соответствующих функциональных устройств или модулей, или может быть оформлен в виде отдельных интерфейсных интегральных микросхем либо в виде конструктивно законченных интерфейсных модулей (блоков).

Для разработчиков управляюще-вычислительных систем в первую очередь представляет интерес машинный интерфейс и интерфейс периферийного оборудования, называемый также *малым интерфейсом*, так как именно с их помощью микроЭВМ соединяется с объектом управления и происходит формирование (организация) микропроцессорной системы управления.

Машинный интерфейсы различаются в зависимости от сложности структурно-логической организации ЭВМ и от ее конкретной архитектурной разновидности. Так, существуют машинные интерфейсы мини- и микроЭВМ, причем для последних характерна тенденция к минимизации числа шин в составе интерфейса за счет передачи по их линиям информации с разделением во времени. Разновидности

машинного интерфейса, определяемые архитектурой построения ЭВМ, имеют исторические корни, и в 80-90 г.г. преимущественное распространение имели машинные интерфейсы двух направлений: интерфейсы, первоначально разработанные фирмой Digital Equipment Corporation - «DEC» (интерфейсы группы PDP – 11), и интерфейсы, первоначально разработанные фирмой “Intel” (США).

Интерфейсам первой группы соответствует машинный интерфейс «Общая шина», а его разновидность с совмещенными линиями адреса и данных получила название магистрального параллельного интерфейса (МПИ) и используется в микроЭВМ «Электроника 60». Интерфейсам второй группы соответствует машинный интерфейс И-41, используемый, например, в ЭВМ СМ1800.

По способу соединения периферийных устройств (контроллеров ПУ) с каналами ввода-вывода различаются *радиальные, магистральные* (рис. 4.16), *цепочечные и смешанные* интерфейсы, из которых наиболее распространены в управляюще – вычислительных системах первые два способа.

В случае радиального интерфейса каждое ПУ (управляемый модуль) подключается к управляющему модулю (процессору) посредством независимых каналов связи.

Основное достоинство радиального интерфейса — независимость работы каждого из ПУ от загруженности каналов связи соседних ПУ. Основными недостатками такого интерфейса являются большое число линий связи и ограничение количества ПУ, которое можно подключать к управляющему модулю вследствие его конечной нагрузочной способности.

В магистральных интерфейсах ПУ подключены к каналу общего пользования (магистрале) параллельно. Информация в таких интерфейсах поступает на общие линии шины данных и сопровождается адресом назначения информации. Количество подключенных ПУ в случае магистрального интерфейса зависит от количества предусмотренных адресов и нагрузочной способности буферных устройств магистрале и обычно достаточно велико. Основное достоинство такого интерфейса — ограниченное число линий связи, используемых для реализации магистрале, и простота организации обмена между ПУ и микропроцессором. Основной недостаток магистрального интерфейса — зависимость обмена с конкретным ПУ от состояния магистрале и снижение быстродействия обмена при увеличении количества подключаемых ПУ.

По принципу обмен информацией интерфейсы

подразделяются на интерфейсы с параллельной, последовательной и параллельно-последовательной передачей.

По способу обмена информацией во времени различают синхронные и асинхронные интерфейсы. При синхронном принципе обмена передача информации ведется в определенные синхронные промежутки времени, задаваемые системой синхронизации. Временные интервалы в этом определяются наибольшими временными задержками при передаче данных и готовность к обмену устройств не выясняется. При асинхронном принципе обмена производится анализ готовности к обмену участвующего в нем устройства и для этого принципа характерно наличие специальных управляющих сигналов НАЧАЛО ОБМЕНА, КОНЕЦ ОБМЕНА, ГОТОВНОСТЬ К ОБМЕНУ. Асинхронный принцип обмена позволяет улучшить пропускную способность канала связи за счет рационального соотношения между скоростью передачи данных и реальным быстродействием устройства.

По режиму передачи информации могут быть интерфейсы с двусторонней одновременной передачей (дуплексный режим); с двусторонней поочередной передачей (мультиплексный режим); с односторонней передачей (симплексный режим). Для случая связи двух абонентов в

симплексном режиме только один из них может начать в любой момент времени передачу информации по интерфейсу. В дуплексном режиме каждый из абонентов может начать передачу информации в произвольный момент времени. В мультиплексном режиме связь может быть осуществлена при условии, что канал свободен, в любом, но только одном в данный момент времени направлении.

4.8. СТРУКТУРНАЯ СХЕМА ОДНОМАШИННОЙ УПРАВЛЯЮЩЕ-ВЫЧИСЛИТЕЛЬНОЙ СИСТЕМЫ (ПРИМЕР)

Структурная схема простейшей одномашинной управляюще-вычислительной системы может иметь вид, представленный на рис. 4.17. Здесь центральный процессор с синхрогенератором и основная память образуют вычислительное ядро системы. Долговременное запоминающее устройство ДЗУ, в общем случае имеющее в своём составе магнитные и перфоленточные долговременные запоминающие устройства (МДЗУ и ПЛДЗУ), предназначено для обеспечения возможности работы управляюще-вычислительной системы под управлением операционной системы того или иного вида. Программное обеспечение

операционной системы требует для своего хранения больших объёмов памяти и поэтому размещается, как правило, в ДЗУ. Таймер, являясь часами реального времени, обеспечивает системе возможность работы в режиме реального времени.

Для связи с датчиками и приёмниками информации, обмен с которыми проводится в последовательном коде, предназначены интерфейсные модули ИМ последовательного формата, имеющие специальные выводы для приёма (ПР) и передачи (ПРД) информации.

Для связи с датчиками или приёмниками информации, работающими в параллельном коде, в том числе для связи с датчиками и приёмниками информации с использованием АЦП и ЦАП, предусмотрены интерфейсные модули ИМ параллельного формата.

Контроллер приоритетных прерываний, используя сигналы запросов прерывания (ЗП) от различных источников и приёмников информации, позволяет организовать обмен с многоуровневым прерыванием, как правило, векторного типа. Контроллер прямого доступа к памяти обеспечивает организацию обмена в соответствующем режиме, разрешая такой обмен соответствующему устройству сигналом ПРЕДОСТАВЛЕНИЕ ПДП (ППДП) на основании арбитража запросов на ПДП (ЗПДП). В составе всех функциональных

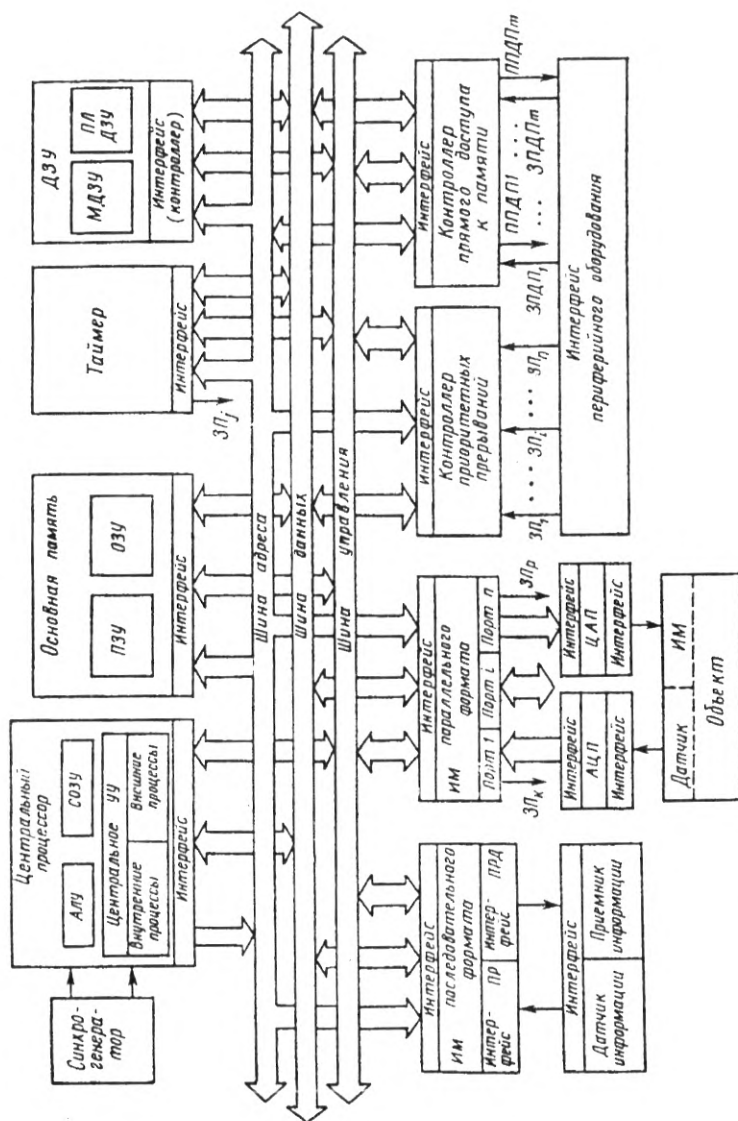


Рис. 4.17. Структурная схема односторонней управляюще-вычислительной системы

модулей присутствуют либо должны быть предусмотрены соответствующие схемы, устройства и т.п., решающие задачи интерфейса. В общем случае в состав вычислительного ядра, кроме центрального процессора, может входить арифметический сопроцессор, обеспечивающий выполнение специальных вычислительных операций типа умножение чисел в формате с плавающей запятой, деление, извлечение квадратного корня, тригонометрические операции и т.п. Прикладная программа реализации управляющего алгоритма системы размещается в основной памяти в постоянном запоминающем устройстве.

V. МИКРОЭВМ «ЭЛЕКТРОНИКА 60» В СИСТЕМАХ УПРАВЛЕНИЯ

МикроЭВМ «Электроника 60» предназначена для работы в системах реального времени, она получила наибольшее распространение в АСУ ТП, в роботизированных комплексах и является основой для построения различных локальных устройств обработки информации, управления и контроля нижнего уровня.

МикроЭВМ «Электроника 60» имеет хорошо разработанное математическое обеспечение, программно совместима с рядом мини- и микроЭВМ («Электроника 79»; СМ-4; мини-ЭВМ семейства PDP-11 и микроЭВМ LSI-11).

Дальнейшим развитием многоплатной микроЭВМ «Электроника 60» явилась микроЭВМ «Электроника 60М» с более развитым процессором М2. Старшие модели многоплатных микроЭВМ семейства «Электроника», такие, как МС 1211, МС 1212, МС 1213 и одноплатные микроЭВМ семейства «Электроника», такие, как МС 1201.01, МС 1201.02, МС 1201.03, совместимы аппаратно и программно и имеют единую систему команд микроЭВМ «Электроника 60». Это позволяет рассматривать архитектуру и организацию микроЭВМ «Электроника 60» как *базовую*.

Указанные микроЭВМ могут быть укомплектованы

различными интерфейсными модулями промышленной и специализированной разработки: вывода аналоговой информации из микроЭВМ на усилительно-преобразовательные устройства, ввода аналоговой информации в микроЭВМ с различного рода аналоговых датчиков, преобразования двоичного кода во временной интервал при широтно-импульсном управлении объектами, ввода параллельного цифрового кода с цифровых датчиков, ввода и обработки импульсных сигналов датчиков угловых перемещений и т.п.

Для эффективного применения микроЭВМ в системах управления роботизированных комплексов необходимо не только уметь программировать процессы, но и детально знать принципы построения, аппаратную структуру, характеристики и логику работы микроЭВМ, особенности обмена информацией между различными интерфейсными модулями и центральным процессором и т.д. Излагаемый ниже материал, относящийся к микроЭВМ «Электроника 60», справедлив и для других одноплатных микроЭВМ, указанных выше.

5.1. Состав, структурная организация и основные технические данные микроЭВМ «Электроника 60»

В микроЭВМ «Электроника 60» выдержаны основные

архитектурные концепции мини-ЭВМ семейства СМ и PDP-11: единая унифицированная системная магистраль, к которой подключаются все устройства микроЭВМ; асинхронный способ обмена информацией, обеспечивающий нормальное функционирование всех устройств с различным быстродействием; единое адресное пространство, позволяющее организовать ввод-вывод с использованием принципа обращения к памяти; байтовая организация памяти; отдельный аппаратный указатель стека для вызова подпрограмм и организации прерываний; векторная приоритетная система обработки запросов прерываний; восемь основных способов адресации (в том числе автоинкрементный, автодекрементный, непосредственный); наличие программных прерываний.

В основу организации микроЭВМ положен магистрально-модульный принцип, обеспечивающий совместимость модулей на конструктивном, электрическом, функциональном и программном уровнях, гибкость в выборе аппаратных и программных модулей при организации системы в целом. Это достигается использованием микроЭВМ «Электроника 60» с магистральной структурой в качестве стандартной системы связей и сигналов между процессором, памятью и периферийными устройствами магистрального

параллельного интерфейса. Такая стандартизация связей делает вычислительную систему легко перестраиваемой и перенастраиваемой.

Данный магистральный параллельный интерфейс имеет мультиплексированную (совмещенную) шину адреса и данных в отличие от интерфейса типа «Unibus» и соответственно меньшее число сигнальных линий. Это отличие аппаратное, но не программное. С точки зрения организации отмеченные интерфейсы являются интерфейсами с общей шиной, при которой часть общего адресного пространства отводится для регистров периферийных внешних устройств. Тем самым процессор использует одинаковый набор сигналов (протокол обмена) для связи с оперативной памятью, так и с периферийными внешними устройствами. Благодаря такой организации системной магистрали это позволяет применять все команды в равной мере как для данных оперативной памяти, так и в регистрах внешних устройств и не требует специальных команд ввода-вывода для обмена с внешними устройствами.

Конструктивно микроЭВМ «Электроника 60» выполнена в виде отдельных функционально завершенных модулей, оформленных в виде печатных плат двух типоразмеров, которые объединены в субблоки жесткими

каркасами с разъемными 4-рядными соединителями типа РПШМ-16-288. Через контакты разъемов модули соединяются между собой. Модули могут быть выполнены в виде печатной платы 280x240 мм, имеющей четыре разъема, либо в виде платы 135x240 мм с двумя разъемами. Таким образом, каждая пара разъемов имеет одни и те же контакты. В одном субблоке размещаются четыре платы полного типоразмера. Такая конструкция микроЭВМ позволяет в соответствии с требуемой конфигурацией микропроцессорной системы определить необходимый состав модулей и количество субблоков, а также осуществить аппаратную реализацию магистрального параллельного интерфейса.

МикроЭВМ «Электроника 60» имеет следующие основные *технические характеристики*:

- разрядность для чисел и команд – 16 двоичных разрядов;
- параллельный принцип работы основных устройств:
количество команд – 72 для процессора М 1 и 81 для процессора М2;
- 8 регистров общего назначения;
- 8 основных методов адресации; один канал передачи информации – системная магистраль;
- три вида обмена на магистрали с внешними устройствами
– программный, по прерыванию, в режиме прямого доступа к памяти;

- два уровня прерывания, в том числе один уровень прерывания от таймера с постоянным адресом вектора прерывания;
- обработка внутренних и внешних прерываний с помощью стека;
- емкость резидентного ОЗУ (встроенного в центральный процессор) – 4К 16-разрядных слов;
- объем адресуемого пространства – 64Кбайт;
- быстродействие – 250000 операций типа «регистр-регистр» в секунду.

При модульном принципе построения *состав микроЭВМ* определяется конфигурацией микропроцессорной системы управления и используемыми интерфейсными модулями (рис. 5.1). В минимально возможной конфигурации микроЭВМ включает в себя модуль центрального процессора (ЦП) М1 или М2, интерфейсный модуль В1 для связи с электрифицированной пишущей машинкой (ЭПМ) типа «Консул-260» и фотосчитывателем с перфолент FS-1501 и управления ими, интерфейсный модуль В21 для управления перфоратором лент ПЛ-150. В частности, во встраиваемых в технологическое оборудование управляющих системах модули В1 и В2 могут отсутствовать. Эта конфигурация микроЭВМ может быть расширена включением в состав

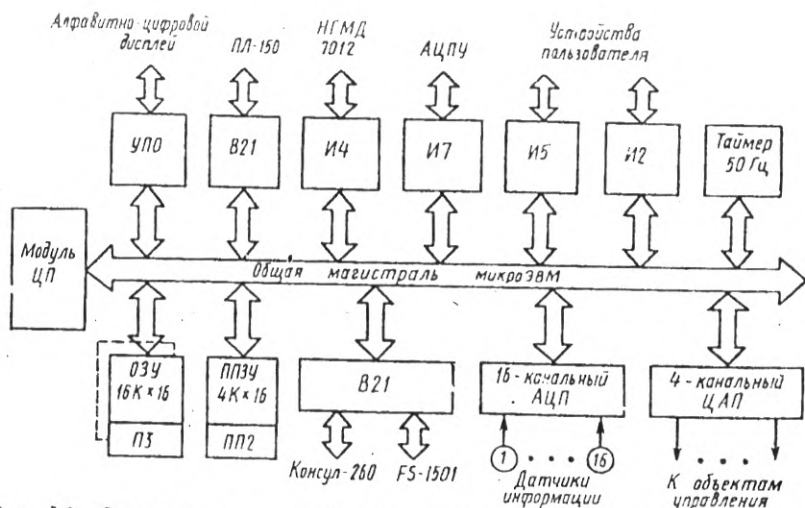


Рис. 5.1. Структура микроЭВМ "Электроника 60" с общей магистралью (один из вариантов)

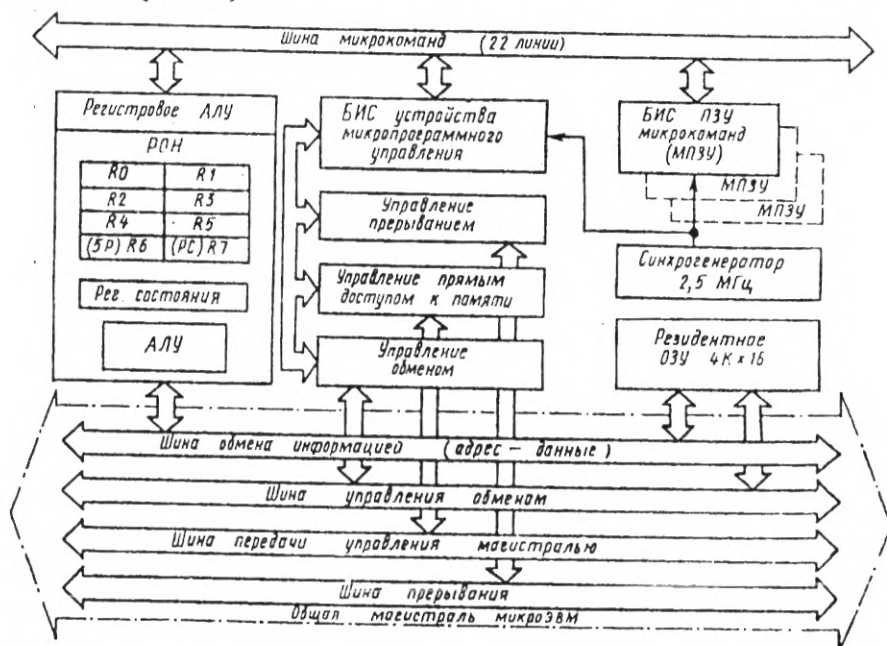


Рис. 5.2. Структурная организация центрального процессора микроЭВМ "Электроника 60"

необходимых дополнительных интерфейсных модулей: П2- оперативное запоминающее устройство (ОЗУ) динамического типа емкостью 4К 16-разрядных слов; П3- ОЗУ динамического типа емкостью 16К 16-разрядных слов; ПП1- постоянное запоминающее устройство (ПЗУ) емкостью 2К 16-разрядных слов; ПП2 – перепрограммируемое постоянное запоминающее устройство (ППЗУ) емкостью 4К 16-разрядных слов; И2 – устройство параллельного обмена для организации обмена с периферийными устройствами как байтами, так и полными словами; И3 – контроллер прямого доступа к памяти (ПДП) для организации и управления передачей информации между внешним устройством и ОЗУ в режиме прямого доступа к памяти; И4 – контроллер накопителя на гибких магнитных дисках (НГМД) для сопряжения с накопителями типа ГМД-70, НГМД-7012; И5-устройство пользователя для организации сопряжения микроЭВМ со специальными внешними устройствами; И7 – устройство байтового параллельного обмена для связи, например, с алфавитно-цифровым печатающим устройством; УПО – устройство последовательного обмена для связи, например, с алфавитно-цифровым дисплеем 15ИО-00-013; устройство вывода аналоговой информации (4 канала 10-разрядных ЦАП); устройство ввода аналоговой информации (16-канальный 10-разрядный АЦП) и др.

5.2. Структурная организация центрального процессора. Структурная организация центрального процессора М2 представлена на рис. 5.2. Основным функциональным блоком ЦП является микропроцессор модульного типа с микропрограммным управлением, который выполнен на пяти БИС серий К581: БИС регистрового арифметическо-логического устройства (РАЛУ), БИС микропрограммного управления (МПУ) и трех БИС ПЗУ микрокоманд, одна из которых хранит микрокоманды, эмулирующие систему команд ЭВМ «Электроника 60», вторая – микрокоманды операций связи с пультовым терминалом, программу начального загрузчика и программу преобразования кодов ASCII, третья предназначена для расширения системы команд для операций с плавающей запятой (в ЦП М1 отсутствует). Элементы набора БИС связаны друг с другом 22-разрядной шиной микрокоманд. Синхронизация работы всех БИС микропроцессора и других блоков ЦП обеспечивается четырьмя сериями неперекрывающихся тактирующих сигналов с периодом 400 нс, которые вырабатываются схемой синхрогенератора. Обмен информацией между ЦП и магистралью осуществляется через БИС РАЛУ по шине обмена информацией с использованием шинных формирователей-приемопередатчиков. Связь ЦП с

пинами управления обменом передачи управления, прерывания осуществляется с помощью БИС МПЧУ через блоки управления обменом, прерыванием, прямым доступом к памяти.

Регистровое арифметическо-логическое устройство обеспечивает выполнение арифметическо-логических преобразований над данными и обмен информацией с магистралью микроЭВМ. Программно-доступными являются восемь 16-разрядных регистров общего назначения (РОН): R0, R1, ..., R7 и 8-разрядный регистр состояния процессора RS.

Все РОН могут использоваться в качестве накопителей информации, указателей адресов операндов, для индексной, автоинкрементной и автодекрементной адресации, т.е. во всех способах адресации. Кроме того, регистры R6 и R7 выполняют специальные функции: регистр R6 используется как аппаратный указатель стека и часто обозначается УС (или SP – stack pointer), а регистр R7 является счетчиком команд и имеет обозначение СК (или PC – program counter). Эта мнемоника SP и PC распознается ассемблером. В качестве указателя стека может использоваться любой РОН, однако определенные команды, такие, как команды обслуживания прерываний, работы с подпрограммами, автоматически используют РОН R6. При этом регистр R6 хранит адрес

последней заполненной ячейки стека (адрес вершины стека). Счетчик команд СК (PC) содержит адрес следующей не выбранной из памяти ЭВМ команды. Использование регистра R7 в качестве регистра общего назначения позволяет дополнительно увеличить возможности реализации различных способов адресации. Все РОН образуют сверхоперативную память, так как при выполнении с регистровым методом адресации не требуется участия системной магистрали в отличие от обмена данными с памятью и регистрами внешних устройств. Это увеличивает производительность ЭВМ. Через двунаправленный буфер обмена РАЛУ обеспечивает передачу данных из регистра в память, из памяти в регистр, из памяти в память.

Восьмиразрядный регистр состояний процессора R6 имеет особое значение. Он содержит слово состояния процессора ССП (или PSW – processor status word). Формат регистра состояния показан на рис. 5.3.

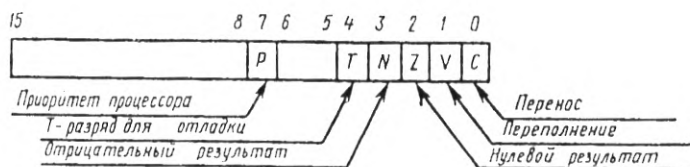


Рис. 5.3. Слово состояния процессора микроЭВМ «Электроника 60»

Разряды 03 ... 00 в ССП содержат коды условий перехода NZVS – информации о результате выполнения предыдущей операции: N=1 – результат отрицательный; Z=1 – результат равен нулю; V=1 – арифметическое переполнение; C=1 – перенос из 15-го разряда. Разряд 04 (T) используется при отладке системным матобеспечением, а разряд 07 – приоритет процессора – служит для разрешения (P=0) или запрещения (P=1) прерываний от внешних устройств, т.е. указывает приоритет процессора.

Связь центрального процессора с памятью и внешними устройствами осуществляется через общую магистраль, в которой адреса и данные передаются по одной и той же группе сигнальных линий (мультиплексированной двунаправленной 16-разрядной шине обмена информацией) с разделением во времени, а управляющие сигналы передаются по шинам управления обменом (семь сигнальных линий), передачи управления (три сигнальные линии), прерывания (три сигнальные линии) и по вспомогательной шине (четыре сигнальные линии). Связь между двумя устройствами, подключенными к магистрали, осуществляется по принципу «активный-пассивный». В каждый момент времени только одно устройство может являться активным, т.е. потенциально способным быть ведущим устройством на магистрали.

Пассивное устройство является исполнительным устройством и потенциально способно быть только ведомым. Оно может принимать или передавать информацию только по инициативе и под управлением активного устройства. Как правило, активным устройством является центральный процессор, а в режиме прямого доступа к памяти – одно из внешних устройств. В последнем случае ЦП передаст управление магистралью устройству прямого доступа к памяти. В любой момент времени на магистрали может выполняться один из трех видов взаимодействий подключенных к ней устройств: передача управления магистралью (режим прямого доступа к памяти), прерывание и адресный одиночный обмен. Режимы передачи управления и прерывания более подробно будут рассмотрены в 5.3.

5.3. Стандартные циклы обращения к общей магистрали. Адресный обмен осуществляется по асинхронному принципу «ведущий-ведомый», когда на управляющий сигнал, передаваемым ведущим устройством при обмене данными, должен поступить ответный сигнал от ведомого устройства. Обмен между устройствами может производиться как 16-разрядными словами, так и байтами. Существующие режимы одиночного обмена являются стандартными циклами обращения к магистрали: ЧТЕНИЕ –

передача данных (слова или байта) от ведомого ведущему;
 ЗАПИСЬ – передача данных (слова или байта) от ведущего
 ведомому; ЧТЕНИЕ–МОДИФИКАЦИЯ–ЗАПИСЬ – передача
 данных (слова или байта) от ведомому ведущему, обработка
 их ведущим и передача результата обработки от ведущего
 ведомому по первоначальному адресу.

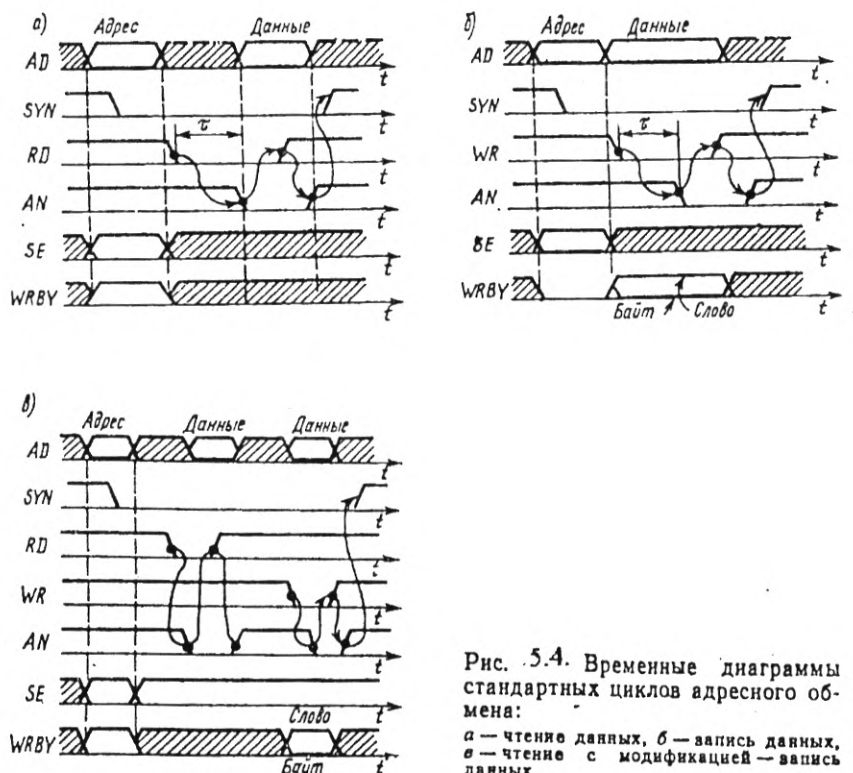


Рис. 5.4. Временные диаграммы стандартных циклов адресного обмена:

а — чтение данных, б — запись данных, в — чтение с модификацией — запись данных

Любой цикл обращения к магистрали выполняется после назначения ведущего и начинается с процедуры назначения ведомого, которая составляет адресную часть цикла. После ее завершения ведущее устройство выполняет асинхронный адресный обмен данными (прием или передачу) с ведомым.

Сигналом начала цикла обращения к магистрали является управляющий сигнал синхронизации обмена на линии SYN, который всегда вырабатывается ведущим устройством одновременно с выдачей адреса ведомого на шине обмена (линии адрес/данные AD00... AD15) и сохраняется до конца цикла (рис. 5.4). При этом в адресной части цикла ведущим устройством вырабатывается сигнал выбора устройства SE, если производится обращение к регистрам внешних устройств, а также сигнал признака «запись-байт» на линии WRBY (сигнал при записи и нулевой сигнал при чтении) для предварительного оповещения ведомого о направлении предстоящей передачи данных. Совокупность этих сигналов поступает на все устройства, подключенные к магистрали. Пассивное устройство, опознавшее адрес, по сигналу SYN запоминает его на время цикла и становится ведомым. Таким образом, в адресной части любого цикла происходит назначение ведомого устройства.

Направление передачи определяется по отношению к ведущему устройству. При выполнении цикла ЧТЕНИЕ данные передаются от ведомого устройства к ведущему, например, из памяти в ЦП. Временная диаграмма цикла ЧТЕНИЕ представлена на рис. 5.4, а. По завершении адресной части цикла ведущее устройство снимает адрес с линий адрес/данные, очищает линию SE и вырабатывает сигнал RD чтения данных, который означает, что оно готово принять данные от ведомого устройства и ожидает поступление сигнала ответа ведомого устройства AN. В ответ на сигнал чтения данных RD ведомое устройство помещает данные на линиях адрес/данные, вырабатывает сигнал AN, который означает, что данные находятся в шине обмена. Ведущее устройство принимает сигнал AN, выставленные данные и снимает RD. Снятие сигнала RD означает, что данные приняты. В ответ на это ведомое устройство снимает сигнал AN, завершая операцию передачи данных ведущему. В заключении цикла по заднему фронту сигнала AN ведущее устройство снимает сигнал SYN, освобождая тем самым магистраль. Асинхронность обмена данными в магистрали в первую очередь определяется тем, что интервал времени τ между выработкой сигнала RD и поступлением сигнала AN может варьироваться в пределах 10 мкс. Это облегчает

взаимодействие различных по быстродействию устройств. Если $\tau > 10$ мкс, вырабатывается внутреннее прерывание по ошибке обращения к магистрали по вектору 4 и цикл обмена прекращается.

При выполнении цикла ЗАПИСЬ (рис. 5.4, б) данные передаются от ведущего устройства к ведомому, например, запись данных ЦП в память. По завершении аналогичным образом адресной части цикла ведущее устройство снимает адрес с линий адрес/данные, очищает линию SE и устанавливает данные на линиях AD00...AD15. Затем с некоторой задержкой (для завершения переходных процессов) вырабатывается сигнал WR, означающий, что на шине обмена информацией помещены данные. Далее процессы протекают аналогичным образом, как в цикле ЧТЕНИЕ, за исключением того, что в адресной части цикла всегда вырабатывается сигнал WRBY, а в части передачи данных он активен только при передаче байта. Отличительной особенностью цикла ЧТЕНИЕ–МОДИФИКАЦИЯ–ЗАПИСЬ является то, что сигнал SYN остается активным и после цикла ЧТЕНИЕ, что позволяет осуществить вывод модифицированных данных по тому же адресу без повторения адресной части цикла (рис. 5.4, в).

Двунаправленность передачи информации по шине обмена информацией обеспечивается с помощью шинных

формирователей, имеющих третье высокоимпедансное состояние. Это состояние обеспечивает отключение от магистрали всех устройств, не участвующих в обмене информацией. При данной структуре магистрального интерфейса в любой момент времени через общую магистраль могут быть связаны между собой только два устройства, остальные находятся в состоянии ожидания предоставления магистрали. Это ограничивает пропускную способность магистрали.

5.4. Организация памяти. В микроЭВМ «Электроника 60» используется байтовая организация памяти. Наименьшей адресуемой единицей является байт (8 бит). Для 16-разрядной микроЭВМ размер адресного пространства – число программно-доступных адресов основной памяти составит $2^{16}=65536$ байт=64 Кбайт, где $K=1024=2^{10}$. Полное 16-разрядное слово микроЭВМ образуют два смежных байта. Память можно рассматривать как последовательность ячеек (байтов) с номером (адресом), присвоенным каждой ячейке. Если ОЗУ содержит N байт, то эта последовательность будет 0, 1, 2, 3, ..., N – 2, N – 1. Каждая пара байтов составляет слово, причем байт с четным (меньшим) адресом называется *младшим*, а с нечетным (большим) – *старшим байтом* слова. Адресом слова служит адрес младшего байта. Такая

особенность вытекает из линейной последовательности байтов памяти в порядке возрастания их адресов. Таким образом, адреса слов всегда четные и размер адресного пространства в полных словах составит $32768=32$ Кслов. Адреса памяти и содержимое слов в микроЭВМ «Электроника 60» и подобных ей принято записывать в восьмеричной системе счисления. Например, пусть по адресу 1000_8 расположено слово 123456_8 , двоичный эквивалент которого равен 1010011100101110_2 . При этом младший байт равен 056_8 и расположен по адресу 1000_8 , а старший байт – 247_8 расположен по адресу 1001_8 .

Все адресное пространство – множество адресов памяти, доступных для программ, – разбито на поддиапазоны (банки памяти с 0 до 7) до 4 Кслов каждый, соответствующие стандартным размерам конструктивных модулей памяти. Нижние 4 Кадресов (нулевой банк с адресами $0...17777$ в восьмеричной системе счисления) обычно предназначаются для резидентного ОЗУ, размещенного в модуле ЦП, а верхние 4 Кслов (7-й банк) отведены для адресов регистров внешних устройств. Этот диапазон $160000...177777$ строго фиксирован, и в циклах обмена с магистралью всегда вырабатывается сигнал выбора устройства SE, если адрес находится в этом диапазоне. Следовательно, полезный размер памяти для хранения программ составляет 56 Кбайт или 28 Кслов.

Структура адресного пространства микроЭВМ «Электроника 60» показана в таблице 5.1.

Кроме того, в нулевом банке памяти часть адресов $0 \dots 376_8$ зарезервирована для хранения векторов прерываний (внутренних и внешних). Адреса векторов являются всегда четными.

Таблица 5.1

000000— 000376	}	Векторы прерываний $4K \times 16$	Адреса ячеек памяти
000400— 017777			
020000— 037777	}	$4K \times 16$	
040000— 057777	}	$4K \times 16$	
060000— 077777	}	$4K \times 16$	
100000— 117777	}	$4K \times 16$	
120000— 137777	}	$4K \times 16$	
140000— 157777	}	$4K \times 16$	
160000— 177777		Адреса регистров ВУ	

5.5. ОРГАНИЗАЦИЯ ОБМЕНА С ВНЕШНИМИ УСТРОЙСТВАМИ

Особенностью микроЭВМ «Электроника 60» и подобного класса машин является организация обмена с внешними устройствами (ВУ) по принципу обращения к памяти, который имеет следующие преимущества:

- отсутствуют специальные команды ввода-вывода (при обращении к ВУ, как и к памяти, используются стандартные циклы магистрали ЧТЕНИЕ, ЗАПИСЬ, ЧТЕНИЕ — МОДИФИКАЦИЯ—ЗАПИСЬ);

- все команды обращения к памяти могут быть использованы в операциях ввода-вывода с ВУ;

- отсутствуют ограничения на число программно-доступных адресов ВУ (верхние 4 К адресов 160000...177776 адресного пространства отведены под регистры ВУ);

- отсутствует отдельная шина обмена информацией с ВУ. Как следствие, более простая структура магистрали.

Любое внешнее или периферийное устройство подключается к общей магистрали ЭВМ через интерфейс устройства, который управляет работой периферийного устройства в соответствии с командами процессора, преобразует данные из внутреннего представления в форматы, требуемые для конкретных устройств, и выполняет обратное преобразование. Для организации обмена в зависимости от

сложности устройств ввода-вывода схемы интерфейсов ВУ имеют разное количество регистров. Эти регистры ВУ подразделяются на регистры данных и регистры состояний. За каждым регистром закреплен один из четных адресов на общей магистрали в области последних 4 Кслов адресного пространства, при байтовых операциях можно обращаться к любому байту 16-разрядного регистра.

Регистры данных используются при обмене информацией между ЦП и ВУ. Их разрядность и формат определяются типом применяемого периферийного устройства.

Регистры состояния содержат информацию об операции, выполняемой ВУ, характеризуют состояние ВУ и участвуют в операциях по предоставлению прерывания. Так, при минимальном наборе регистров внешнее устройство может содержать один регистр данных и один регистр состояния. Различные разряды регистров ВУ выполняют определенные функции. Так, некоторые из них могут использоваться только для записи либо только для считывания информации, другие — для записи и для считывания. Например, регистр данных считывателя с перфоленты предназначен только для ввода информации в центральный процессор, а регистр данных печатающего механизма —

только для вывода информации на печать из центрального процессора. Примером разряда, используемого для считывания и записи, является разряд разрешения прерывания ВУ. Таким образом, регистр ввода допускает выполнение любой команды, которая осуществляет чтение по его адресу, а регистр вывода — любой команды, которая производит запись по его адресу. Для ряда стандартных системных устройств ввода-вывода зарезервированы определенные регистры состояния и данных: 177550 и 177552 — для считывателя с перфоленты; 177554 и 177556 — для перфоратора ленточного; 177560 и 177562 — для клавиатуры пишущей машинки или дисплея; 177564 и 177566 — для печати пишущей машинки или экрана дисплея и др.

Формат регистров состояния ВУ также определяется типом ВУ, однако регистр состояния ВУ должен содержать минимум разряд разрешения прерывания (если устройство работает в режиме прерываний), который устанавливается центральным процессором, и разряд готовности или требования прерывания для обмена данными, который устанавливается внешним устройством. В общем случае распределение полей в регистре состояния представлено на рис. 5.5. Например, форматы регистров состояния клавиатуры (177560) и экрана дисплея (177564) показаны на рис. 5.6.

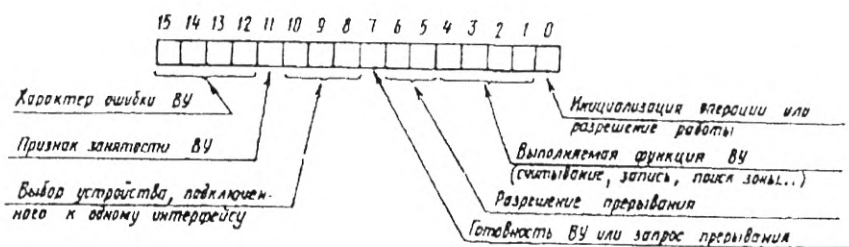


Рис. 5.5. Обобщенный формат регистра состояний внешнего устройства

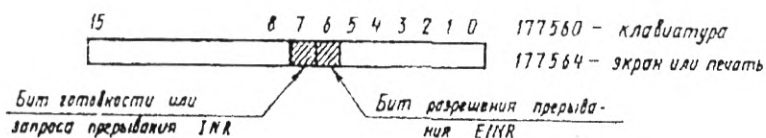


Рис. 5.6. Формат регистров состояний клавиатуры и экрана дисплея

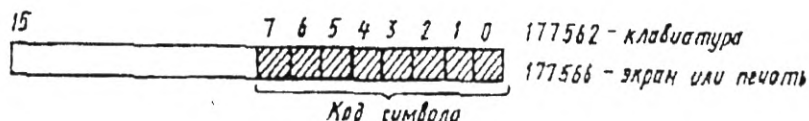


Рис. 5.7. Формат регистров данных клавиатуры и экрана дисплея

Бит готовности (07-й разряд) устанавливается в 1 ВУ только в том случае, если была нажата клавиша клавиатуры (или закончен процесс вывода символа на экран дисплея). Этот бит готовности сбрасывается в 0 после считывания ЦП кода символа из входного регистра данных (адрес 177562) клавиатуры (или после записи кода выводимого символа в выходной регистр данных (177566) экрана дисплея). Форматы этих устройств имеют вид, показанный на рис. 5.7.

Обмен данными. Между ЦП и ВУ возможны три типа обмена: программный, в режиме прямого доступа, в режиме прерывания программы [3].

1. *Программный обмен данными* — передача данных между ЦП и ВУ по инициативе и под управлением программы. При этом перед началом обмена периодически проверяется готовность ВУ к обмену, т. е. производится периодический опрос бита готовности в регистре состояния ВУ, а затем, если устройство готово к обмену, выполняется передача данных между ЦП и ВУ, например, по команде MOV. Достоинство такого режима обмена — простота программирования, в частности в этом случае не требуется особой программы обслуживания прерываний. Основным недостатком такого режима — процессор фактически не выполняет полезной работы, ожидая готовности внешнего

устройства к началу очередной операции ввода-вывода.

В качестве примера приведем фрагмент листинга программы ввода символа с клавиатуры терминала и вывода его на экран в программном режиме с опросом битов готовности этих устройств (рис. 5.8).

105737	KEY:	TSTB	0#177560	;опрос готовности клавиатуры
177560				
100375		BPL	KEY	;если нет, вернуться на KEY
112700		MOVB	0#177562,R0	;запомнить символ клавиатуры
177562				;в регистре R0
105737	OUT:	TSTB	0#177564	;опрос готовности экрана
177564				
100375		BPL	OUT	;если нет, вернуться на OUT
110037		MOVB	R0,0#177566	;вывод кода символа из R0
177566				;на экран

Рис. 5.8. Фрагмент листинга

В левой первой колонке представлены машинные коды этой программы, а справа — операторы на языке ассемблера, причем оператор в языке ассемблера содержит следующие четыре поля:

метка: операция операнды; комментарий.

Поле метки (не обязательное) отражает символическое имя оператора; поле операции — мнемонику операции; поле операндов — один или несколько операндов с указанием способов адресации; поле комментария (не обязательное) —

поясняющий текст, начинающийся с символа «;».

В этом фрагменте команда TSTB устанавливает признаки в слове состояния процессора в соответствии с операндом. Поскольку 07 разряд является знаковым для байтовых операндов, наличие готовности (появление 1 в бите готовности) определяется периодической проверкой знака младшего байта соответствующего регистра состояния ВУ.

2. *Обмен в режиме прямого доступа к памяти (ПДП)* — самый быстрый способ передачи данных между ВУ и памятью непосредственно. Он осуществляется без участия процессора по каналу прямого доступа к памяти. Операции ПДП не меняют состояния процессора (не меняется содержимое всех РОН), поэтому этот вид обмена может выполняться внутри исполнения команды в промежутках между циклами обращения к магистрали. Таким образом, устройство, получившее прямой доступ к памяти, должно обеспечить все функции управления и адресации для передачи данных непосредственно между ВУ и памятью.

В режиме прямого доступа к памяти при захвате магистрали внешнее устройство, способное работать в режиме ПДП, выставляет сигнал запроса магистрали RQB на захват ведущего положения (рис. 5.9). После завершения текущего цикла обращение к магистрали ЦП выдает сигнал разрешения

на захват магистрали ЕВ, запрещая тем самым выработку следующего цикла адресного обмена. Устройство, запросившее режим ПДП, выставляет сигнал занятости магистрали — подтверждение запроса (АК) — и снимает сигнал RQB. В ответ на сигнал АК процессор снимает сигнал ЕВ и переходит либо в режим ожидания окончания передачи данных, либо выполняет внутренние регистровые операции, не требующие обращения к магистрали ЭВМ. Практически сигнал АК указывает на занятость магистрали устройством ПДП. Далее осуществляется адресный обмен данными с памятью под управлением ведущего устройства ПДП стандартными циклами ЧТЕНИЕ, ЗАПИСЬ, ЧТЕНИЕ—МОДИФИКАЦИЯ—ЗАПИСЬ. При необходимости устройство ПДП управляет регенерацией динамического ОЗУ. По завершении обмена устройство ПДП снимает сигнал занятости магистрали АК и управление магистралью возвращается процессору. Передача управления магистралью осуществляется в соответствии со схемой приоритета (рис. 5.10). При этом приоритет устройства, запросившее магистраль, определяется его электрическим положением относительно других устройств на линии разрешения захвата магистрали ЕВ. Устройство, электрически ближе расположенное к ЦП на этой линии, обладает наивысшим приоритетом. При одновременном поступлении

запросов RQB от нескольких устройств оно запретит распространение сигнала EB к другим устройствам и станет ведущим на магистрали.

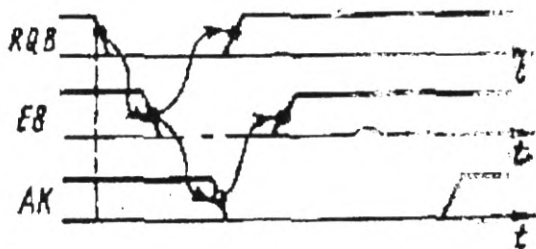


Рис. 5.9. Временная диаграмма захвата магистрали в режиме прямого доступа к памяти

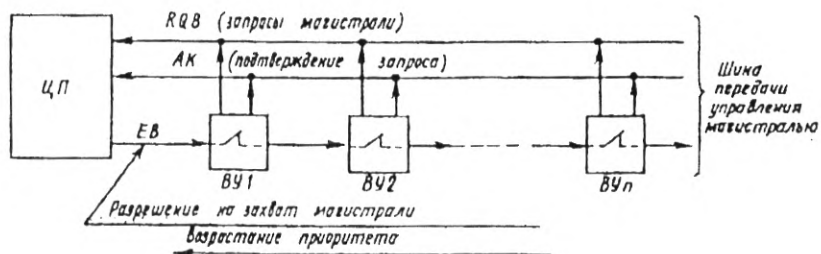


Рис. 5.10. Схема приоритетов устройств в режиме прямого доступа к памяти микроЭВМ «Электроника 60»

Обычно режим ПДП используется при обмене с накопителями на магнитных дисках, при построении многопроцессорных систем, примером которых может служить устройство управления роботом «Сфера-36».

3. *Обмен в режиме прерывания программы.*

Прерывание программы — это временное прекращение выполнения текущей программы и переход к выполнению программы обслуживания устройства, вызвавшего прерывание. Сигналы прерывания от внешних устройств по отношению к текущей программе являются независимыми. Система прерывания микроЭВМ должна обеспечивать переключение процессора с выполнения одной программы на другую под воздействием сигналов прерывания. В режиме работы по прерыванию обмен инициируется по требованию внешнего устройства. При этом выполнение текущей программы приостанавливается и начинает выполняться программа обслуживания запрашивающего устройства с более высоким приоритетом. По ее завершении выполнение прерванной программы возобновляется с того места, где она была прервана. В отличие от режима ПДП прерывания изменяют состояние процессора и могут иметь место только в промежутках между выполнением команд. При обработке запроса на прерывание процессор запоминает состояние прерванной программы и продолжает ее по завершении программы обработки прерывания. Этот способ обмена позволяет экономно расходовать ресурсы микроЭВМ, не вынуждая процессор простаивать или выполнять

непроизводительную работу.

МикроЭВМ «Электроника 60» имеет векторную систему прерываний. Она позволяет в целях экономии времени опроса интерфейсов ВУ организовать обмен в системах с частыми прерываниями, содержащих много устройств. Векторная система прерываний производит автоматический выбор аппаратным способом программы обработки прерываний ВУ. Особенностью векторного прерывания является то, что с каждым внешним устройством, способным работать в режиме прерывания, ассоциируется пара ячеек оперативной памяти, называемой *вектором прерывания*. Вектор прерывания определяет вход в процедуру обработки данного прерывания. Первое слово вектора прерывания содержит адрес начала программы обслуживания для данного устройства, а второе слово — новое содержимое слова состояния процессора для этой программы. Каждое внешнее устройство, работающее в режиме прерываний, имеет свой определенный вектор, числовое значение которого является адресом вектора, т. е. адресом его первого слова. Нижняя часть адресного пространства (адреса 4, 10, 14, ..., 370, 374) зарезервирована для векторов прерывания размером по два слова на каждый.

Для того чтобы внешнее устройство могло вызвать

прерывание программы, оно должно иметь в регистре состояния разряд разрешения прерывания и разряд запроса прерывания. Например, для клавиатуры терминала такими разрядами в регистре состояния 177560 являются 06 и 07 соответственно. Для разрешения работы устройству в режиме прерываний его разряд разрешения прерывания (06) программно устанавливается в «1». Используя систему прерываний, ВУ по завершении операций ввода/вывода посылает в процессор сигнал запроса прерывания (INR) по шине прерывания, т. е. в регистре состояния ВУ разряд запроса прерывания (07) устанавливается в «1» (см. рис. 5.5). На линии INR запросы всех устройств объединяются по схеме ИЛИ. Процессор завершает выполнение очередной команды и принимает запрос на прерывание INR только в том случае, если его 07-й разряд (приоритет процессора) в слове состояния процессора PSW установлен в «0». Таким образом, важной особенностью системы прерываний является возможность маскирования прерываний от ВУ, программно устанавливая (тем самым запрещая прерывания от ВУ) 07-й разряд приоритета процессора в «1». Если прерывания не замаскированы, процессор формирует сигнал разрешения прерывания (EINR), который последовательно проходит от ЦП через все устройства, по линии разрешения прерывания EINR,

начиная с электрически близкого к процессору ВУ. До получения этого сигнала EINR устройство сохраняет активный уровень сигнала INR.

Для реализации векторного прерывания используется аппаратная система обслуживания приоритетов ВУ. Система приоритетов определяет порядок, в котором будут обслуживаться запросы прерывания от нескольких внешних устройств. В микроЭВМ принята одноуровневая система прерываний с фиксированным приоритетом устройств (в отличие от кругового, когда интерфейсы ВУ проверяются и обслуживаются в порядке установленных приоритетов), реализованная аппаратным путем. Приоритет устройства не может быть изменен программно и определяется его электрическим положением по отношению к ЦП на линии разрешения прерывания EINR относительно других устройств. Структурная схема приоритетов устройств при прерывании показана на рис. 5.11.

Приоритет устройства убывает по мере удаления устройства от процессора в направлении распространения сигнала EINR, поэтому устройство, которое запрашивало прерывание, блокирует дальнейшее распространение сигнала EINR и будет обслуживаться в первую очередь, если отсутствуют запросы прерываний от устройств с более высоким приоритетом.

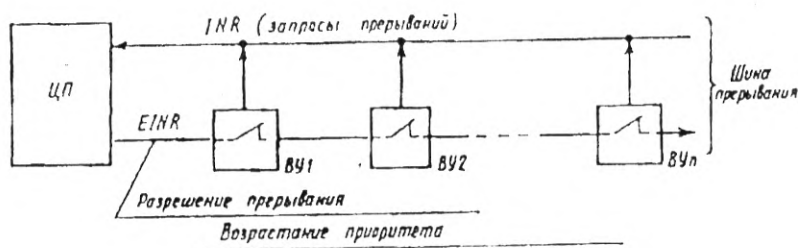


Рис. 5.11. Схема приоритетов устройств одноуровневой системы внешних прерываний микроЭВМ «Электроника 60»

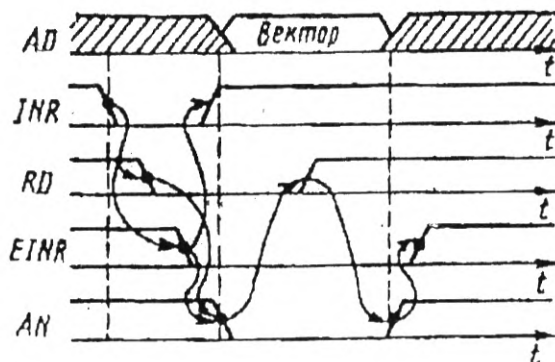


Рис. 5.12. Временная диаграмма передачи вектора прерывания

Получив сигнал разрешения прерывания EINH, устройство снимает сигнал запроса прерывания INR и посылает на шину обмена информацией ADOO — AD15 свой адрес вектора прерывания. Он считывается процессором, тем самым устройство идентифицирует себя путем передачи своего адреса вектора. Адрес вектора является аппаратно встроенным

в интерфейсный модуль конкретного устройства и может быть изменен при необходимости пользователем с помощью переключателей. Временная диаграмма передачи вектора прерывания приведена на рис. 5.12. После приема адреса вектора прерывания процессор снимает сигнал EINR и, используя регистр общего назначения R6 как аппаратный указатель стека, помещает в стек текущее значение PSW, за которым следует текущее значение счетчика команд PC. Затем, используя адрес вектора прерывания, ЦП загружает новое значение для счетчика команд из первого слова вектора прерывания, а новое значение слова состояния процессора — из второго слова вектора прерывания. В результате начинается выполнение программы обслуживания прерывания данного устройства, адрес начала которой содержится в первом слове вектора прерывания. В новом PSW кроме признаков кодов условий NZVC содержится и новое значение приоритета процессора (07-й разряд PSW), которое позволяет разрешать или запрещать прерывание обслуживаемой программы. Как правило, приоритет процессора выбирается высоким до тех пор, пока программа обслуживания прерывания не выполнит все критические для нее действия. Например, если внешнее устройство работает быстрее, чем выполняется обслуживаемая программа, для предотвращения повторного

прерывания от этого устройства собственной обслуживающей программы значение приоритета процессора выбирается наивысшим, т. е. в 07-м разряде должна быть единица. Если в новом PSW седьмой бит равен нулю, возможно вложение прерываний до любого уровня.

Прерывания от внешних устройств и обслуживающие их программы не должны нарушать общей работоспособности взаимодействующих программ и подпрограмм. С целью сохранения состояния прерванного процесса обслуживающая прерывание программа запоминает в стеке содержимое необходимых регистров общего назначения, а по окончании своей работы восстанавливает их содержимое из стека. Это достигается с помощью команд пересылок с использованием автодекрементного и автоинкрементного методов адресации. При этом указатель стека содержит адрес последней занятой ячейки стека. Занесение в стек сопровождается уменьшением содержимого указателя стека, а извлечение из стека — увеличением. Например, программа обслуживания прерывания может начинаться с сохранения содержимого регистров R0, R1, ..., R5 в стеке:

```
MOV R0, -(SP)
MOV R1, -(SP)
.....
MOV R5, -(SP)
```

В конце своей работы она восстанавливает содержимое указанных регистров, тем самым восстанавливается состояние прерванного процесса:

```
MOV (SP)+, R5  
MOV (SP)+, R4  
.....  
MOV (SP)+, R0
```

Программа обслуживания прерывания всегда завершается командой возврата из прерывания RTI, по которой из стека извлекаются прежние содержимые PC и PSW, и выполнение прерванной программы возобновляется из того места, где она была прервана.

В микроЭВМ «Электроника 60» кроме линии запросов прерываний от внешних устройств имеется дополнительная линия прерывания по внешнему событию (таймеру) INRCC с постоянным адресом вектора прерывания 100₈. Прерывание по таймеру (часы реального времени) отличается более высоким приоритетом, а сам механизм прерывания остается таким же. Если таймер включен, на линию INRCC поступают импульсы с частотой питающей сети 50 Гц.

В микроЭВМ предусмотрены два вида прерываний: внутренние (по причинам, возникающим внутри процессора) и

внешние (по причинам, возникающим в периферийных устройствах). Внешние прерывания были рассмотрены выше. Внутренние прерывания возникают при появлении в процессоре необычных ситуаций, таких, как ошибки при обращении к магистрали, попытка выполнить запрещенную команду, авария блока питания, в случае появления в программе команд EMT, TRAP, IOT, BPT и др. Однако реакция процессора на любой вид прерывания всегда одинакова, за исключением их приоритетов и различных векторов прерывания. В случае одновременного возникновения различных условий внутренних и внешних прерываний ЦП будет их обслуживать в следующем порядке (в скобках адреса векторов):

- прерывание по ошибке магистрали (04);
- по несуществующей или резервной команде (10);
- при регенерации динамического ОЗУ;
- командное прерывание EMT (30), TRAP (34), IOT (20);
- прерывание по установленному Т-разряду (14);
- по нарушению питания (24);
- по таймеру (внешнему событию) (100);
- от внешних устройств.

5.6. СИСТЕМА КОМАНД МИКРОЭВМ «ЭЛЕКТРОНИКА 60» И МЕТОДЫ АДРЕСАЦИИ

Под *командой* понимается закодированная в виде двоичного числа совокупность действий, которые должен совершить процессор после расшифровки команды, чтобы выполнить определенную операцию.

Формат команды – это структура двоичного числа, в которой для основных элементов (полей) команды отведены соответствующие разряды числа.

Система команд процессора представляет собой, по существу, список операций, которые процессор может проделать в АЛУ над двоичными словами (операндами), представляющими какие-либо данные.

Особенностью системы команд микроЭВМ «Электроника 60» является то, что центральный процессор (ЦП) взаимодействует с памятью и периферийными внешними устройствами, используя общий канал обмена информацией – системную магистраль. При этом отсутствуют специальные команды ввода – вывода, так как ЦП обращается к регистрам внешних устройств (ВУ) таким же способом, как и к ячейкам памяти. Это объясняется тем, что адреса регистров ВУ расположены в адресном пространстве микроЭВМ. Широкий набор различных методов адресации и многофункциональное

назначение РОН позволяют эффективно выполнять команды как с полными словами, так и с байтами. Например, традиционные ЭВМ с аккумулятором выполняют следующие операции при сложении двух операндов, находящихся в ячейках А и Б: переслать содержимое ячейки А в аккумулятор; сложить содержимое ячейки Б с содержимым аккумулятора; переслать содержимое аккумулятора в ячейку Б. В микроЭВМ «Электроника 60» эти операции образуют одну команду: ADD А, В – сложить содержимое ячеек А и Б, а результат поместить в ячейку Б.

Множество команд, которое реализовано в ЭВМ, образует ее систему команд. МикроЭВМ «Электроника 60» с процессором М2 имеет набор из 81 базовой команды, которые определяют выполняемые операции без учета их модификаций с использованием различных методов адресации и РОН. Модификации команд позволяют существенно сокращать длину программы, время выполнения задачи.

Форматы команд. Основной характеристикой команды является формат команды, содержащий поле кода операции (КОП), поле адреса РОН, поле метода адресации. Для кодирования различных групп команд используется принцип кодирования с переменным числом битов под поле КОП. Всего имеется девять форматов команд, некоторые из них

представлены на рис. 5.13. Команды центрального процессора подразделяются на три типа: безадресные, одноадресные и двухадресные. *Безадресные команды* содержат только код операции КОП (рис. 5.13, а) и не воздействуют на операнды. Одноадресные и двухадресные команды содержат кроме КОП номер регистра общего назначения и номер метода адресации. *Одноадресные команды* оперируют с одним операндом. Формат этих команд приведен на рис. 5.13, б. Разряды 15...06 определяют КОП, а разряды 05...00 – поле адресации операнда приемника (места назначения). Из них разряды 02...00 определяют номер одного из восьми РОН, а 05...03 – номер метода адресации. Операнд может находиться либо в РОН, либо в ячейке памяти. Во втором случае содержимое РОН и метод адресации определяют исполнительный адрес операнда. Такой способ задания исполнительного адреса определяется ограниченной разрядной сеткой микроЭВМ.

С помощью одноадресных команд в общем случае производится считывание операнда приемника, выполнение над ним действий и записи результата по этому адресу приемника. Примерами одноадресных команд являются команды типа INC, DEC, NEG, CLR и др., которые обращаются лишь к одному элементу памяти – регистру либо ячейке.

Двухадресные команды оперируют с двумя операндами.

Формат таких команд приведен на рис. 5.13 , в. В таких командах под код операции отводится четыре разряда (15...12), а остальные разряды отведены для полей адресации операндов, причем адрес первого операнда называется источником (source), а второго – приемником (destination) данных (соответствующие аббревиатуры src и dst означают «адрес источника» и «адрес приемника»). Порядок использования операндов в мнемониках команд на ассемблере определяется слева направо, например MOV src, dst – переслать операнд источника по адресу операнда приемника. В формате двухадресной команды разряды 11...06 определяют поле адресации операнда источника, а 05...00 – поле адресации операнда приемника. Каждое поле содержит номер одного из РОН – разряды 08...06 (02...00) – и номер метода адресации – разряды 11...09 (05...03). Реализация двухадресных команд обычно состоит в считывании операндов приемника и источника, выполнении над ними каких-либо действий и записи результата по адресу приемника. Так как в полях адресации операндов используются два регистра, то метод адресации одного из них выбирается независимо от другого. Возможно также использование одного и того же регистра в обоих операндах, если в команде не возникает конфликтных ситуаций.

Некоторые другие форматы команд (рис. 5.13, г-е), используемые в микроЭВМ «Электроника 60», применяют в командах условного и безусловного переходов, работы с подпрограммами, программных прерываний и др. Как видно из рис. 5.13, все основные команды ЭВМ имеют длину в одно и то же машинное 16-разрядное слово. При некоторых методах адресации к команде добавляется адресная информация и в общем случае длина команды может изменяться от одного до трех машинных слов.

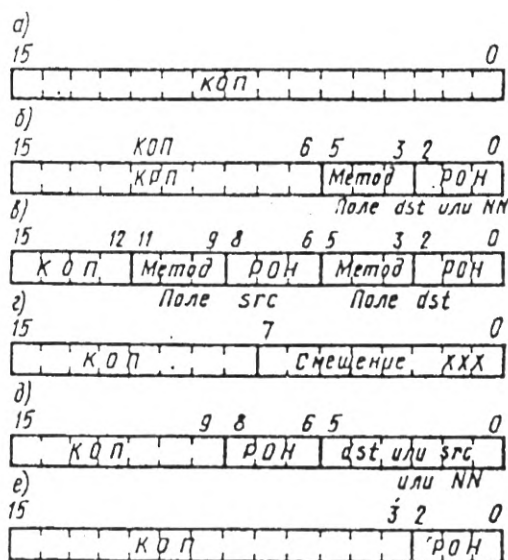


Рис. 5.13 Основные форматы команд микроЭВМ «Электроника 60М»

Основные методы адресации. 16-разрядный

процессор позволяет выполнять большинство одно- и двухадресных команд как с полными словами, так и с байтами. Это определяется структурой памяти ЭВМ, которая обеспечивает побайтную адресацию. В некоторых командах наряду с операцией задается длина операнда (операндов). Например, наличие единицы в 15-м разряде команды указывает байтовую адресацию. В языке ассемблера и в мнемонике команд длина операндов обычно указывается при помощи специального индекса в мнемоническом обозначении команд.

В адресных командах исполнительный адрес операнда задается 6-разрядным адресным полем операнда источника (приемника), содержащемся в команде, и включает в себя 3-разрядные номера РОН и метода адресации. Поле метода адресации определяет способ получения операнда на основании информации в РОН. Количество основных методов адресации – восемь (0...7). Методы адресации подразделяются на прямые и косвенные. Четные номера 0, 2, 4, 6 указывают на методы с прямой адресацией, а нечетные 1, 3, 5, 7 – с косвенной. Методы как прямой, так и косвенной адресации имеют четыре модификации: регистровая, автоинкрементная, автодекрементная и индексная.

Таблица 5.2

Метод		№ РОИ	Мнемоничес- кое обозначение	Наименование метода адресации
код				
восьме- ричный	двоич- ный			
0	000	0-7	Rn	Регистровый
1	001	0-7	@ Rn	Косвенно-регистровый
2	010	0-7	(Rn)+	Автоинкрементный
3	011	0-7	@ (Rn)+	Косвенно- автоинкрементный
4	100	0-7	-(Rn)	Автодекрементный
5	101	0-7	@ -(Rn)	Косвенно- автодекрементный
6	110	0-7	EXPR (Rn)	Индексный
7	111	0-7	@ EXPR (Rn)	Косвенно-индексный
2	010	7	# EXPR	Непосредственный
3	011	7	@ # EXPR	Абсолютный
6	110	7	EXPR	Относительный
7	111	7	@ EXPR	Косвенно- относительный

Примечание: n - номер регистра; EXPR - выражение

Обобщенные сведения по методам адресации приведены в табл. 5.2.

Система команд и методы адресации микроЭВМ «Электроника 60» подробно описаны в [1, 9] и будут изучаться на лабораторных занятиях.

ЛИТЕРАТУРА

1. Управляющие и вычислительные устройства роботизированных комплексов на базе микроЭВМ. Учеб. пособие для техн. вузов / Под ред. В.С. Медведева. М.: Высшая школа, 1990. 239 с.

2. Микропроцессоры. В 3-х кн. Кн.1. Архитектура и проектирование микроЭВМ. Организация вычислительных процессов: Учебник для техн. вузов / Под ред. Л.Н. Преснухина. М.: Высшая школа, 1986. 495 с.

3. Микропроцессоры. В 3-х кн. Кн.2. Средства сопряжения. Контролирующие и информационно-управляющие системы. Учебник для техн. вузов / Под ред. Л.Н. Преснухина. М.: Высшая школа, 1986. 383 с.

4. Строганов Р.П. Управляющие машины и их применение. 2-е изд., перераб. и доп. М.: Высшая школа, 1986. 240 с.

5. Микропроцессоры и микроЭВМ в системах управления. Справочник / Под ред. С.Т. Хвоща. Л.: Машиностроение, Ленингр. отд., 1987. 640 с.

6. Микропроцессоры и микропроцессорные комплекты интегральных микросхем. Справочник. в 2-х т. / Под ред. В.А.Шахнова. М.: Радио и связь, 1988.

7. Спыну Г.А. Промышленные роботы: конструирование и применение. Учеб. пос., 2-е изд., перер. и доп. Киев: Высшая школа, 1991. 311 с.

8. Системы управления промышленными роботами и манипуляторами. Учеб. пособие / Отв. ред. Юревич Е.И. Л.: Изд-во Ленинг. ун-та, 1980. 182 с.

9. Методические указания к лабораторным работам по курсам «Системы программного управления робототехнологическими комплексами» и «Системы программного управления производственными механизмами»/Ташк. гос. техн. ун-т: Сост. Л.П.Тен, Ташкент, 1996. 26 с.

ОГЛАВЛЕНИЕ

ПРЕДИСЛОВИЕ.....	3
ВВЕДЕНИЕ.....	5
I. АРИФМЕТИЧЕСКИЕ ОСНОВЫ ЦИФРОВЫХ ВЫЧИСЛИТЕЛЬНЫХ УСТРОЙСТВ.....	7
1.1. Системы счисления.....	7
1.2. Двоичная система счисления.....	9
1.3. Восьмеричная и шестнадцатеричная системы счисления.....	11
1.4. Двоично-десятичный код (ЛДК).....	13
1.5. Дополнительный код.....	15
II. СИСТЕМЫ ПРОГРАММНОГО УПРАВЛЕНИЯ. КЛАССИФИКАЦИЯ, ПРИНЦИПЫ ПОСТРОЕНИЯ.....	17
2.1. Определение и классификация систем программного управления.....	17
2.2. Принципы построения систем программного управления.....	25
2.3. Структура системы управления роботами.....	31
2.4. Элементная база управляющих устройств промышленных роботов.....	38
III. АРХИТЕКТУРА МИКРОПРОЦЕССОРОВ.....	45

3.1. Технические характеристики микропроцессоров.....	45
3.2. Классификация микропроцессоров.....	49
3.3. Микропроцессоры с фиксированной разрядностью.....	59
3.4. Микропроцессоры с наращиваемой разрядностью.....	71
3.5. Краткая характеристика микропроцессорных комплектов.....	79
3.6. Микропроцессорные средства автоматики. Основные понятия и определения.....	83
IV. ОРГАНИЗАЦИЯ МИКРОЭВМ.....	89
4.1. Общие сведения о управляющих вычислительных машинах.....	89
4.2. Структура микроЭВМ.....	94
4.3. Принцип работы микроЭВМ.....	98
4.4. Особенности организации памяти в микроЭВМ.....	101
4.5. Организация обменов информации в управляюще- вычислительной системе.....	105
4.6. Организация интерфейса.....	120
4.7. Разновидности интерфейсов.....	128
4.8. Структурная схема одномашинной управляюще- вычислительной системы(пример)	135

V. МИКРОЭВМ «ЭЛЕКТРОНИКА 60»	
В СИСТЕМАХ УПРАВЛЕНИЯ.....	139
5.1. Состав, структурная организация и основные технические данные микроЭВМ «Электроника 60».....	140
5.2. Структурная организация центрального процессора.....	147
5.3. Стандартные циклы обращения к общей магистрالي.....	151
5.4. Организация памяти.....	156
5.5. Организация обмена с внешними устройствами.....	159
5.6. Система команд микроЭВМ «Электроника 60» и методы адресации.....	177
ЛИТЕРАТУРА.....	185

Редактор

Ахмеджанова Г. М.

Подписано к печати 4.12.2002 г. Формат бумаги 60X84 1/16.
Объем 12 п.л. Тираж 100. Заказ № 820.
Отпечатано в типографии Таш ГТУ г.Ташкент, ул. Талабалар, 54.