

# **ПРИМЕНЕНИЕ ИНТЕГРАЛЬНЫХ СХЕМ**

**ПРАКТИЧЕСКОЕ РУКОВОДСТВО**

**в двух книгах**

**2**

**Под редакцией А. УИЛЬЯМСА**

Перевод с английского  
под редакцией канд. техн. наук  
**И. Н. ТЕПЛЮКА**



**Москва «Мир» 1987**

# DESIGNER'S HANDBOOK OF INTEGRATED CIRCUITS

Arthur B. WILLIAMS,  
Editor in Chief  
Vice President of Engineering,  
Research, and Development

Coherent Communications Systems Corp.  
Hauppauge, N. Y.

McGraw-Hill Book Company

New York St. Louis San Francisco Auckland  
Bogota Hamburg Johannesburg London Madrid  
Mexico Montreal New Delhi Panama Paris  
São Paulo Singapore Sydney Tokyo Toronto  
1984

## ОГЛАВЛЕНИЕ

<b>Глава 8. Логические схемы СИС. П. Алфке . . . . .</b>	<b>5</b>
8.1. Введение в СИС . . . . .	5
8.2. Комбинационные функции . . . . .	11
8.3. Последовательностные схемы . . . . .	81
8.4. Разработка с применением СИС . . . . .	107
<b>Глава 9. Микропроцессоры. У. Уорнер, Д. Коулмейер, Д. Бакли . . . . .</b>	<b>115</b>
9.1. Введение . . . . .	115
9.2. Методика выбора . . . . .	119
9.3. Основные соображения . . . . .	123
9.4. Наборы команд . . . . .	128
9.5. Средства поддержки программного обеспечения . . . . .	131
9.6. Архитектура . . . . .	133
9.7. Системный интерфейс . . . . .	139
9.8. Средства разработки . . . . .	139
9.9. Одноплатные вычислительные машины вместо собственной разра- ботки . . . . .	141
9.10. Проектирование лабораторного контроллера . . . . .	142
9.11. Проектирование клавиатурного интерфейса . . . . .	146
9.12. Таблицы выбора приборов . . . . .	171
<b>Глава 10. Оптоэлектроника. В. Отсука, Э. Бриз, Э. Коль . . . . .</b>	<b>173</b>
10.1. Светодиодные излучатели . . . . .	173
10.2. Шкальные индикаторы . . . . .	202
10.3. Индикаторы . . . . .	207
10.4. Оптроны . . . . .	246
10.5. Таблицы выбора приборов . . . . .	275
<b>Глава 11. Периферийные устройства на больших интеграль- ных схемах. Б. Кейтон . . . . .</b>	<b>276</b>
11.1. Необходимость в периферийных устройствах на больших инте- гральных схемах . . . . .	276
11.2. Схемы для передачи данных . . . . .	281
11.3. Контроллеры ЭЛТ . . . . .	302
11.4. Контроллеры накопителей на гибких магнитных дисках . . . . .	320
11.5. Клавиатурные шифраторы . . . . .	324

<b>Глава 12. Схемы сопряжения. К. Смит . . . . .</b>	<b>332</b>
12.1. Введение . . . . .	332
12.2. Применение устройств управления периферийным оборудованием	340
12.3. Схемы линий связи . . . . .	364
12.4. Формирователи возбуждающих напряжений индикаторов . . .	384
<b>Приложение . . . . .</b>	<b>405</b>
<b>Предметный указатель . . . . .</b>	<b>409</b>

# Глава 8

---

## ЛОГИЧЕСКИЕ СХЕМЫ СИС

*П. Алфке*<sup>1)</sup>

### 8.1. ВВЕДЕНИЕ В СИС

#### 8.1а. История СИС

Название «схемы средней степени интеграции» присвоено в середине 60-х годов, когда технология изготовления ИС достигла уровня, при котором несколько вентилях или триггеров оказалось возможным выполнить в виде монолитной ИС. Такие схемы, включающие в себя от 10 до 100 вентилях, были названы средними интегральными схемами — СИС, чтобы отличить их от старых малых интегральных схем — МИС и больших интегральных схем — БИС, содержащих более 100 вентилях.

#### 8.1б. Технологии изготовления СИС

Существуют различные типы СИС, отличающиеся по технологии изготовления (ТТЛ, ТТЛ с диодами Шоттки, маломощные ТТЛ с диодами Шоттки, ЭСЛ, КМОП). СИС сегодня часто считаются наиболее универсальными схемами. Они обладают преимуществом, заключающимся в чрезвычайно высокой степени интеграции, что обеспечивает получение малых габаритов, уменьшение количества микросхем (корпусов), малой потребляемой мощности. В то же время СИС обладают существенными характеристиками и позволяют применять довольно гибкую методику при разработке электронных схем.

Применением СИС в сочетании с несколькими вентилями и триггерами разработчик в состоянии не только выполнить

---

<sup>1)</sup> Peter Alfke, Director, Applications Engineering, Advanced Micro Devices Inc., Sunnyvale, Calif.

Автор предложил многие из данных идей и схем, будучи в фирме Fairchild Camera & Instrument Corp., которая разрешила использовать материал, ранее опубликованный в справочнике по применению ИС ТТЛ (TTL Applications Handbook) и в журнале Journal of Semiconductor Progress.

поставленную перед ним задачу по созданию задуманного устройства, но и достигнуть при этом сокращения числа компонентов почти в пять раз, а также площади плат по крайней мере в два раза, получив экономию в потребляемой мощности, не говоря о сокращении времени на проектирование и доводку конструкции по сравнению с традиционными методами проектирования с использованием схем малой степени интеграции.

Теперь, спустя 10—15 лет после появления, СИС оцениваются не столько относительно МИС-устройств, сколько по МОП-микропроцессорам и микропрограммируемым наборам логических схем, выполняемых по биполярной технологии.

Во многих случаях эти два подхода дают лучшие результаты, в особенности когда функция одновременно сложна и медленна и (или) легко должна быть обеспечена модификация.

Схемы СИС сегодня используются:

- при необходимости иметь широкие функциональные возможности (микрокомпьютеры, дисковые контроллеры), часто вместе с микропрограммируемыми разрядными платами;
- в специальных случаях, когда привлекает преимущество СИС, заключающееся в благоприятном сочетании частотно-мощностных характеристик в широком диапазоне, что достигается в устройствах на СИС, выполненных с использованием ТТЛ, ЭСЛ и МОП-технологий;
- в редких случаях применения или единичных разработках, когда невыгодно использование микропроцессора;
- при использовании в качестве вспомогательных в микропроцессорных схемах, где СИС выполняет функции дешифрации адреса, состояния, мультиплексирования адресных данных или другие подобные функции.

Транзисторно — транзисторные логические схемы (ТТЛ) являются ранними, но наиболее популярными схемами вентиляей, на базе которых построены СИС, если сюда включить также маломощную разновидность ТТЛ с диодами Шоттки, появившуюся в середине 70-х годов.

Переходный период споров между конкурирующими полупроводниковыми фирмами (TI<sup>1)</sup>, обладающей весьма широкой номенклатурой элементов, Fairchild, обладающей более согласованной системой элементов с целесообразно продуманными свойствами, Signetics, предложившей некоторые «выбранные разработчиками» популярные схемы, National, предложившей выходные характеристики в трех состояниях, и AMD, добившейся лучших электрических параметров) закончился принятием номенклатуры 7400, предложенной фирмой TI. Все другие фир-

<sup>1)</sup> TI — Texas Instruments.

мы принесли в жертву свою гордость и приняли за основу серию 7400 (и 5400 — для температурного интервала военной промышленности). Каждая фирма имеет полный комплекс ТТЛ-СИС типа 7400. Фирмы TI, National, Fairchild, Signetics, AMD и Motorola имеют в значительной степени перекрывающие друг друга производственные линии ТТЛ-СИС.

КМОП-интегральные схемы появились значительно позже. Их изготовление задерживалось на многие годы (в то время как фирма RCA специализировалась на производстве их для военной и авиационной техники) до тех пор, пока фирмы Motorola, National и Fairchild не перешли на КМОП-технологию и пока ИС не стали широко применяться в промышленности.

Эти схемы фирмы RCA серии 4000, выпускаемые различными фирмами и предназначенные для выполнения идентичных функций, не были достаточно хорошо ориентированы на системное применение. У них отмечались несогласованность по полярности, различие параметров и даже различие функциональных свойств. В дальнейшем к семейству КМОП-СИС были добавлены некоторые функции элементов ТТЛ, однако конкурирующая изготовители не достигли той степени согласованности, какая имеется в системе ТТЛ-СИС.

Схемы ЭСЛ менее популярны. Они обладают значительно более высоким быстродействием, чем схемы ТТЛ, даже ТТЛ с диодами Шоттки, но они менее помехоустойчивы и требуют более дорогих межсоединений, потребляют большие мощности. Кроме некоторых пересчетных устройств и схем фазовой автоподстройки, используемых во всех областях радиосвязи и в устройствах настройки телевизоров, схемы ЭСЛ используются только в приборах с высокими характеристиками, а также в измерительных схемах. Они находят применение в основном блоке обработки данных вычислительных машин.

Фирма Motorola длительное время являлась основным изготовителем схем типа ЭСЛ (MECL I, II, III) — схем средней степени интеграции. Семейство MECL 10000, изготавливаемое этой фирмой, более рационально, так как его легче применять, чем MECL III, хотя схемы данного семейства обладают меньшим быстродействием.

Фирма Fairchild предложила линию субнаносекундных схем 100К разной степени интеграции, а именно МИС, СИС, БИС, таким образом достигла более высоких показателей по быстродействию.

Настоящая глава посвящена применению ТТЛ-СИС, но пользователь во многих случаях их может заменить схемами КМОП-СИС и в некоторых случаях схемами ЭСЛ-СИС.

### 8.1в. Номенклатура и система обозначений

Несколько слов о номенклатуре и логических символах. Схемы СИС представляют собой функциональные узлы, названия которых, возможно, не полностью отражают их свойства. Поэтому особенно важно графическое представление этих узлов определенным, ясным способом, согласованным с входными и выходными характеристиками.

Система логических обозначений для СИС соответствует стандарту MIL Std 806В. Элементы СИС представлены прямоугольными блоками по необходимости совместно с подключенными к ним внешними логическими элементами И/ИЛИ,

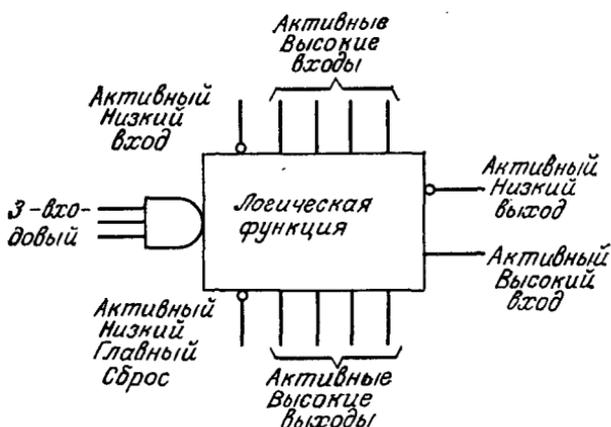


Рис. 8.1. Пример условных обозначений логической схемы.

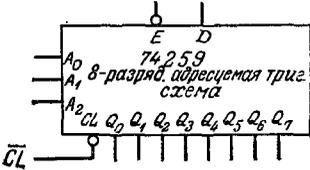
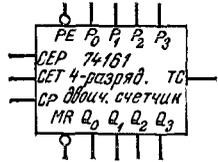
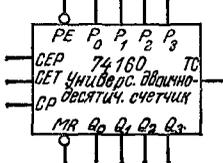
как показано на рис. 8.1. Кружком на входе обозначен заданный активный Низкий вход, т. е. данный вход совместно с другими входными сигналами вызывает желаемую функцию СИС при условии, что на входе с кружком потенциал на нижнем уровне из двух уровней входных напряжений, принятых для данной системы. Активный Низкий выход, отмеченный кружком, представляет собой выход схемы, на котором появляется Низкий уровень потенциала при условии исправного выполнения СИС установленной для нее функции. Как правило, входы располагаются наверху и в левой части прямоугольника (графическое изображение СИС), а выходы — внизу и с правой стороны. Исключением в некоторых последовательных (последовательных) схемах является вход Главного Сброса, который всегда находится в левом нижнем углу.

Входы и выходы маркированы мнемоническими символами, как показано в табл. 8.1. Заметим, что активные Низкие функ-

Таблица 8.1. Условные обозначения, принятые в логических схемах

Обозначение	Значение	Пример
$I_x$	Общий вид обозначения входов комбинационных схем	
$JK, SR, D, P$	Входы $JK, SR, D$ -триггеров, регистров и счетчиков	
$A_x, S_x$	Адресные входы или входы выбора для определения цепей входа, выхода, обращения данных, переходов или размещения памяти	
$\bar{E}$	Разрешение, активный Низкий для всех ТТЛ-СИС	
$\overline{PE}$	Параллельное Разрешение, ввод команд управления, используемый для синхронизации параллельного введения информации в другие автономные схемы	
$\overline{MR}$	Главный Сброс, асинхронно устанавливает все выходы на 0 независимо от состояния всех остальных входов	

Продолжение

Обозначение	Значение	Пример
$\overline{CL}$	Очистка, устанавливает все выходы на ноль, не принимая во внимание все другие входы	
<p data-bbox="108 524 142 548">CP</p> <p data-bbox="75 646 177 695">CE, CEP, CET</p>	<p data-bbox="220 492 563 651">Тактовый Импульс, обычно изменяется с Высокого на Низкий и затем на Высокий уровень. Активный Высокий тактовый импульс (без кружочка) означает изменение выходов с Низкого до Высокого уровня</p> <p data-bbox="220 651 563 704">Входы Разрешения начала счета импульсов</p>	
$Z_x, O_d, F_x$	Общие обозначения выходов комбинационных схем	
<p data-bbox="111 964 142 989">Q<sub>x</sub></p> <p data-bbox="111 1008 142 1032">TC</p>	<p data-bbox="220 927 563 971">Общее обозначение выходов последовательностных схем</p> <p data-bbox="220 971 563 1084">Выход Предельного Счета (1111 для прямых двоичных счетчиков, 1001 для прямых десятичных счетчиков или 0000 для счетчиков обратного счета)</p>	

ции вне прямоугольника отмечены линиями, а те же функции внутри блока не указаны. Входы или выходы, имеющие одни и те же условные обозначения, имеют цифровые индексы 0, 1, 2... и т. д.

Указанная система обозначений использована во всей настоящей главе, хотя принятые здесь обозначения и могут отличаться от тех символов при аналогичных условиях, которые можно встретить в каталогах данных (в особенности для ранее выпускаемых устройств серии 7400). Для последних были использованы буквенные индексы с последовательностью маркировки однозначных входов или выходов, начиная с единицы.

## 8.2. КОМБИНАЦИОННЫЕ ФУНКЦИИ

Схемы СИС можно классифицировать двояко: они относятся к комбинационным либо к последовательностным устройствам. В комбинационных схемах выход является только функцией входных переменных в конкретных, настоящих условиях. В них нет запоминающих элементов и не учитывается влияние на выходной сигнал предыдущего состояния. Примерами комбинационных схем являются мультиплексоры, арифметические устройства, дешифраторы. Последовательностные схемы (конечные автоматы) содержат элементы памяти, такие, как триггеры, поэтому выходные сигналы этих схем определяются не только входными сигналами, но также предыдущим состоянием схемы, условиями, в которых она находилась до этого. Примерами последовательностных схем являются триггеры, регистры, запоминающие устройства и счетчики.

### 8.2а. Мультиплексоры

Цифровые мультиплексоры представляют собой комбинационные (незапоминающие) устройства, управляемые адресными селекторами, которые определяют тракт передачи одного из многих входных сигналов на выход. Их можно рассматривать как полупроводниковые аналоги многопозиционных ключей или шаговых искателей.

Мультиплексоры используются для трассировки передаваемых данных и их временного уплотнения. Они также способны формировать сложные логические функции. Отдельный мультиплексор, выполненный в виде СИС, может заменить несколько блоков логических схем (ЛЭ), обеспечивая этим экономию в требуемой площади печатных плат, количестве межсоединений, способствуя уменьшению задержки передачи сигналов, уменьшению потребляемой мощности. В результате достигается также сокращение средств на проектирование схемы и уменьшение стоимости ее компонентов.

В табл. 8.5 представлен перечень наиболее распространенных видов мультиплексоров, причем с помощью этих схем можно создавать их разновидности путем изменения способов соединения входов разных мультиплексоров. Например, сдвоенный 4-канальный мультиплексор 74153 можно использовать как два независимых 2-канальных мультиплексора путем параллельного соединения их входов, как показано на рис. 8.2.

**Трассировка данных.** Мультиплексоры можно использовать для направления цифровой информации по трактам под управлением выбора данных входных сигналов. Использование этой техники иллюстрируют следующие примеры.

**Пример. 8.1. Мультиплексорная выборка банков данных двоично-десятичных счетчиков.** Составить схему для отображения на дисплее банка данных двух многоразрядных двоично-десятичных счетчиков.

*Решение.* Одно из типовых решений показано на рис. 8.3. Эта система отображает содержание одного из двух многоразрядных двоично-десятичных счетчиков. Мультиплексоры 74157 выбирают один из двух счетчиков: когда потенциал на выбирающей линии Низкий, выбирается счетчик № 1; когда потенциал на данной линии Высокий, выбирается счетчик № 2. Выходы мультиплексора поданы на входы дешифратора с двоично-десятичного в 7-сегментный код типа 9368, управляемого входными RS-триггерами.

Дисплей отображает состояние выбранного счетчика, когда на входе «Разрешение триггера» Низкий потенциал. Если же потенциал Высокий, то

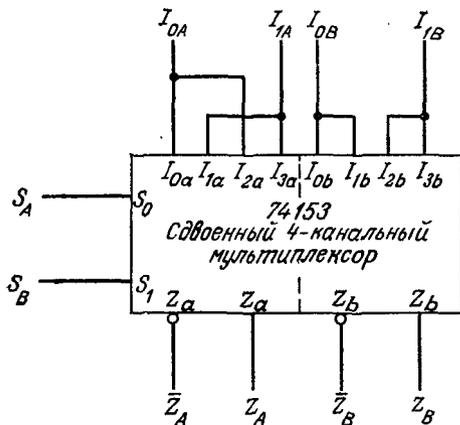


Рис. 8.2. Сдвоенный 2-канальный мультиплексор.

дисплей не воспринимает изменения на его входе, но сохраняет информацию, которая была до перемены напряжения на указанном входе с Низкого на Высокий уровень. Дешифраторы 9368 связаны непосредственно с обычными дисплеями, содержащими световозлучающие диоды.

**Разводка многословных данных.** Пять сдвоенных 4-разрядных мультиплексоров 9309, соединенных согласно схеме на рис. 8.4, можно использовать для коммутации данных в 2 бита одного из 16 слов на 2-разрядный канал. Адреса, поданные на входы  $S_0$ ,  $S_1$ ,  $S_2$ ,  $S_3$ , выбирают слово, которое должно быть передано. Если нужно передавать 12-разрядные слова по 12-разрядному каналу, то схема повторяется шесть раз. Дополнительные выходы 9309 используются при обоих уровнях сигнала для минимизации общей задержки. (Выходной сигнал  $Z$  получается с выхода  $\bar{Z}$  и через дополнительный инвертор, что приводит к увеличению задержки на величину, равную времени задержки одного вентиля.) Двукратное обращение двух уровней в мультиплексоре исключает инверсию данных.

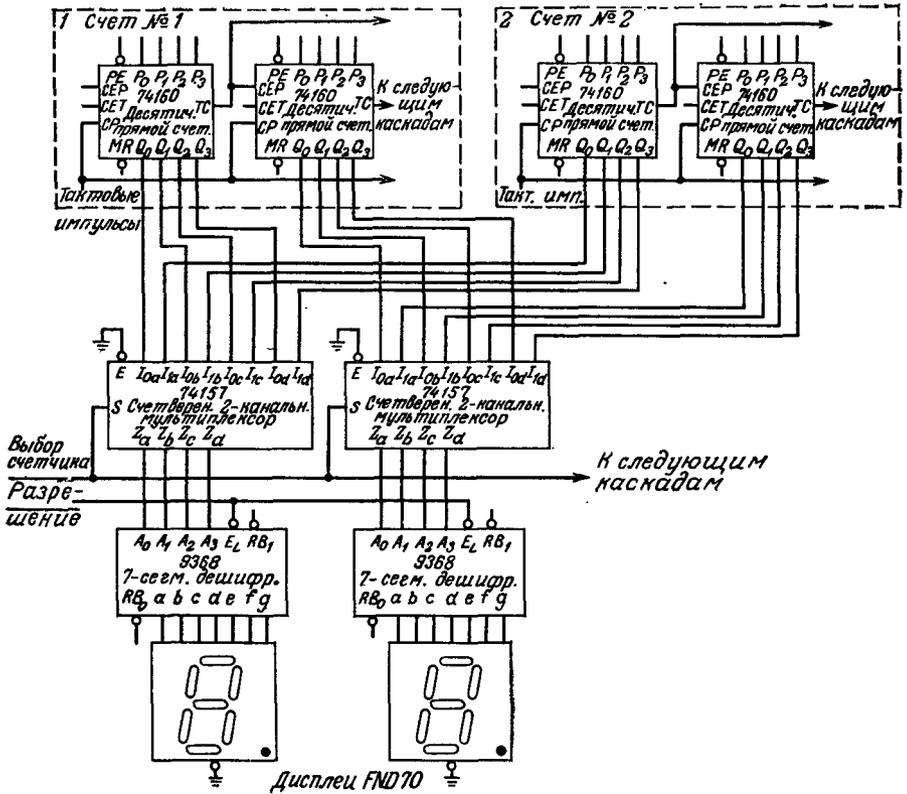


Рис. 8.3. Направление данных с помощью мультиплексов.

**Временное уплотнение.** Средние интегральные схемы типов 74153 и 74151 обеспечивают временное уплотнение максимум четырех и восьми каналов соответственно. Путем каскадного соединения этих СИС число входов можно увеличивать. На рис. 8.5 показано каскадное соединение двух мультиплексов, что дает возможность получить в результате 32-входовый мультиплексор с задержкой передачи сигналов порядка 50 нс. Этот принцип можно использовать для получения 64-входового мультиплексора без дополнительного увеличения задержки. В 32-входовом мультиплексоре вход «разрешение» микросхемы 74151 можно использовать для передачи выбранных данных на выход. Отметим, что с целью уменьшения общей задержки отрицательные выходы используются для обоих уровней потенциала Поскольку здесь результирующий выходной сигнал получается

путем двукратной инверсии отрицательного выходного сигнала, этот процесс происходит медленнее.

**Мультиплексоры как формователи функций.** Во многих цифровых системах имеются участки, обычно находящиеся в схемах управления, где определенное количество входных сигналов формирует нестандартный выходной сигнал. Другими словами, в этих случаях требуется сформировать необычную

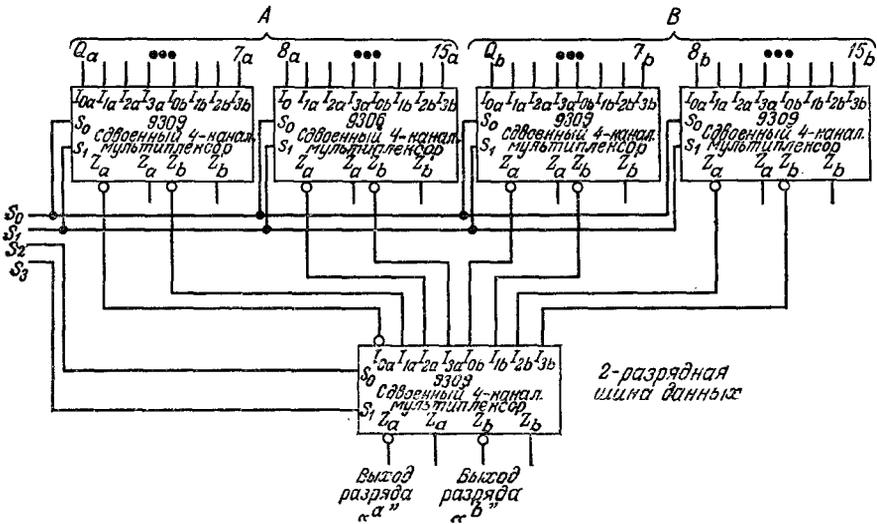


Рис. 8.4. Многословный канал информации.

логическую функцию, которая не реализована в имеющихся типах СИС.

В этих случаях многие разработчики стремятся использовать классические методы проектирования логических схем с применением логических элементов НЕ-И, НЕ-ИЛИ, пользуясь булевой алгеброй, картами Карно и диаграммами Вейча для минимизации логических функций. Как ни странно, мультиплексоры могут упростить решение данной задачи.

При  $N$  входных переменных можно сформировать до  $2^{2N}$  различных функций. Таким образом,

- счетверенный 2-канальный мультиплексор 74157 может обеспечить любую четверку из 16 разных функций двух переменных;
- двоеканальные 4-канальные мультиплексоры 74153 и 9309 могут сформировать любую пару из 256 различных функций трех переменных;

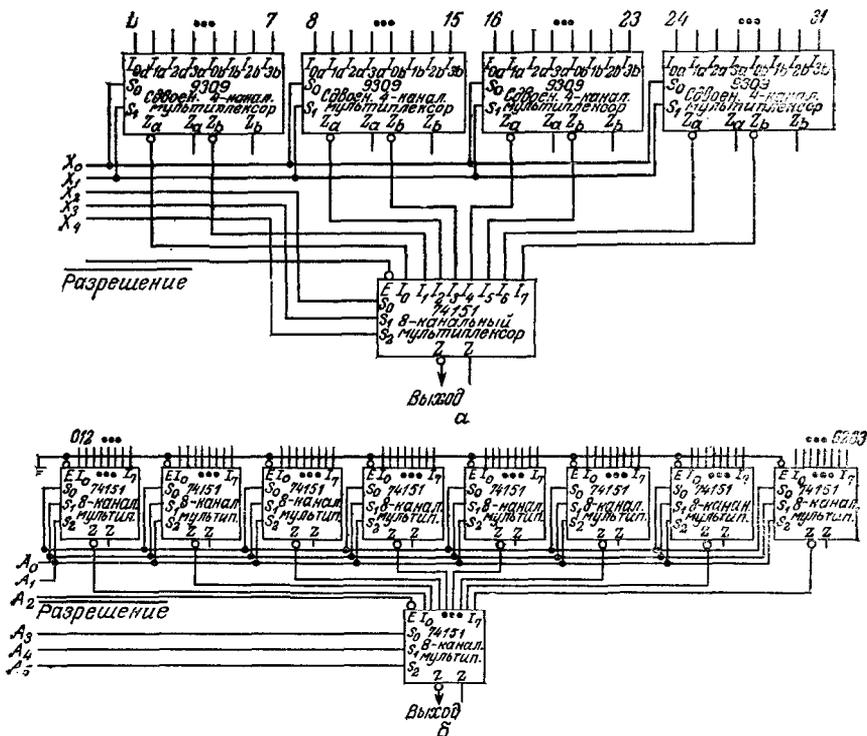


Рис. 8.5. Мультиплексорная передача с разделением каналов по времени: 32-входная схема (а); 64-входовая схема (б).

- 8-канальные мультиплексоры 74151 и 74152 могут сформировать любую одну из 65536 функций четырех переменных;
- 16-канальный мультиплексор 74150 может сформировать одну из свыше 4 миллиардов различных функций пяти переменных;

Если функция подчиняется определенным правилам, то, может быть, будет экономичнее ее реализация с помощью сумматора или нескольких ЛЭ типов НЕ-И, НЕ-ИЛИ, И, ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ и инверторов. Однако случайную функцию экономичнее выполнить с помощью мультиплексоров. Получаемая при этом схема более компактна, гибка и проще ее разработка.

Формирование логических функций с помощью мультиплексоров лучше объяснять на примерах. Так, например, 8-канальный мультиплексор 74151, показанный на рис. 8.6, а, очевидно, может сформировать любую возможную функцию трех переменных. Заданная функция представляется таблицей истинно-



Поэтому функцию можно сформировать 4-канальным мультиплексором согласно схеме рис. 8.6, б, используя входные переменные  $A$  и  $B$  в качестве выбирающих входов  $S_0, S_1$  и при этом подавая на соответствующий вход мультиплексора один из следующих четырех сигналов: Высокий, либо Низкий уровни потенциала, либо входные переменные  $C$  или  $\bar{C}$ . Вторая половина мультиплексора может быть использована для формирования любой другой функции переменных  $A, B$  и любой третьей переменной, хотя и не представляющей в данном случае интереса.

Тот же способ можно использовать для формирования функции четырех переменных, как показано на рис. 8.6, в. 8-канальный мультиплексор, например типа 74151, может формировать любую из  $65536 (2^{16})$  возможных функций четырех переменных  $A, B, C$  и  $D$ . 16-канальный мультиплексор типа 74150, как показано на рис. 8.6, г, может сформировать любую из более чем 4 миллиардов ( $2^{32}$ ) функций пяти переменных  $A, B, C, D$  и  $E$ .

**Компаратор положений переключателя.** Иногда возникает необходимость сравнивать реальные установки многопозиционных переключателей с соответствующими кодированными значениями каждого положения. Например, для представления восьми возможных положений переключателя можно использовать 3-разрядный код. Эти коды сравниваются с 8-контактным переключателем во всех положениях, и формируется выходной сигнал для регистрации эквивалентности. Одним из способов выполнения этого является присоединение выходных контактов переключателя к предварительному шифратору для формирования 3-разрядного кода, соответствующего положению переключателя. Этот код можно сравнивать с входным кодом, пользуясь компаратором идентичности.

На рис. 8.7 тот же результат достигается с помощью 8-канального мультиплексора 74151. Входной код используется для адресных входов мультиплексора, а выходы переключателя — как входные данные мультиплексора. Поскольку общий вывод переключателя заземлен, соответствующий контакт входного сигнала мультиплексора для любого заданного положения переключателя также соединяется с «землей». Каждый отдельный входной код в отдельности выбирает соответствующий вход мультиплексора, а по выводу мультиплексора определяется, соединен ли с «землей» или отключен выбранный вход. Для повышения помехоустойчивости к контактам переключателя рекомендуется присоединять на шину питания нагрузочные резисторы. Последние на рисунке для простоты не показаны. Хотя вход «Разрешение» мультиплексора здесь заземлен, в

действительности же этот вход может быть использован для управления выходом.

**Детектор X из Y.** При считывании параллельных данных с многодорожечных цифровых лент и дисков и в кодах с исправлением ошибок возникает общая проблема выделения заданного числа (или заданного набора) из многих входных чисел. Разработка такого детектора путем прямой минимизации логических элементов весьма сложна и обычно неэффективна. Решение задачи в некоторой степени может упроститься путем

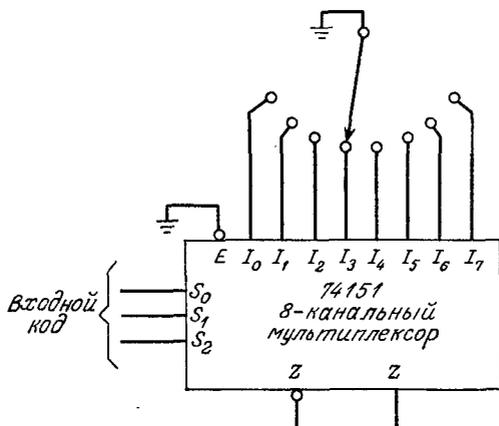


Рис. 8.7. Компаратор положений переключателя.

применения мультиплексоров или сумматоров. Наиболее экономичным является способ проектирования этих схем путем использования комбинации обоих методов.

В вариантах схем, представленных на рис. 8.8, использованы полные сумматоры для уменьшения числа входов до четырех переменных и затем применены 8-канальные мультиплексоры для формирования любой желаемой функции этих четырех переменных. В результате получается на выходе Высокий уровень для определенного числа (или определенного набора) входов Высокого уровня.

На рис. 8.8, а две СИС (типов 9304 и 74151) формируют на выходе Высокий уровень при Высоком уровне на трех (и только трех) из шести входов.

На рис. 8.8, б три СИС формируют на выходе Высокий уровень при Высоком уровне на трех, четырех, пяти или шести из восьми входов.

Данное сочетание сумматоров и мультиплексоров позволяет уменьшить количество блоков более чем вдвое по сравнению с реализацией данной схемы обычным способом. Более того, дан-

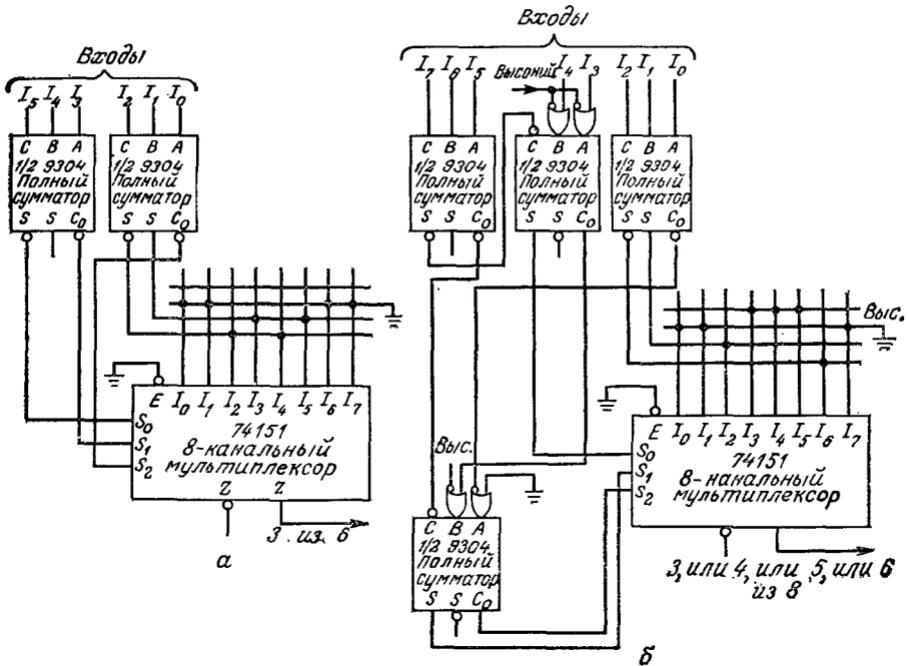


Рис. 8.8. Детектор X из Y; дешифратор 3 из 6 (а); дешифратор 3, 4, 5 или 6 из 8 (б).

ная схема легко программируется для дешифрации других сочетаний переменных.

**Преобразование 7-сегментного кода в двоично-десятичный.**

Мультиплексоры можно использовать для преобразования кодов. Решение данной задачи иллюстрируется на следующем примере.

**Пример 8.2.** Простой быстродействующий и экономичный преобразователь 7-сегментного кода в двоично-десятичный. В МОП-кристаллах калькулятора реализуются такие сложные логические и арифметические функции, как запоминание данных 24-значного двоично-десятичного кода, и обеспечивается выработка сигналов для мультиплексного цифрового индикатора. Ввиду этого благодаря очень низкой стоимости эти кристаллы все более широко применяются за пределами области, для которой были разработаны. Они появляются, например, в цифровых схемах управления, в системах сбора и преобразования данных. В этих применениях выходная информация в 7-сегментном коде часто не нужна и должна быть преобразована обратно в двоично-десятичный вид. Желательно иметь схему для выполнения этой задачи.

**Решение.** Было предложено несколько способов для осуществления этого преобразования, но они довольно сложны и дороги.

В схеме, показанной на рис. 8.9, использовано меньше трех интегральных схем для преобразования 7-сегментного входного сигнала в двоично-десятичные

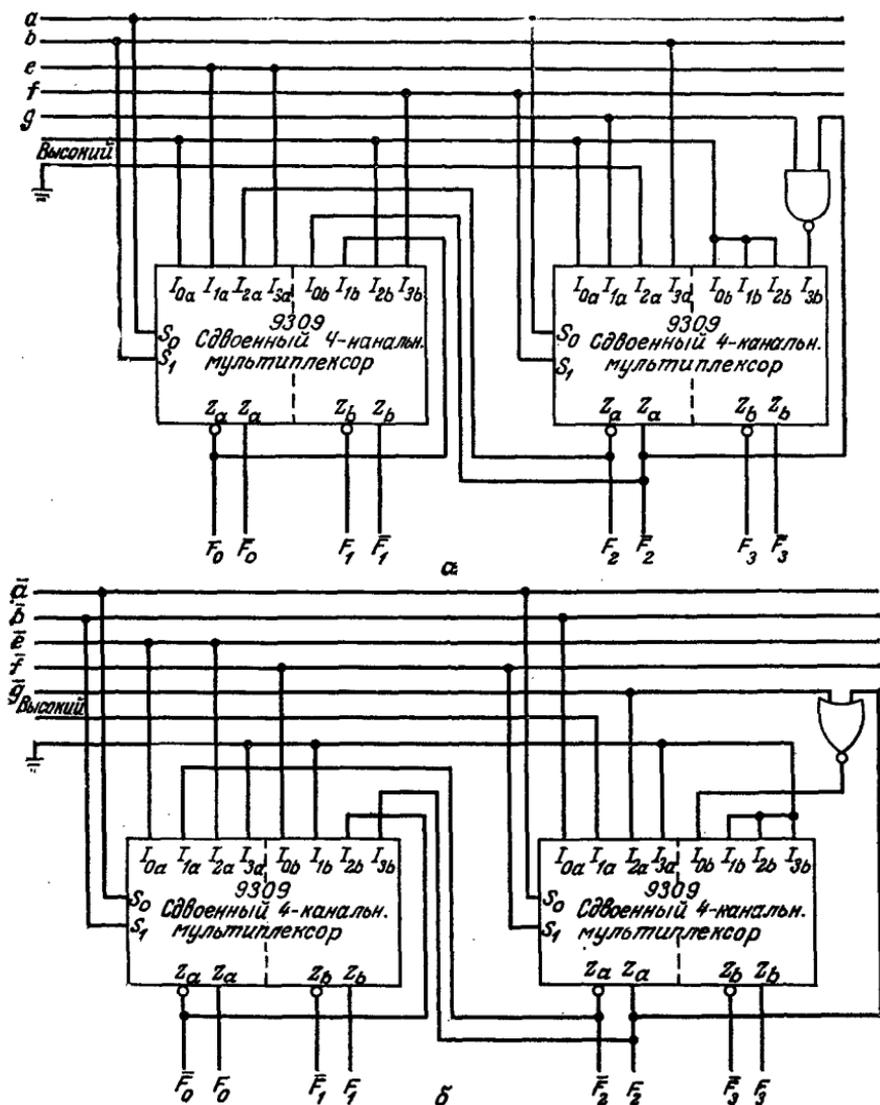


Рис. 8.9. Простой быстродействующий и экономичный преобразователь 7-сегментного кода в двоично-десятичный: активные Высокие сегментные входы (а); активные Низкие сегментные входы (б).

выходные сигналы. Одновременно имеются активные выходные сигналы обоих уровней, как Высокого так и Низкого; Ноль формируется при условии, когда семь сегментов пропущены. Простота этого способа достигнута в результате тщательного анализа избыточности входных сигналов. В действительности требуются пять из семи сегментов для определения уникального харак-



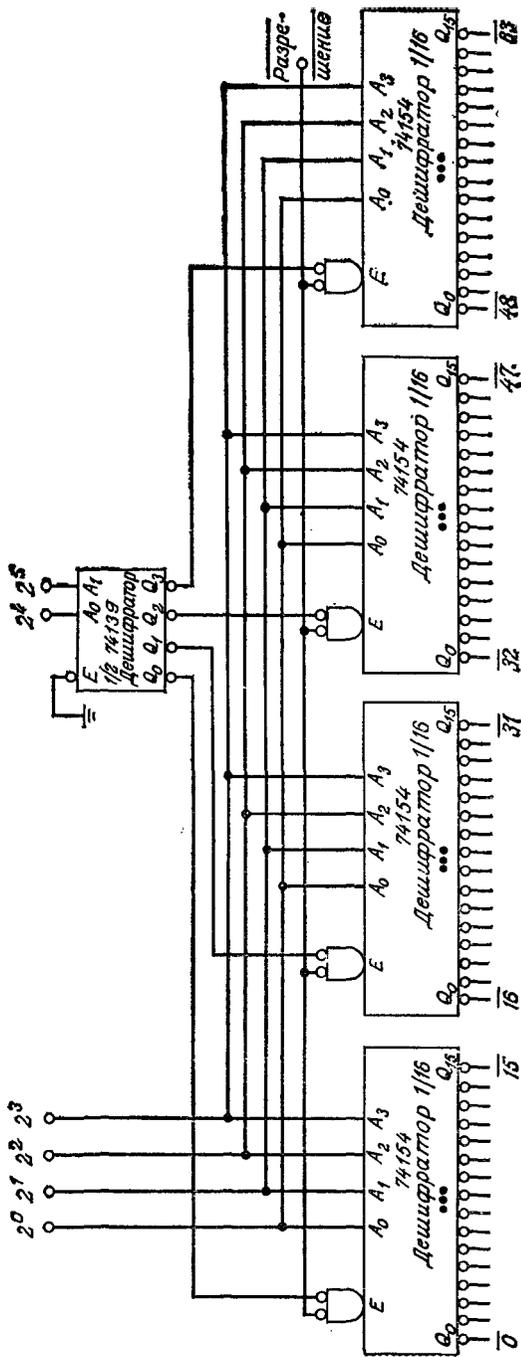


Рис. 8.11. Дешифратор 1 из 64.

применяются в структурах выборки адреса запоминающих устройств. Дешифраторы также применяются для разуплотнения, маршрутизации данных или тактовых импульсов. Они могут действовать как формирователи элементарных конъюнктивных форм в логических схемах управления и случайных функций.

**Адресация памяти.** Наиболее очевидно применение двояного дешифратора 2—4 типа 74139 в логической дешифрации и адресации памяти. Как показано на рис. 8.10, этот дешифратор обеспечивает дополнительную дешифрацию, необходимую

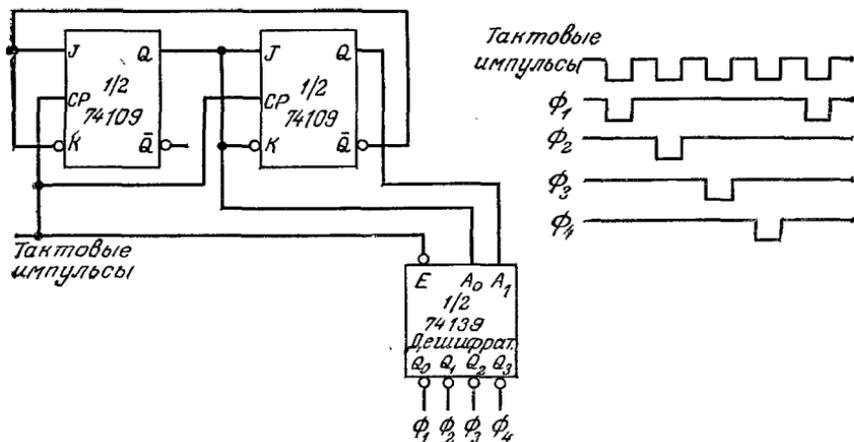


Рис. 8.12. Четырехфазный генератор тактовых импульсов.

для адресации слова в запоминающем полупроводниковом устройстве на 64 слова. Один дешифратор 1 из 4 используется для расшифровки двух старших значащих разрядов адреса ЗУ, а также для разрешения доступа к соответствующим ячейкам памяти. Четыре младших значащих разряда расшифровываются в памяти (3101А, 93403, 74189 или 27S02). Большой коэффициент разветвления микросхемы 74139 позволяет обслуживать десять ячеек памяти с длиной слова в 40 разрядов без применения дополнительных буферов.

**Дешифратор один из шестидесяти четырех.** Микросхему 74139 можно использовать для реализации дешифрации 1 из 64 данных с помощью четырех дешифраторов 1 из 16 типа 74154. Каждый из четырех дешифраторов 74154 на рис. 8.11 выбирается одним из выходов дешифратора 74139. Таким образом, два старших значащих разряда расшифровываются одним дешифратором 1 из 4 и используются для выбора соответствующего дешифратора 74154. Вход «Разрешение», выполненный в виде 2-входового логического элемента И, позволяет использовать один вход последнего для выбора, а другой для

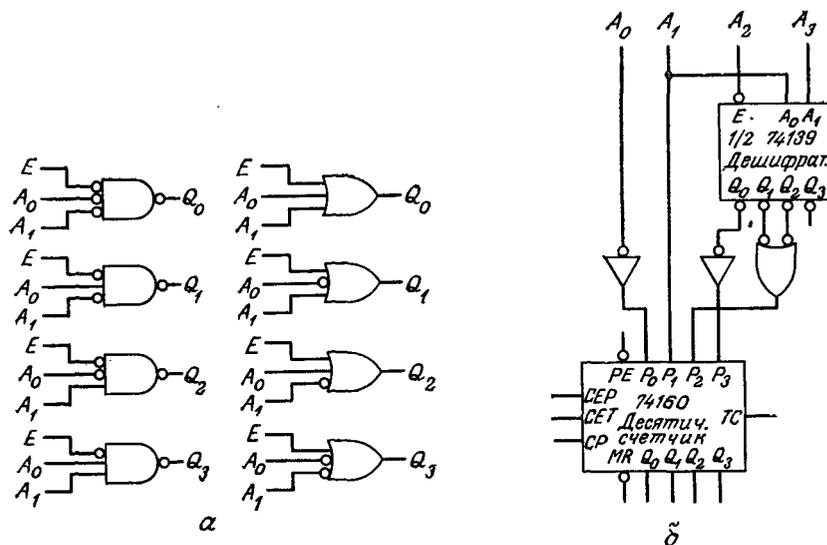


Рис. 8.13. Формирование функций.

стробирования. Изменение адреса дешифрации предпочтительно производить на последнем уровне для получения высокой скорости включения «Разрешение».

**Четырехфазный генератор тактовых импульсов.** Формирование и распределение тактовых импульсов легко выполнить с помощью микросхемы 74139. На рис. 8.12 показан 4-фазный генератор последовательных тактовых импульсов для ТТЛ-схем или для запуска МОП-схем через устройства сопряжения. Заметим, что вход «Разрешение» используется в качестве входа тактовых импульсов, этим исключая воздействие «выбросов» на переднем фронте тактового импульса, появившихся при изменении адресов, что возникает вследствие изменения состояний триггеров, регистров, счетчиков.

**Формирование функций.** Каждая половина схемы 74139 формирует все четыре элементарные конъюнктивные формы двух переменных. Эти четыре формы используются в некоторых случаях, заменяя логические функции и значительно уменьшая число требуемых блоков в логических схемах. Все функции логических элементов, которые можно заменить применением микросхемы 74139, показаны на рис. 8.13 вместе со схемой дополнения до девяти, использующей первые.

**Кодирование переключателя.** На примере, описанном ниже, иллюстрируется, как использование мультиплексоров позволяет существенно упростить схему.

**Пример 8.3. Кодирование устройства сканирующего дискового переключателя.** Дисковые переключатели стали чаще применяться для дистанционного программирования счетчиков, дисплеев, промышленных управляющих систем и т. д. Для сокращения числа межсоединений, соединяющих контакты переключателей с указанными объектами, желательно применять мультиплексорные схемы. Десять декад дисковых переключателей для двоично-десятичного кодирования без использования мультиплексоров потребовали бы более 40 межсоединений, в то время как мультиплексорная система позволяет решить эту задачу с помощью меньше чем 20 межсоединений. Поэтому использование мультиплексорных систем более желательно.

**Решение.** Обычный метод мультиплексирования состоит в использовании двоично-десятичных (или любых 4-разрядных кодов) дисковых ключей, каждый с диодом последовательно с четырьмя выходами. Последние подсоединены к выходу системы четырьмя параллельными шинными линиями. Рычаг управления каждого ключа выбирается затем дешифратором. Поскольку код формируется переключателем, то для такой обычной системы требуются различные переключатели для разных кодов, причем некоторые из них (например, дополнение до девяти) значительно дороже других.

В системе, показанной на рис. 8.14, диодов не требуется. Кроме того, в ней применены стандартные дешевые однополюсные декадные переключатели. Десять выходов присоединены к простому кодирующему устройству, которое формирует требуемый код; на схеме показан двоично-десятичный код, но код с дополнением до девяти также прост.

Рычаг управления каждого ключа отдельно адресован активным выходом Низкого уровня с открытым коллектором дешифратора 9302. С помощью девяти подсоединенных к шине питания резисторов на входах шифратора обеспечивается требуемая помехоустойчивость. Необходимы выходы дешифратора с отключенным коллектором, так как два или большее число переключателей могут находиться в одинаковых положениях, соединяя таким образом между собой несколько выходов дешифратора. Адрес, подаваемый на вход дешифратора, определяет, к какому из переключателей происходит обращение. Его положение проявляется на выходах четырех логических элементов НЕ-И. Данная система использует меньшее число более простых частей, меньше паяных контактов, чем обычная система, обеспечивая при этом лучшую надежность.

**Демультимплексирование данных.** Дешифратор 74154, показанный на рис. 8.15, *a*, может выбирать конкретный выход по задаваемому адресу. При этом активный Низкий вход «Разрешение» можно использовать как вход данных, которые направляются на заданный выход, находящийся под управлением подаваемого на вход адреса. Если адресная схема выбирает выход  $Q_0$ , то уровень напряжения на данном выходе будет Низким, если состояние логического элемента И «Разрешение» активное, и станет Высоким, если состояние неактивное. Поэтому когда эти данные поступают на один вход активного Низкого вентиля И «Разрешение», то они переключаются на выход по строб-импульсу, присутствующему на другом входе вентиля И. Таким образом, дешифратор выполняет функцию демультимплексирования, т. е. трассировку данных многоканальной схемы. Заметим, что на всех невыбираемых выходах потенциалы — на Высоком уровне.

**Демультимплексирование тактовых импульсов.** Этот принцип демультимплексирования может иметь многие применения. На



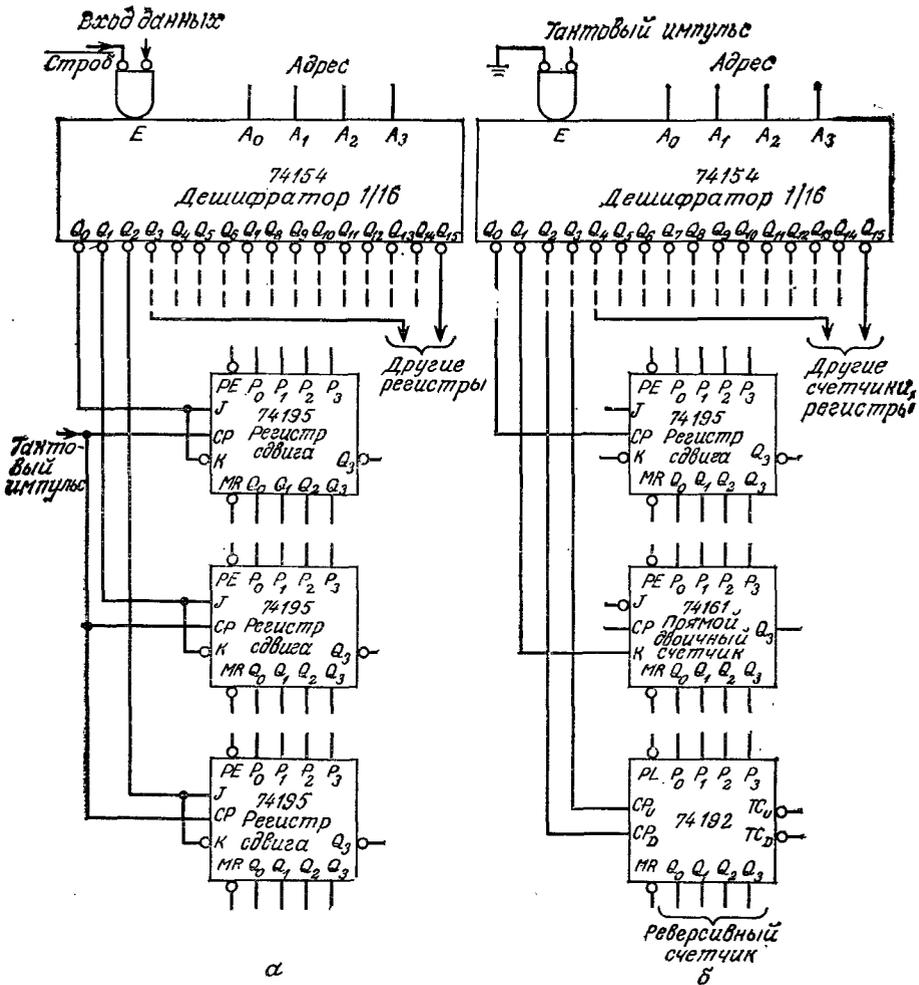


Рис. 8.15. Демultipлексирование с помощью СИС 74154: многоканальная передача данных (а); многоканальная передача тактовых импульсов (б).

рис. 8.15, б показан дешифратор 74154, используемый для распределения по разным каналам тактовых импульсов. В соответствии с подаваемым адресом тактовый сигнал направляется на определенный регистр или счетчик. Если адрес, подаваемый к дешифратору, изменился после перемены уровня тактового импульса с Низкого на Высокий, то при этом на невыбираемых выходах не наблюдается выбросов или паразитных помеховых сигналов.

### 8.2в. Шифраторы

Шифраторы представляют собой схемы с многими входами, формирующие адрес активного входа. Если структура системы должна гарантировать активное состояние только одного входа, то логическая схема шифратора очень проста и может быть выполнена с помощью логических вентилей (рис. 8.16).

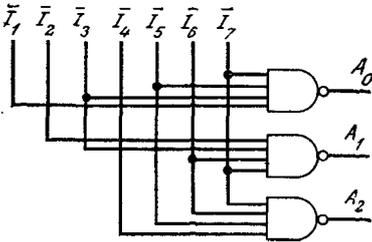


Рис. 8.16. Кодирование с помощью логических вентилей.

При условии, когда одновременно может быть активизировано несколько входов, простой шифратор будет формировать функцию ИЛИ по их адресам, что, возможно, нежелательно (т. е. активные входы 2 и 4 будут формировать адрес 6).

Приоритетные шифраторы формируют адрес активного входа, имеющего наиболее высокую приоритетность, которая пред-



Выходы	
$\bar{I}_0$	Приоритетный (активный Низкий) вход
$\bar{I}_1 \dots \bar{I}_7$	Приоритетные входы (активные Низкие)
$\bar{EI}$	Разрешение входа (активный Низкий)
$\bar{EO}$	Разрешение выхода (активный Низкий)
$\bar{GS}$	Выход группового сигнала (активный Низкий)
$\bar{A}_0, \bar{A}_1, \bar{A}_2$	Выходы адреса (активные Низкие)

$\bar{EI}$	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$	$\bar{GS}$	$A_0$	$A_1$	$A_2$	$\bar{EO}$
(Запрещенный)	В	х	х	х	х	х	х	х	В	В	В	В	В
(Вход неактивный)	н	В	В	В	В	В	В	В	В	В	В	В	н
	н	х	х	х	х	х	х	н	н	н	н	н	В
	н	х	х	х	х	х	н	В	н	В	н	н	В
	н	х	х	х	х	н	В	В	н	В	н	н	В
	н	х	х	х	н	В	В	В	н	В	н	н	В
	н	х	х	н	В	В	В	В	н	В	н	н	В
	н	х	н	В	В	В	В	В	н	В	н	н	В
	н	н	В	В	В	В	В	В	н	В	н	н	В

Рис. 8.17. Приоритетный шифратор 74148.

определяется согласно соответствующему разряду на входных данных.

Приоритетный 8-входовый шифратор 74148 (рис. 8.17) представляет собой многоцелевое устройство, полезное для широких областей применения, таких, как для приоритетного ко-

дирования, приоритетного управления, десятичного или двоичного кодирования, преобразования кодов, аналого-цифрового или цифро-аналогового преобразования. Приоритетный шифратор может усовершенствовать вычислительные системы, обеспечивая быстродействующую аппаратурную реализацию приоритетного прерывания.

Микросхема 74148 обеспечивает представление положения входа наивысшего порядка 3-разрядным выходом в двоичном коде вместе с другим выходом, указывающим наличие любого входного сигнала. Возможности СИС данного типа легко расширяются разрешениями по входам и выходам для обеспечения приоритетного кодирования по многим разрядам.

Микросхема 74148 допускает восемь активных Низких входов и вырабатывает 3-разрядный взвешенный двоичный код, представляющий разряд активного входа наивысшего порядка. Таким образом, при одновременной активации двух или большего количества входов шифруется вход, обладающий наивысшим приоритетом, а остальные входы игнорируются. К тому же все входы связаны функцией ИЛИ для обеспечения группового сигнала, указывающего на наличие любого сигнала Низкого уровня. Данный групповой сигнал Низкий всегда, если любой вход Низкий и шифратор находится в режиме «Разрешение».

Микросхема 74148 имеет девять входов, но в ней нет входов «Нуль» и «Разрешение» и выходов «Разрешение» и «Групповая выборка», требуемых для большинства применений.

**Линейный приоритетный шифратор.** Схема линейного шифратора, показанного на рис. 8.18, допускает восемь активных Низких входов и вырабатывает единственный активный Низкий выход, соответствующий входу наивысшего порядка. Схема состоит из микросхемы 74148 для установления адреса входа наивысшего порядка и микросхемы 7442А для дешифрации этого адреса с активацией соответствующего выхода. Данный метод позволяет значительно уменьшить количество корпусов по сравнению со схемами линейного приоритета на дискретных элементах и обеспечивает простое расширение добавлением шифраторов и дешифраторов. Для 16-входного шифратора требуются только две микросхемы 74148, дешифратор 1 из 16 (74154) и один корпус логического вентиля.

**Цифро-аналоговое преобразование с применением умножителей частоты.** Цифро-аналоговое преобразование, которое обычно осуществляется с помощью ИС, разработанных специально для этой цели, можно также выполнить с помощью умножителей частоты. Следующие два примера иллюстрируют этот способ с применением приоритетного шифратора 74148.

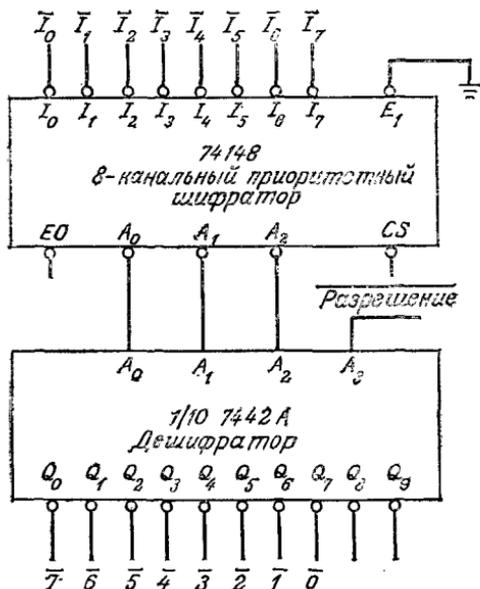


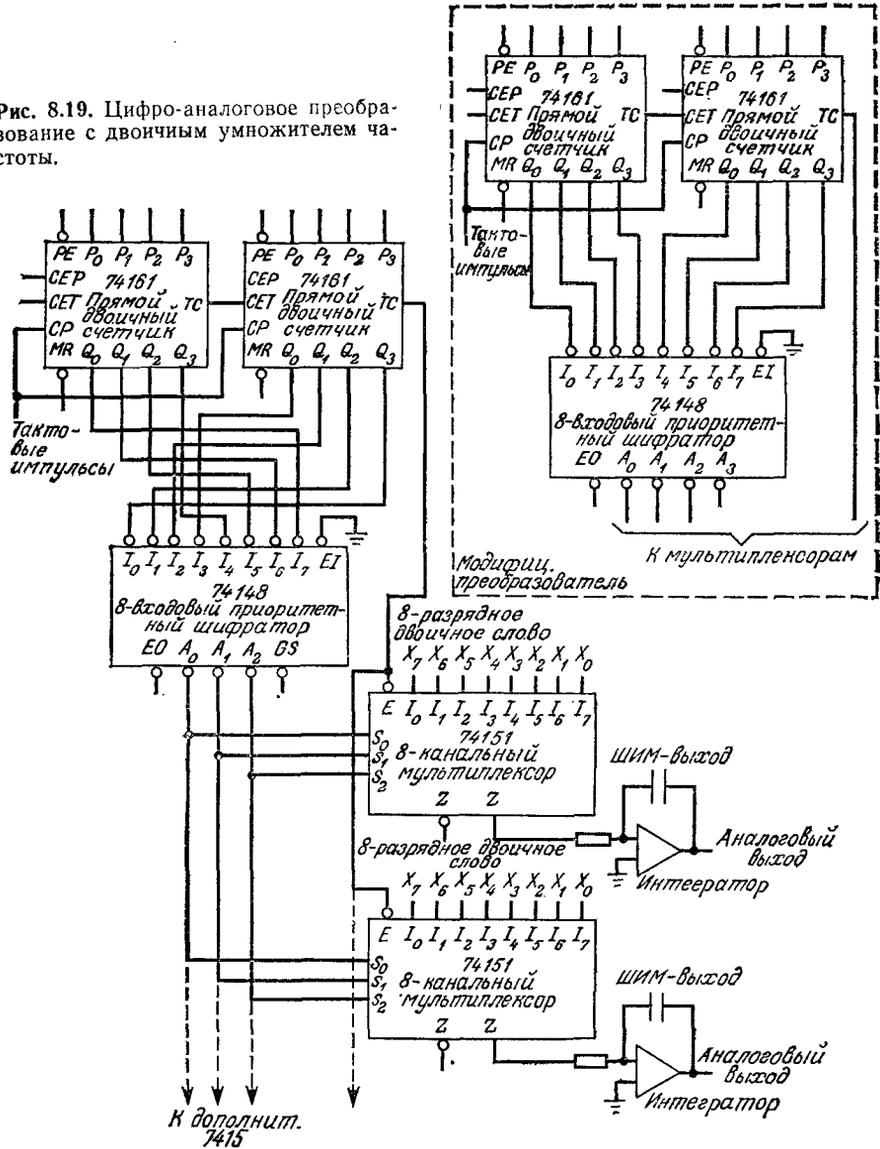
Рис. 8.18. Линейный приоритетный шифратор.

**Пример 8.4. Цифро-аналоговое преобразование с двоичным умножителем частоты.** Микросхему 74148 можно использовать для цифро-аналоговых преобразований. При данном способе преобразования формируется множитель частоты и выход интегрируется. Метод очень экономичен для многократных цифро-аналоговых преобразований, поскольку каждый дополнительный канал преобразования требует только один мультиплексор и один интегратор.

*Решение.* В преобразователях на рис. 8.19 производится выборка (умножение частоты) 8 разрядов двоичных чисел, и в течение 256 периодов тактовых импульсов они преобразуются в широтно-импульсный модулированный сигнал, который подается на интегратор, вырабатывающий аналоговый выход. Каждый 8-разрядный дискретный вход независимо выбирается 8-канальным мультиплексором. Микросхема 74148 подает кодовую последовательность на каждый мультиплексор так, что старший значащий двоичный вход выбирается за 50 % счетного цикла, следующий старший значащий вход выбирается за 25 % цикла и так далее. Такая выборка сохраняет взвешивание, присущее двоичному коду.

Преобразователь на рис. 8.19 формирует хорошо чередующийся сигнал широтно-импульсной модуляции с узкой полосой частот, что удобно для интегрирования. Выход может отслеживать изменения цифровых входных данных быстрее, чем при другом, указанном на схеме, способе. Выходной сигнал модифицированного преобразователя недостаточно хорошо чередуется и вырабатывает сигнал широтно-импульсной модуляции с широкой полосой частот. Поэтому необходима большая постоянная времени интегрирования, однако данный выход обеспечивает

Рис. 8.19. Цифро-аналоговое преобразование с двоичным умножителем частоты.



максимум восемь изменений логического уровня за один цикл преобразования (т. е. 256 изменений) и имеет много меньшую чувствительность к задержкам переключения, длительностям фронтов нарастания и спада и т. п.

При высоких частотах задержки переключения в приоритетных шифраторах и мультиплексорах вызывают погрешности выходного сигнала широтно-импульсной модуляции. Пересинхронизирующий D-триггер на выходе каждого мультиплексора устраняет эти каскадируемые задержки. Максимальная частота тактовых импульсов должна быть выбрана таким образом, чтобы обеспечить достаточное время после переходных процессов в счетчике, необходимое для распространения сигнала в приоритетном шифраторе и мультиплексоре. Выход мультиплексора можно проинтегрировать или подать на устройства интегрирующего типа, такие, как измерительные приборы, соленоиды или электродвигатели.

Для каждого дополнительного канала требуются мультиплексор и интегратор. Для обеспечения преобразования большого числа разрядов необходимо увеличить соответствующие возможности счетчика, приоритетного шифратора и мультиплексора. Например, 16-разрядное преобразование требует 16-разрядный счетчик, 16-разрядный приоритетный шифратор и 16-канальный мультиплексор. Как и раньше, каждый дополнительный канал требует добавления мультиплексора и интегратора.

**Пример 8.5. Десятичное цифро-аналоговое преобразование с двоично-десятичным множителем частоты.** Преобразование двоично-десятичного кода 8421 в аналоговый сигнал подобно двоичному преобразованию. Все преимущества двоичного цифро-аналогового преобразования сохраняются, требуется лишь один дополнительный ЛЭ на канал. Необходимо иметь еще дополнительные блоки для небольшой манипуляции с двоично-десятичными входными данными, для коррекции ошибок выборки.

*Решение.* В 2-значных двоично-десятичных цифро-аналоговых преобразователях или множителях частоты (рис. 8.20) полное преобразование происходит за каждые 100 тактовых импульсов. Старшее значащее число преобразуется за 90 % времени, а младшее значащее число — за 10 % времени. Для достижения правильного взвешивания входы  $A_1$ ,  $A_2$ ,  $A_4$  выбираются соответственно за одно, два и четыре времени выборки. Вход  $A_8$  выбирается за двойное время сам и, более того, с входами  $A_4$  и  $A_2$  связан функцией ИЛИ. Поэтому если существует только один вход  $A_8$ , то для восьми тактовых импульсов выход Высокий. Широтно-импульсно модулированный выходной сигнал подан на интегратор для получения аналогового выходного сигнала. Показанные здесь два десятичных преобразователя отличаются также, как и двоичные преобразователи на рис. 8.19. Первый преобразователь вырабатывает хорошо чередующиеся части импульсов, а второй имеет меньшее число переходов передач за цикл преобразования.

**Клавиатурные шифраторы.** Клавишные пульты становятся все более популярными входными устройствами цифровых систем, часто заменяя группы поворотных переключателей или кнопки. Обычно в каждый момент времени приводится в активное состояние одна клавиша. Адрес активной клавиши можно затем зашифровать и передать в вычислительную систему меньшим числом проводов.

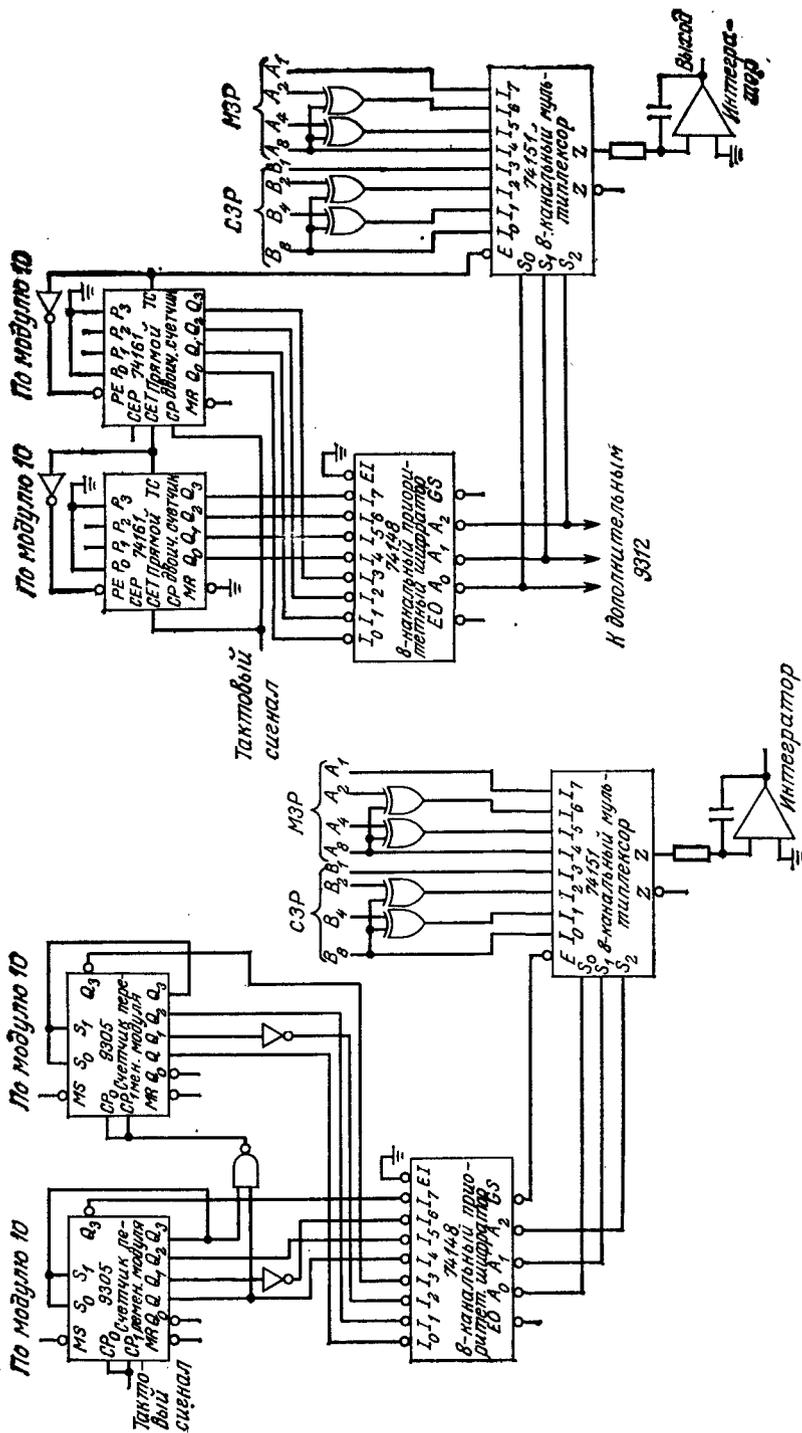


Рис. 8.20. Десятичное цифро-аналоговое преобразование с применением двончно-десятичного умножителя частоты.

Конструкция шифратора, предназначенного для клавишного пульта полного Американского стандартного кода для обмена информацией (ASCII), широко и хорошо известна, так как несколько полупроводниковых фирм выпускают МОП/БИС-шифраторы, удовлетворяющие всем требованиям ASCII к этим пультам. Однако для меньших клавишных пультов эти БИС-кристаллы сравнительно дороги и, кроме того, могут оказаться не совсем гибкими устройствами. Поэтому целесообразно изучить несколько экономичных конструкций для малых клавишных пультов с количеством клавиш от 10 до 64, которые шифруют нажатия клавиш в двоичном коде и обеспечивают соответствующее сопряжение с цифровой системой.

Конструкция клавиатурного шифратора должна обеспечивать решение следующих проблем: 1) присущие данному устройству асинхронные нажатия клавиш, которые возникают при очень ограниченной скорости (менее чем 10 раз в секунду), но могут изменяться в любой момент времени; 2) механический контакт при замыкании колеблется; 3) перекрытие между двумя клавишами, что является результатом наложения двух процессов, когда вторая клавиша нажимается до того, как предыдущая отжата и пришла в исходное состояние.

**Десятиклавишный шифратор на логических элементах.** Наиболее простым, но не лучшим способом исполнения клавишного кодирующего устройства является шифратор, выполненный с использованием ТТЛ ЛЭ типа НЕ-И, что нуждается в заземлении контактов. Это позволяет получить непосредственное решение задачи, как показано на рис. 8.21, но данный способ не рекомендуется по следующим причинам: 1) невозможно отличить состояние, когда «все клавиши в верхнем положении», от того, когда «нажата клавиша Нуля»; 2) формируются ошибочные коды, если нажата более чем одна клавиша; 3) нужно иметь на входах много подсоединенных к шине питания резисторов; 4) становится неосуществимой данная задача при количестве контактов более 16.

Схема на рис. 8.22 не имеет первого недостатка благодаря формированию активного Низкого выходного сигнала (адреса). Так, например, в состоянии, когда «все клавиши в верхнем положении», формируется сигнал выходы «все Низкие», эквивалентный двоичному числу 15, и поэтому отличается от «Нуля». Все остальные недостатки присущи данной схеме, поэтому она пригодна для случая, когда число клавиш не более 15.

**Десятиклавишный шифратор на микросхеме 74148.** На рис. 8.23 показана схема, позволяющая осуществить кодирование при 10 клавишах, если использовать приоритетный шифратор 74148 и один корпус ЛЭ. Когда ключи  $K_8$  или  $K_9$  замкнуты, то 2-входная схема И-НЕ запирает микросхему 74148 и

используется для получения кода на выходе  $A_3$ . Когда ключи  $K_8$  или  $K_9$  разомкнуты, шифратор открыт и нормально кодирует сигналы входов  $I_0 - I_7$ . Данному десятичному кодирующему

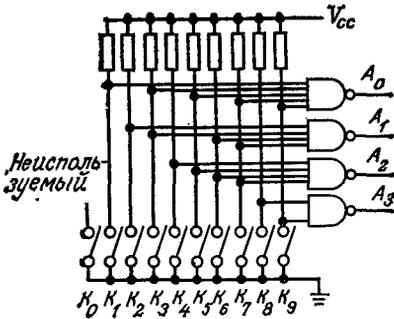


Рис. 8.21. Клавишный шифратор на логических элементах.

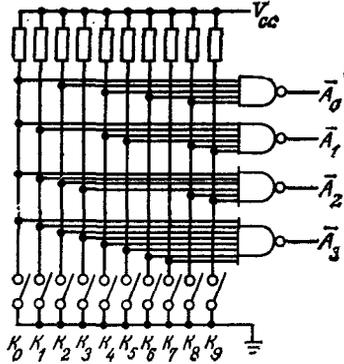


Рис. 8.22. Усовершенствованный клавишный шифратор.

устройству свойственны активные Высокие выходы, представляющие вход наивысшего порядка. Однако введение двух инверторов в линии  $A_0$  и  $A_3$  вместо линий  $A_1$  и  $A_2$  позволяет получить активные Низкие выходы.

На выходе «Разрешение» (EO) получается Низкий уровень, если все клавиши в исходном состоянии (не нажаты). При на-

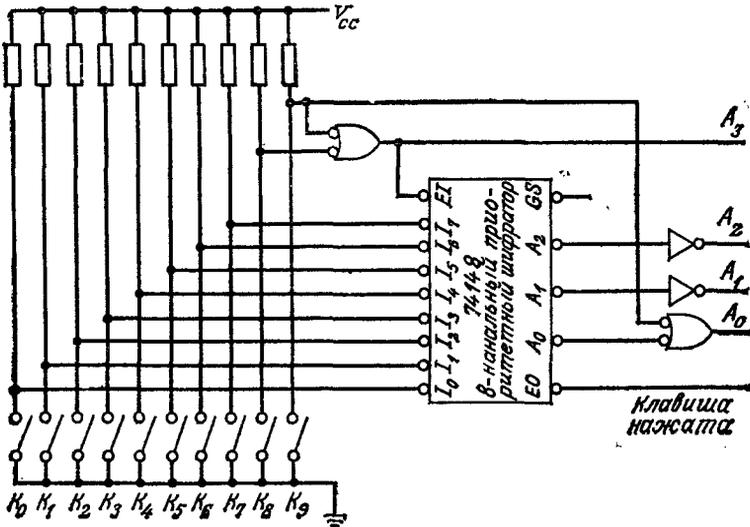


Рис. 8.23. Клавишный шифратор на основе приоритетного шифратора.

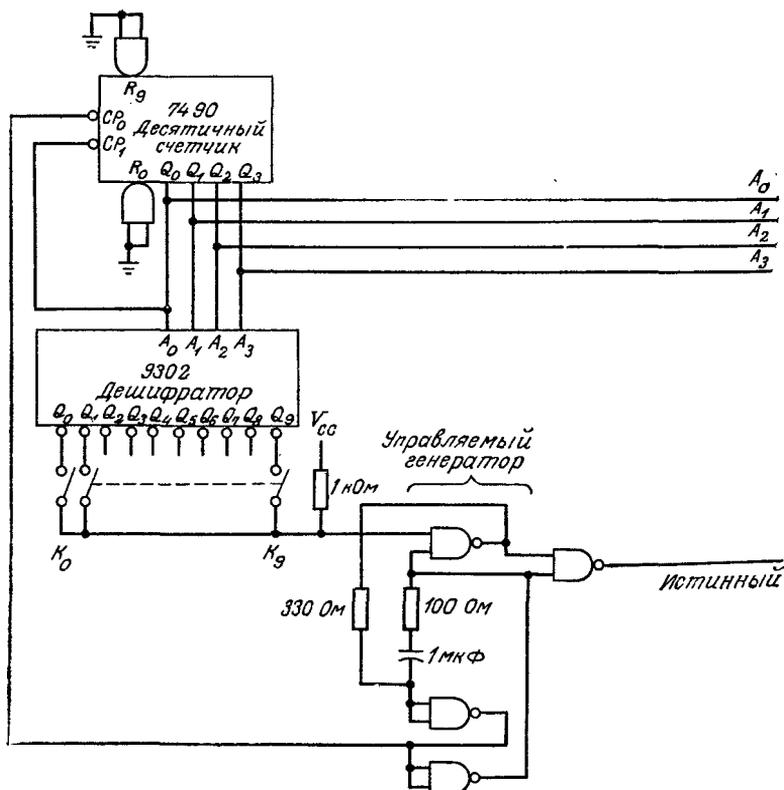


Рис. 8.24. 10-клавишный сканирующий шифратор.

жатию более чем одной клавиши кодируется та из них, на которой наивысшее число. Это свойство также нежелательно, но, как и перекрытие клавиш, позволяет избежать формирования ошибочных кодов. Однако следует заметить, что на выходе может возникнуть неправильный код в течение нескольких наносекунд за нажатием клавиши. Описанная схема лучше той, которая выполнена с использованием ЛЭ, однако в ней все также трудно устранить дрейбег — необходимо включить сопротивления во всех входных цепях, кроме того, она становится недопустимо дорогой при числе клавишей больше 16.

Для экономичного и надежного разрешения данных проблем лучше отказаться от этого комбинационного принципа и использовать сканирующие схемы конечных автоматов. Это может увеличить время срабатывания от наносекунд до миллисекунд, что обычно допустимо.

**Простой 10-клавишный сканирующий шифратор.** Сканирующий шифратор на рис. 8.24 состоит из счетчика, дешифратора,

контактов и управляемого генератора. Когда все клавиши в исходном (верхнем) положении, то генератор свободно запускается и работает с частотой 1 кГц, счетчик начинает счет по модулю 10, кроме того, один за другим активируются выходы с открытыми коллекторами у дешифратора 1 из 10 типа 9302. Контакты, 10 клавишей соединены с выходами дешифратора, а их общий вывод соединен с источником напряжений  $V_{CC}$  через резистор 1 кОм.

Нажатие любой клавиши приводит к соединению общего вывода последних непосредственно с землей, как только состояние счетчика становится идентичным номеру нажатой клавиши. В результате этого генератор останавливается при Низком уровне на входе тактовых импульсов десятичного счетчика 7490. Постоянная времени работы генератора такова, что в некоторой степени защищает от дребезга. Однако при неблагоприятных обстоятельствах счетчик может выполнить дополнительный цикл до установки. Но Низкий уровень сигнала на выходе «Истинный код» у счетчика будет указывать на то, что показание счетчика соответствует номеру нажатой клавиши.

Данная конструкция обладает защитой от перекрытия двух клавиш. При нажатии второй клавиши, когда счетчик все еще зафиксирован предыдущей, схема позволяет игнорировать воздействием второй клавиши, пока предыдущая не отпущена и счетчик не ищет нажатия другой клавиши. Если в течение 10 миллисекунд одновременно оказываются нажатыми две или больше клавишей или если нажимаются две дополнительные клавиши, в то время как первая еще нажата, то система не может разрешить такую входную последовательность операций, а будет продолжать выдавать правильный код.

Данная простая сканирующая схема имеет только несколько недостатков, которые не удалось устранить, а именно неполное подавление дребезга и трудность различения дребезга контакта от его повторного включения. Для решения данной проблемы в схему можно включить триггер с одним устойчивым состоянием так, чтобы можно было различать короткие и длительные по времени процессы, как показано на рис. 8.25.

Пока все клавиши в верхнем (исходном) положении, этот одновибратор непрерывно запускается тактовыми импульсами. При нажатой клавише и остановившемся генераторе одновибратор прерывает работу. Высокий уровень на выходе  $\bar{Q}$  (истинный) указывает на то, что выходы счетчика соответствуют нажатой клавише. После отпускания клавиши запускается одновибратор передним фронтом нарастания первого тактового импульса и заканчивает сигнал «Истинный» в течение полупериода тактовых импульсов до того, как счетчик изменяет состояние. Таким образом устраняется неоднозначность выхода.

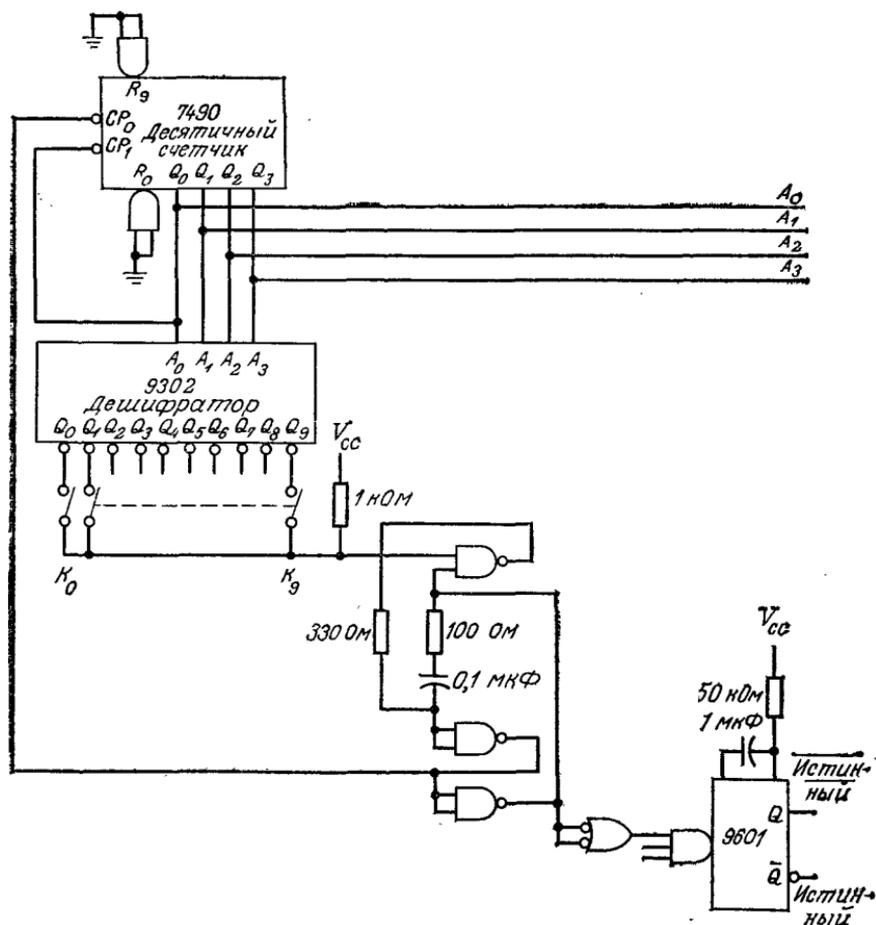


Рис. 8.25. Сканирующая схема с одновибратором.

Некоторые цифровые системы требуют для ввода данных импульс, а не фронт. Этого можно достигнуть, заменив одновибратор 9601 на рис. 8.25 двоянным одновибратором 9602 (рис. 8.26).

**Сканирующий клавишный шифратор на 16 клавиш и более.** Возможности конструкции простого 10-клавишного шифратора можно расширить до 16 и более клавиш. Для этого нужно увеличить число каскадов счетчика и число дешифраторов, используя дешифратор 1 из 10 типа 9302 в качестве дешифратора 1 из 8 при условии применения выхода  $A_3$  в качестве активного Низкого входа «Разрешение». Этот грубый метод не рекомендуется для клавиш больше 16, так как сканирующий

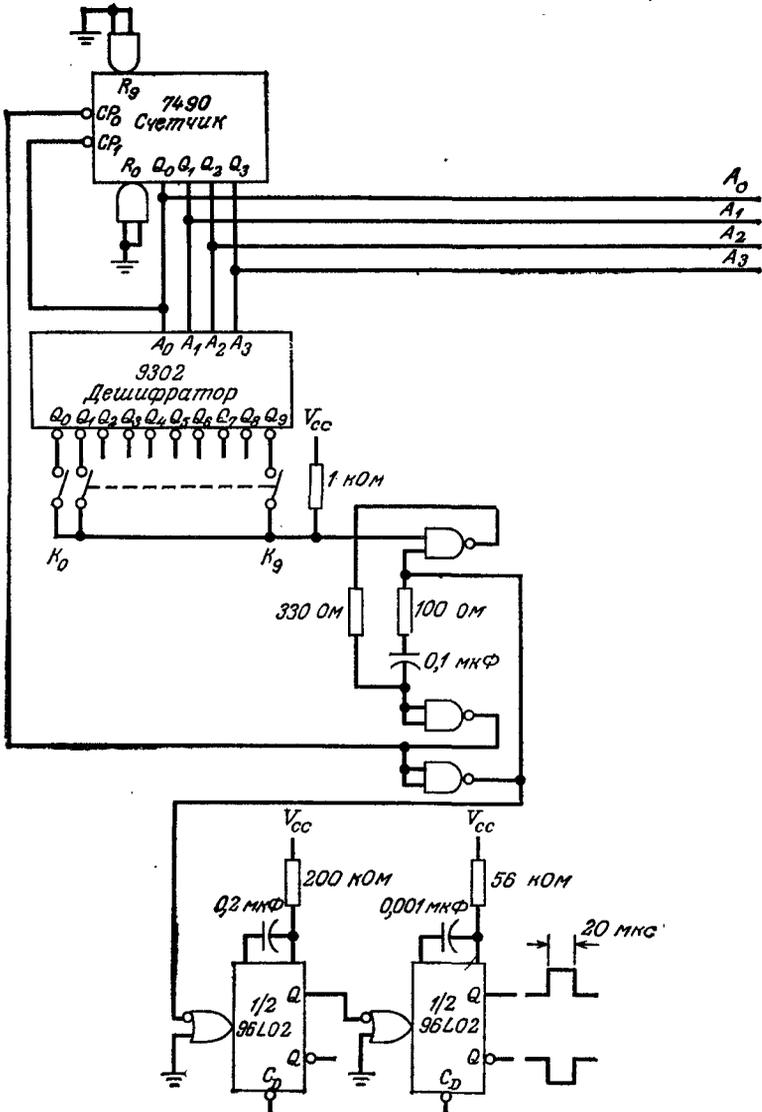


Рис. 8.26. Сканирующая схема на двойном одновибраторе.

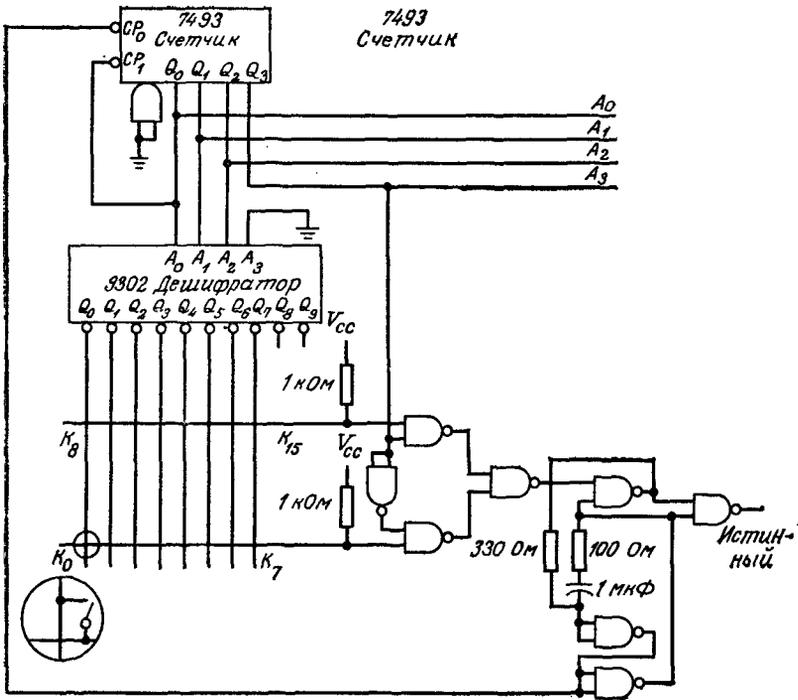


Рис. 8.27. Шифратор с матрицей  $8 \times 2$ .

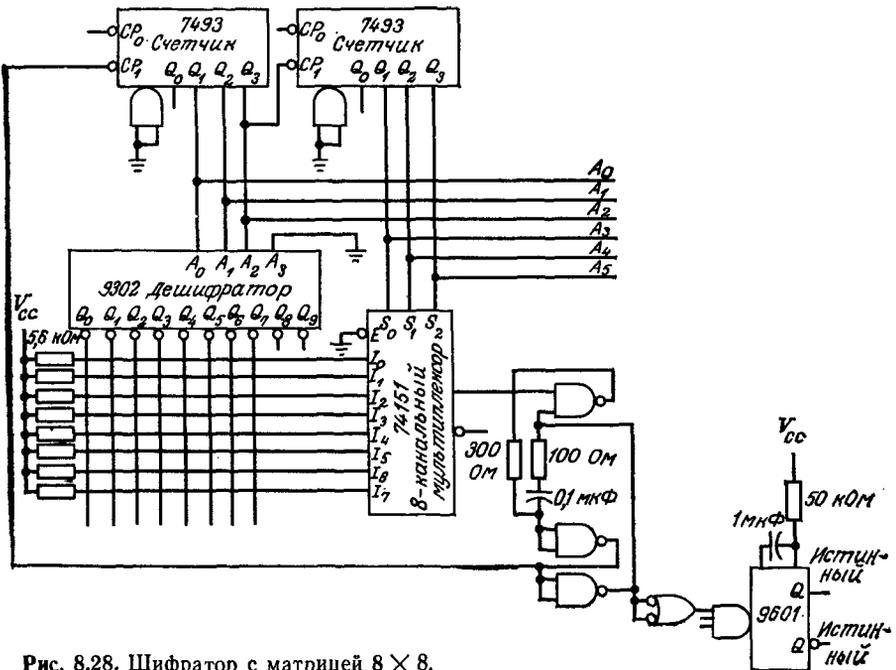


Рис. 8.28. Шифратор с матрицей  $8 \times 8$ .

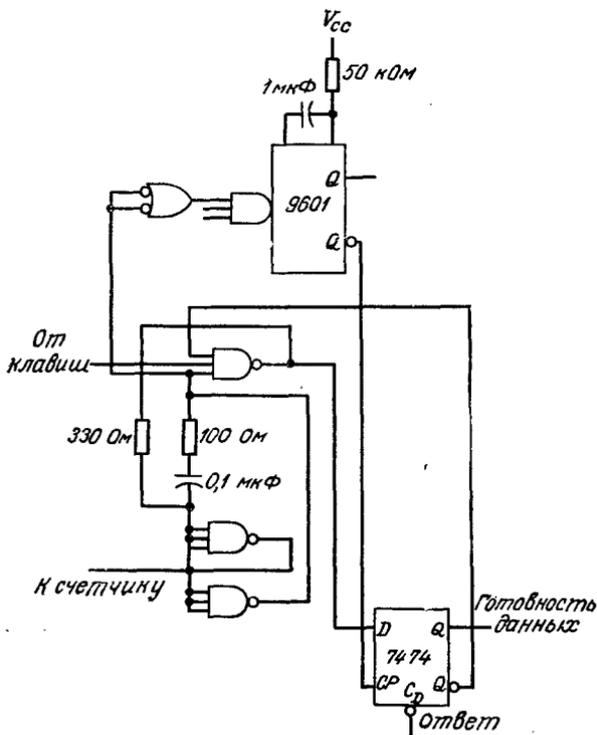


Рис. 8.29. Установление связи с компьютером.

матричный шифратор требует меньшего числа узлов и значительно меньше проводов. Матричный шифратор  $8 \times 2$  для 16 клавишей и матричный шифратор  $8 \times 8$  для 64 клавишей показаны на рис. 8.27 и 8.28 соответственно. Заметим, что в этих схемах нет диодов на матричных пересечениях, так как одновременно нажимаются не более одной или двух клавишей. Если нажимаются три и более клавишей, то может формироваться неправильный код. Однако это не реальный недостаток, так как система даже не может допустить последовательность операций, при которых эти клавиши были бы нажаты одновременно.

**Установление связи с компьютером.** Некоторые цифровые системы (компьютеры) требуют более сложных интерфейсов между клавишным шифратором (периферийным) и воспринимающей логикой (процессором). На рис. 8.29 показана одна из возможных структур. Когда клавиша обнаружена и дребезг прекратился, одновибратор прерывает работу и фронтом включает триггер. Это формирует сигнал «Готовность» для компью-

гера, а также предотвращает сканирование от опережения, даже если клавиша отжата, пока компьютер не подтвердит прием данных строб-импульсом, который перебрасывает триггер «Готовность» в исходное состояние.

## 8.2г. Операторы

Термин «Операторы» касается категории устройств комбинационного типа (не содержащих запоминающих устройств), которые выполняют логические операции, такие, как И, ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ, инверсию, арифметические операции, а именно, сложение, вычитание, умножение, кроме того, сравнивают значения операндов или вырабатывают/проверяют совпадение сравниваемых величин.

Поскольку указанные операторы обычно используются в цифровых системах, они сильно влияют на структуру и архитектуру систем. Важно предварительно исследовать разнообразие арифметических устройств, прежде чем принять решение по структуре данной системы. Эти приборы представляют компромиссы быстродействия, стоимости, числа компонентов и сложности межсоединений. Ниже приведены некоторые из главных характеристик, которые подлежат рассмотрению при проектировании систем.

*Быстродействие.* Системы с малым быстродействием обычно требуют малое количество, притом дешевых компонентов. Им свойственна малая чувствительность к помехам. Разработчик системы должен всегда пытаться использовать все имеющееся время, может быть, переходом к последовательной архитектуре или к счетчикам цикла и т. д.

*Коды.* Двоичная арифметика проще, чем десятичная. Двоично-десятичному коду и коду с избытком 3 отдается предпочтение при операциях с десятичными числами. Специальные коды (двоично-десятичный код, код с избытком 3 Грея) требуют обширного преобразования до их использования в арифметических операциях.

*Отрицательные числа.* При сложении и вычитании отрицательные числа лучше представлять как дополнения, а именно дополнения до единицы или до двух при двоичном выражении чисел, до девяти или до десяти при выражении чисел в десятичной системе. Проще формировать дополнения до единицы и до девяти, однако дополнения до двух и до десяти обеспечивают более простые и быстрые арифметические операции. Отрицательные числа, входящие в данные для умножения и деления или во входные/выходные величины, с которыми оперирует человек, лучше представлять числами, имеющими знаки.

**Универсальность.** При необходимости выполнения нескольких различных операций хорошо спроектированное арифметическое логическое устройство (АЛУ) может осуществить эти операции последовательно. Например, такое устройство может считать, наращивая или уменьшая содержимое регистра, или может быть использовано для управления мультиплексором индикатора и т. д.

**Нечеткость терминов.** Сигналы, используемые в цифровых системах, описываются несколькими разными и иногда нечеткими терминами. Логический сигнал может быть либо активным (= Истинным), либо Неактивным (= Ложным). С другой стороны, цифровые схемы различны по уровням входных и выходных напряжений, которые либо Высокие (более положительные), либо Низкие (менее положительные или более отрицательные). Любой из этих уровней напряжений можно рассматривать Активным (Истинным), тогда другой уровень будет Неактивным (Ложным).

Четкие обозначения и определения даны в стандарте MIL Std 806. Высокий уровень считается Активным, за исключением случаев, когда входы или выходы отмечены малыми кружочками. В последнем случае Низкий уровень считается Активным.

В неарифметических схемах обозначения «0» и «1» не нужны. Они вносят путаницу, поскольку некоторые считают, что единица означает Высокий уровень, другие же считают, что это Активный (Истинный) сигнал, а иногда ошибочно принимают единицу одновременно Активным и Высоким уровнем.

С учетом этого в данной главе, как правило, обозначения «0» и «1» не используются, а приняты термины «Активный» и «Неактивный» для описания систем и В (Высокий) и Н (Низкий) для описания схем и таблиц истинности.

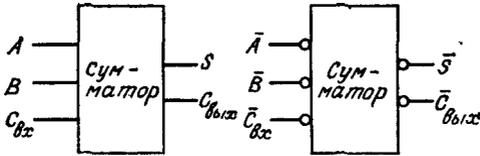
В арифметических (двоичных и двоично-десятичных) системах без терминов «нуль» и «единица» не обойтись, так как они имеют математический смысл. Их следует отнести к логическим терминам четко и однозначно.

Арифметическая 1 = Активный = Истинный,

Арифметический 0 = Неактивный = Ложный.

Рекомендации стандарта MIL Std 806В затем использованы либо для объяснения того, что Высокий уровень означает единицу (активный Высокий, не отмеченный кружочком) или Низкий уровень означает единицу (активный Низкий, отмеченный кружочком на входе или выходе логического символа).

**Функции сумматоров.** Полный сумматор имеет выходы суммы и переноса, являющиеся функциями трех входных переменных А, В и С. Средняя часть таблицы истинности (рис. 8.30) описывает электрические функции в принятых терминах «Высокий» и «Низкий». Две логические таблицы истинности и два



Активная Высокая логическая функция					Электрическая функция					Активная Низкая логическая функция				
A	B	C <sub>вх</sub>	S	C <sub>вых</sub>	A	B	C <sub>вх</sub>	S	C <sub>вых</sub>	Ā	B̄	C̄ <sub>вх</sub>	S̄	C̄ <sub>вых</sub>
0	0	0	0	0	Н	Н	Н	Н	Н	1	1	1	1	1
1	0	0	1	0	В	Н	Н	В	Н	0	1	1	0	1
0	1	0	1	0	Н	В	Н	В	Н	1	0	1	0	1
1	1	0	0	1	В	В	Н	Н	В	0	0	1	1	0
0	0	1	1	0	Н	Н	В	В	Н	1	1	0	0	1
1	0	1	0	1	В	Н	В	Н	В	0	1	0	1	0
0	1	1	0	1	Н	В	В	Н	В	1	0	0	1	0
1	1	1	1	1	В	В	В	В	В	0	0	0	0	0

Рис. 8.30. Электрические функции сумматора.

условных обозначения описывают эту схему терминами «активный Высокий» или «активный Низкий» логические уровни. Входы и выходы любой логической схемы, которая осуществляет двоичное сложение или вычитание, можно описывать через термины «активный Высокий» и «активный Низкий».

Такая эквивалентность— основное свойство арифметической структуры сумматора и правильна независимо от количества разрядов и метода передачи переноса. Это применимо как для одиночного полного сумматора, так и для сложного арифметического логического устройства (АЛУ).

**Сигналы переноса в параллельных двоичных сумматорах.** В быстродействующих вычислительных системах осуществляется параллельное сложение и вычитание слов, состоящих из 8—64 разрядов. Однако результат сложения или вычитания на какой-либо позиции разряда зависит не только от разрядов двух операндов в данной позиции, но также от операндов младших значащих разрядов. Точнее выражаясь, результат зависит от переноса положений младших значащих разрядов.

**Сквозной перенос.** В простейшей схеме каждая позиция принимает на вход перенос от младшего значащего разряда и потенциал переноса передается на более старший разряд. Таким образом, при наихудших условиях для сложения двух  $n$ -разрядных чисел получаемая задержка равна  $(n - 1)$  задержкам переноса плюс время суммирования. Данный способ применяется для простых сумматоров, таких, как микросхема 9304, и 4-раз-

рядного сумматора со сквозным переносом типа 7483. Здесь используется минимум аппаратуры, но получается плохое быстродействие.

**Ускоренный перенос**<sup>1)</sup>. Сложение и вычитание можно выполнять значительно быстрее при использовании дополнительной логической схемы для позиции каждого разряда, чтобы упредить перенос в данной позиции, вместо ожидания сквозного переноса, передаваемого через все более младшие разряды. Сумматор, построенный с упреждением переноса, называется «Сумматором с ускоренным переносом». Метод ускоренного переноса описан ниже.

Перенос в позиции 0 равен  $C_0$ .

Перенос в позиции 1 равен  $C_1 = A_0 \cdot B_0 + C_0(A_0 + B_0)$ .

Перенос в позиции 2 равен  $C_2 = A_1 \cdot B_1 + C_1(A_1 + B_1)$ .

Если две вспомогательные функции  $\&$  и  $V$  определяются выражениями

$$\& = A_i B_i,$$

$$V_i = A_i + B_i,$$

то уравнения переноса будут иметь вид:

$$C_1 = \&_0 + V_0 C_0,$$

$$C_2 = \&_1 + V_1 (\&_0 + V_0 C_0),$$

$$C_3 = \&_2 + V_2 (\&_1 + V_1 \&_0 + V_1 V_0 C_0),$$

или в общем виде

$$C_{i+1} = \&_i + V_i \&_{i-1} + V_i V_{i-1} \&_{i-2} + V_i V_{i-1} V_{i-2} \&_{i-3} + \dots$$

Упреждаемый перенос в любой позиции, таким образом, можно сформировать за время задержки срабатывания двух ЛЭ (считая задержку сочетания И/ИЛИ/Инверсия как задержку одного ЛЭ), а именно: одна задержка нужна для получения всех функций  $\&$  и  $V$ , а вторая — для формирования упреждаемого переноса. Выходы суммы/разности образуются за время дополнительной задержки, доводя общую задержку до задержки трех ЛЭ *независимо от длины слова*. Вспомогательные функции  $\&$  и  $V$  можно интерпретировать следующим образом:

$\&$  = формирование переноса —  $AB$  вырабатывает перенос независимо от любого приходящего переноса;

$V$  = распространение переноса —  $A + B$  передают приходящий перенос.

<sup>1)</sup> Данный материал в сокращенном виде взят из справочника «TTL Applications Handbook» фирмы Fairchild.

Данная «лобовая» схема ускоренного переноса по замыслу проста, но ввиду необходимости иметь много межсоединений и большой загрузки функций  $\&$  и  $V$  не практична при длине слова, превышающего 5 или 6 разрядов.

Тот же принцип, однако, можно использовать для слов большей длины путем деления слова на практические блоки длиной в 4 разряда. При этом ускоренный перенос используется для каждого блока и вырабатываются новые вспомогательные функции  $G$  (формирование переноса) и  $P$  (распространение переноса), которые относятся ко всему блоку.  $G$ , как очевидно, является переносом со старшей значащей позиции блока,  $P$  — распространение переноса через блок, т. е.  $P$  истинно, если перенос на входе должен передаваться на выход блока. Для блоков размером в 4 разряда (для СИС 9340 и 9341/74181):

$$G = \&_3 + V_3\&_2 + V_3V_2\&_1 + V_3V_2V_1\&_0,$$

$$P = V_3V_2V_1V_0.$$

На любую из этих функций не влияет приходящий перенос, поэтому они должны быть устойчивы в пределах задержек двух ЛЭ и могут быть использованы для передачи информации переноса на более значащие блоки. Перенос, подаваемый в  $n$ -блок, равен

$$C_n = G_{n-1} + P_{n-1}G_{n-2} + P_{n-1}P_{n-2}G_{n-3} + \dots$$

Этот перенос сигнала используется во внутренней структуре ускоренного переноса:

$$C_0 = C_n,$$

$$C_1 = \&_0 + V_0C_n,$$

$$C_2 = \&_1 + V_1\&_0 + V_1V_0C_n,$$

$$C_3 = \&_2 + V_2\&_1 + V_2V_1\&_0 + V_2V_1V_0C_n.$$

В ТТЛ СИС арифметических логических устройствах ускоренного переноса типа 9340 и 9341/74181 использован этот двухуровневый ускоренный перенос. Однако ввиду различия способа межсоединений эти СИС отличаются по разделению схемы на части. Схема 9340 включает перенос в логическую часть суммирующего устройства, но лимитирует его по входам от трех младших значащих блоков. Это позволяет выполнить полный ускоренный перенос через 16 разрядов, применив четыре СИС типа 9340.

СИС типа 9341 обладает большей гибкостью по логическим функциям, для чего требуются три дополнительных входа управления режимами. Поэтому данный тип СИС не может вместить в себя перенос в логике — он содержится в отдельном устройстве, а именно в СИС 9342/74182. Необходима только

одна схема 9342 для обеспечения полного ускоренного переноса через 16 разрядов.

**Представление чисел.** Все имеющиеся ТТЛ-СИС-сумматоры и АЛУ работают с двоичными числами. Работа в других системах счисления, таких, как в двоично-десятичном коде, в коде с избытком 3 и т. д., обеспечивается дополнительной логикой и/или дополнительными циклами работы двоичного сумматора.

Положительные двоичные числа можно представить только одним способом, а отрицательные двоичные числа можно представить следующими тремя способами:

- Знак — старший значащий разряд указывает знак (0 = положительный, 1 = отрицательный). Остальные разряды отражают величину, представляющую положительное число:

Знак	МЗР			
0	1	1	0	1 = +13
1	1	1	0	1 = -13

Это представление чисел удобно для умножения и деления, а также желательно для выражения выходных и входных данных, но при операциях сложения и вычитания это неудобно и поэтому используется редко.

- Дополнение до единицы (обратный код) — отрицательные числа получаются путем инверсии всех разрядов их положительных эквивалентов. Старший значащий разряд указывает знак (0 = положительный, 1 = отрицательный). Таким образом, число  $-A$  представляется в виде  $2^n - A - 1$ . Дополнение до единицы формируется очень просто, однако обладает некоторыми недостатками, среди которых отметим двойное представление нуля («все единицы» или «все нули»).
- Дополнение до двух (дополнительный код) — это наиболее общее представление. Его труднее сформировать, чем дополнение до единицы, но использованием данного кода удастся упростить операции сложения и вычитания. Дополнение до двух образуется путем инверсии каждого разряда положительного числа и последующего добавления единицы к самому младшему разряду (МЗР):

Знак	МЗР			
0	1	1	0	1 = +13
1	0	0	1	1 = -13

Таким образом,  $n$ -разрядное слово может представлять число в диапазоне от  $+(2^{n-1} - 1)$  до  $-(2^{n-1})$ . 4-разрядное слово может выразить цифры от 0111 = +7 до 1000 = -8.

**Сложение и вычитание двоичных чисел.** Сложение положительных чисел происходит непосредственно, но перенос в разряд знака нужно предотвратить и рассматривать это как перепол-

нение. Когда складываются два отрицательных числа или отрицательное число с положительным, то работа сумматора зависит от способа представления отрицательного числа. При представлении последних в дополнительном коде сложение осуществляется просто, но необходим дополнительный знаковый разряд. Любой перенос за пределы положения знакового разряда просто игнорируется.

$$\begin{array}{r}
 +14 \ 01110 \\
 -7 \ 11001 \\
 \hline
 +7 \ 00111
 \end{array}
 \qquad
 \begin{array}{r}
 +7 \ 00111 \\
 -14 \ 10010 \\
 \hline
 -7 \ 11001
 \end{array}
 \qquad
 \begin{array}{r}
 -4 \ 11100 \\
 -3 \ 11101 \\
 \hline
 -7 \ 11001
 \end{array}$$

Если используется дополнение до единицы, то проще операции, но перенос из знакового разряда должен использоваться как входной перенос к младшему значащему разряду (МЗР).

Это обычно называется «циклическим переносом».

$$\begin{array}{r}
 +14 \ 01110 \\
 -7 \ 11000 \\
 \hline
 00110 \\
 + \ 1 \\
 \hline
 +7 \ 00111
 \end{array}
 \qquad
 \begin{array}{r}
 +7 \ 00111 \\
 -14 \ 10001 \\
 \hline
 -7 \ 11000
 \end{array}
 \qquad
 \begin{array}{r}
 -4 \ 11011 \\
 -3 \ 11100 \\
 \hline
 10111 \\
 + \ 1 \\
 \hline
 -7 \ 11000
 \end{array}$$

При вычитании с использованием дополнительного кода (как дополнение до двух) арифметическое действие выполняется путем инвертирования, т. е. обратное кодирование (дополнение до единицы) вычитаемого и суммирование, и переноса единицы в младший значащий разряд:

$$\begin{array}{r}
 +14 \ 01110 \\
 -(+7) \ -00111 \\
 \quad 01110 \\
 +11000 \\
 + \ 1 \\
 \hline
 +7 \ 00111
 \end{array}
 \qquad
 \begin{array}{r}
 +7 \ 00111 \\
 -(+14) \ -01110 \\
 \quad 00111 \\
 +10001 \\
 + \ 1 \\
 \hline
 -7 \ 11001
 \end{array}
 \qquad
 \begin{array}{r}
 -6 \ 11010 \\
 -(+8) \ -01000 \\
 \quad 11010 \\
 +10111 \\
 + \ 1 \\
 \hline
 -14 \ 10010
 \end{array}$$

При использовании обратного кода (как дополнение до единицы) вычитание производится путем инвертирования, т. е. обратное кодирование вычитаемого и суммирование, используя циклический перенос.

$$\begin{array}{r}
 +14 \ 01110 \\
 -(+7) \ -00111 \\
 \quad 01110 \\
 +11000 \\
 \hline
 00110 \\
 + \ 1 \\
 \hline
 +7 \ 00111
 \end{array}
 \qquad
 \begin{array}{r}
 +7 \ 00111 \\
 -(+14) \ -01110 \\
 \quad 00111 \\
 +10001 \\
 \hline
 -7 \ 11000
 \end{array}
 \qquad
 \begin{array}{r}
 -6 \ 11001 \\
 -(+8) \ 01000 \\
 \quad 11001 \\
 +10111 \\
 \hline
 10000 \\
 + \ 1 \\
 \hline
 -14 \ 10001
 \end{array}$$

Интересно отметить, что перенос от знакового разряда возникает, когда результат *не* изменяет знак; в противном случае *переноса нет* — подразумевается заем единицы.

**Последовательное двоичное сложение.** Наиболее универсальная микросхема полного сумматора 9304 представляет собой два полностью независимых полных сумматора. Один из этих сумматоров имеет дополнительный набор входов противоположной полярности. Микросхема 9304 используется для последовательного сложения и для сложения более чем двух переменных.

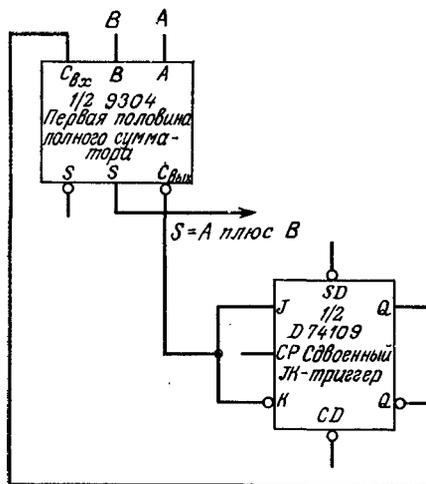


Рис. 8.31. Последовательный двоичный сумматор.

Половина сдвоенного полного сумматора 9304 и половина микросхемы сдвоенного триггера выполняют последовательное сложение двоичных чисел, как показано на рис. 8.31. Для активных Высоких операндов триггер переноса должен переключиться в другое состояние, когда поступает младший значащий разряд. При активных Низких операндах триггер должен сбрасываться, когда поступает младший значащий разряд.

**Последовательное двоичное сложение/вычитание.** Наиболее очевидной конструкцией последовательного сумматора/вычитателя является инвертирование входа *B* с использованием другой половины микросхемы 9304 в качестве условного инвертора, как показано на рис. 8.32. Данная конструкция требует либо вторичного прохождения для циклического переноса, либо чтобы триггер переноса при сложении взводился, а при вычитании сбрасывался (при активных Высоких операндах и обратно при активных Низких операндах).

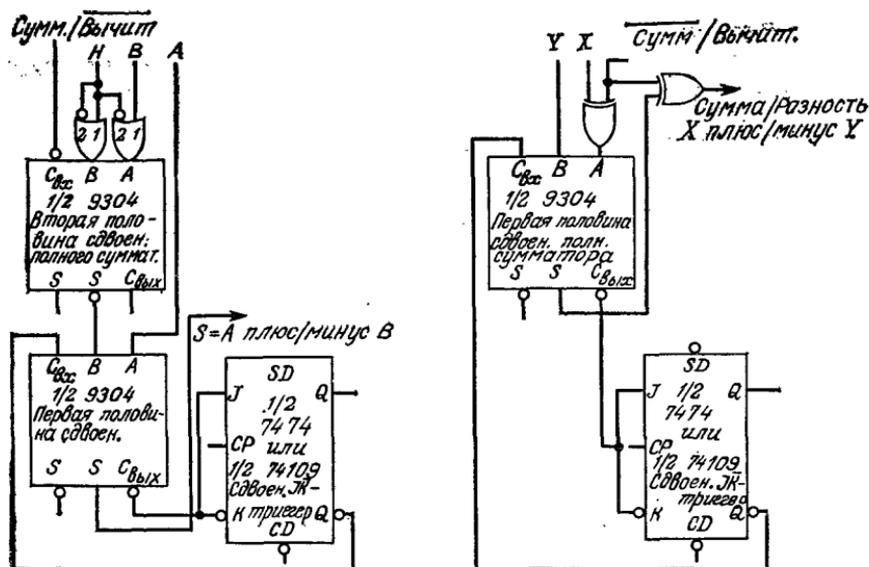


Рис. 8.32. Последовательное двоичное сложение/вычитание.

Второе прохождение исключается путем использования двух ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ на пути данных, в результате чего используется эффективно сумматор при активных Высоких операндах в одном режиме и активных Низких операндах в другом. Как при сложении, так и при вычитании триггер переноса должен взводиться при активных Высоких операндах и сбрасываться при активных Низких операндах.

**Двоично-десятичный сумматор/вычитатель 7483.** Микросхема 7483 состоит из четырех полных каскадно соединенных сумматоров. Они суммируют 4-разрядные величины  $A$  с 4-разрядными величинами  $B$  плюс вход переноса, формируя на выходе четыре суммирующих разряда и перенос. Нет входов управления, поэтому быстроедействие ограничивается внутренней структурой сквозного переноса. Однако этот дешевый 4-разрядный сумматор в корпусе с 16 выводами применим для параллельных двоичных систем среднего быстрогодействия и в двоично-десятичных арифметических устройствах последовательного типа.

Схема, представленная на рис. 8.33, обеспечивает суммирование и вычитание двоично-десятичных чисел по 4 разряда (одна цифра) параллельно. При операции сложения на управляющий вход (Вычитание) подан Низкий уровень, и первый 4-разрядный сумматор со сквозным переносом 7483 суммирует данные, поданные на входы  $B_{0-3}$  и  $A_{0-3}$ , формируя двоичную

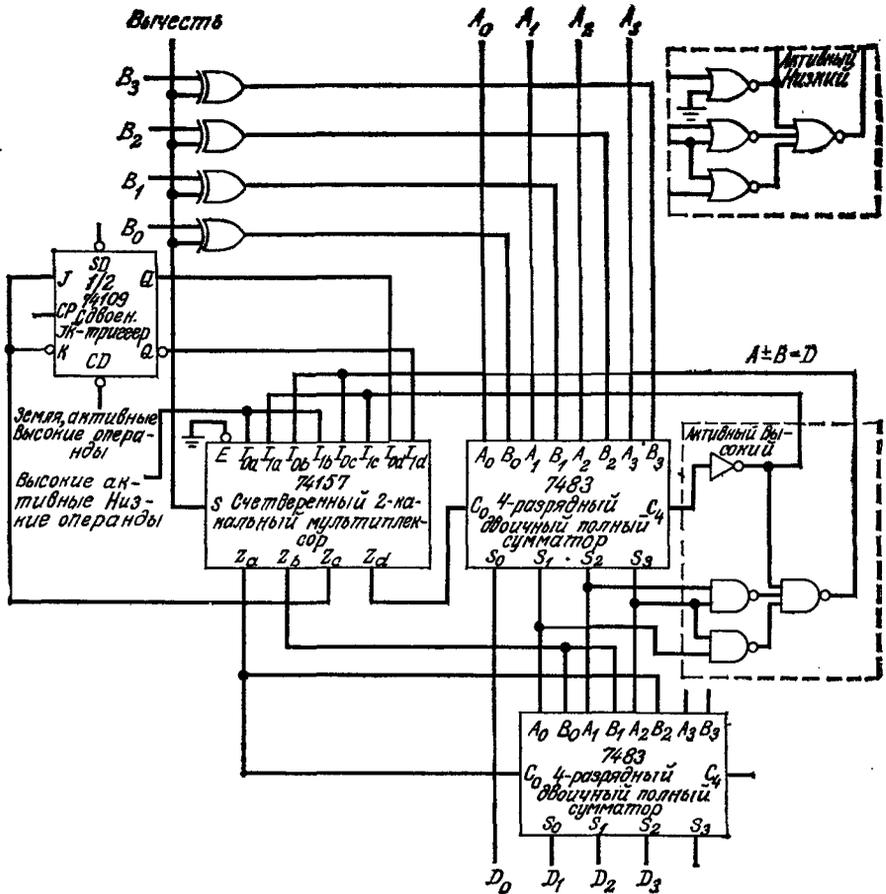


Рис. 8.33. Сумматор/вычитатель двоично-десятичных чисел.

сумму на выходах  $S_0-3$  и двоичный перенос на выходе  $C_4$ . При случаях, когда двоичная сумма больше 9, т. е. когда  $S_3(S_2 + + S_1) + C_4$ , формируется десятичный перенос с помощью показанного логического устройства путем взведения триггера переноса и подачи двоичной 6 на В-входы второго 4-разрядного сумматора 7483. Выходы  $D_0 - D_3$  представляют скорректированную двоично-десятичную сумму  $D = A$  плюс  $B$ .

При вычитании управляющий вход (Вычитание) является Высоким, что приводит к инвертированию входов  $B_0-3$  первого сумматора 7483. Мультиплексор 74157 передает сигнал выхода  $Q$  триггера переноса на Вход Переноса ( $C_0$ ) первого сумматора 7483, который выполняет операцию Перенос плюс  $A$

плюс  $B$  — хорошо известный алгоритм двоичного вычитания. Сигнал с Выхода Переноса ( $C_4$ ) инвертируется до того, как он через мультиплексор направляется на  $J/\bar{K}$ -вход триггера, выполняющего заем единицы старшего разряда. При взведении этого триггера результат в двоичном коде на  $S_{0-3}$  требует корректировки путем вычитания 6 или добавления 10. Это выполняется во второй микросхеме 7483 направлением сигнала  $C_4$  на вход  $C_0$  (взвешивание 2) и на вход  $B_2$  (взвешивание 8).

Выходы  $D_{0-3}$  представляют скорректированный двоично-десятичный результат  $D = A$  минус  $B$ . Так как сложение двоично-десятичных чисел является асимметричной функцией, данная схема должна быть слегка видоизменена для активных Низких операндов (рис. 8.33).

**Арифметическо-логическое устройство 74181.** АЛУ 74181, показанное на рис. 8.34, является параллельным 4-разрядным СИС-прибором, который может выполнять 16 арифметических и все 16 возможных логических операций над двумя параллельными 4-разрядными словами. Важными арифметическими операциями являются сложение, вычитание, передача данных, дифференцирование, положительное приращение, отрицательное приращение, инвертирование и удвоение. Операция выбирается по четырем шинам выборки  $S_0 - S_3$  и шине управления режимом  $M$ , которая имеет Низкий уровень для арифметических операций и Высокий для логических операций. Прибор имеет Вход Переноса, Выход Переноса для сквозного переноса при каскадировании узлов и две вспомогательные функции ускоренного переноса. (Формирование Переноса и Распространение Переноса) для использования ускоренного переноса микросхемы 74182. Также обеспечивается выход условия  $A = B$  с открытым коллектором, который можно связать схемой И с выходами  $A = B$  других АЛУ для выделения условия всех Высоких выходов нескольких устройств.

**Принцип действия.** В логической части АЛУ 74181 четыре идентичные логические схемы И/ИЛИ открывают входные операнды  $A$  и  $B$  четырьмя шинами выборки  $S_{0-3}$  для формирования требуемых вспомогательных функций И и ИЛИ первого уровня. Затем они используются для формирования функций суммы и переноса. Внутренний ускоренный перенос обеспечивает высокое быстродействие. Выход  $A = B$  формируется путем восприятия всех единичных состояний на  $F$ -выходах. Когда управляющий вход  $M$  Высокий, то распространение переносов запрещено и на выходах вырабатываются логические функции. Имеющиеся в приборе функции образуют закрытый набор, такой, что инверсия логических входов дает имеющуюся в этом наборе функцию. Поэтому этот прибор выполняет те же логические и арифметические функции в активном

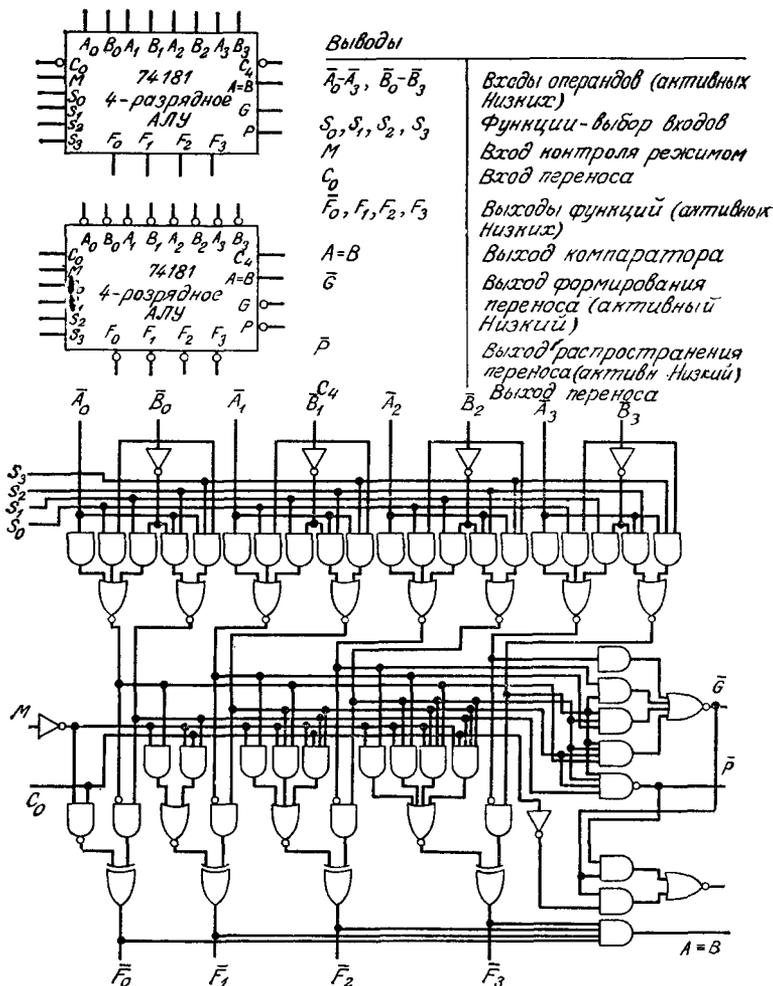


Рис. 8.34. Арифметическое логическое устройство (АЛУ) 74181.

Высоком представлении, как и в активном Низком представлении, но при отличном коде выборки. Если используется смешанное представление, то и в этом случае возможно получение большинства функций. Рабочие таблицы для каждого режима представлены в табл. 8.2.

**Генератор ускоренного переноса 74182.** АЛУ 74181 можно использовать при разных режимах переноса. Наиболее простой из режимов — это сквозной перенос, когда на вывод АЛУ Вход Переноса  $C_{вх}$  поступает сигнал с вывода Выход Переноса

Таблица-6.2. Режимы работы АЛУ 74181

		S <sub>0</sub>	S <sub>1</sub>	S <sub>2</sub>	S <sub>3</sub>	Логические операции (M=H, C <sub>0</sub> =B)	Арифметические операции (M=H, C <sub>0</sub> =неактив.)
		H	H	H	H	$\bar{A}$	A минус 1
		H	H	H	H	$\frac{\bar{A} \cdot \bar{B}}{A + B}$	A·B минус 1
		H	H	H	H	$\frac{A + B}{A + \bar{B}}$	A·B
		H	H	H	H	Логическая «1»	Нуль
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A плюс (A + $\bar{B}$ ) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A минус B
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A + B плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A плюс (A + B) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A·B плюс (A + B) плюс 1
		H	H	H	H	Логический «0»	A плюс A (2X A) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A плюс A·B
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A плюс A·B плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A плюс A·B плюс 1
		H	H	H	H	A	A плюс 1
		H	H	H	H	$\frac{\bar{A} + \bar{B}}{A + B}$	A плюс 1
		H	H	H	H	$\frac{\bar{A} \cdot \bar{B}}{A + B}$	A + B плюс 1
		H	H	H	H	Логический «0»	Нуль
		H	H	H	H	$\frac{\bar{A} \cdot \bar{B}}{A + B}$	A плюс A·B плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A·B
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A плюс A·B
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A плюс A·B
		H	H	H	H	Логическая «1»	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A плюс A (2X A) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + \bar{B}}$	A плюс (A + B) плюс 1
		H	H	H	H	A	A плюс (A + B) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A·B
		H	H	H	H	$\bar{A}$	A плюс 1
		H	H	H	H	$\frac{\bar{A} + \bar{B}}{A + B}$	A + B плюс 1
		H	H	H	H	$\frac{\bar{A} \cdot \bar{B}}{A + B}$	A + B плюс 1
		H	H	H	H	Логический «0»	Нуль
		H	H	H	H	$\frac{\bar{A} \cdot \bar{B}}{A + B}$	A плюс A·B
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A·B
		H	H	H	H	$\frac{A \oplus B}{A + \bar{B}}$	A плюс A·B
		H	H	H	H	$\frac{A \oplus B}{A + B}$	A плюс A·B
		H	H	H	H	Логическая «1»	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A плюс A (2X A) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + \bar{B}}$	A плюс (A + B) плюс 1
		H	H	H	H	A	A плюс (A + B) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A·B
		H	H	H	H	$\frac{A + \bar{B}}{A + \bar{B}}$	A плюс A·B
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A плюс A·B
		H	H	H	H	Логическая «1»	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A плюс A (2X A) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + \bar{B}}$	A плюс (A + B) плюс 1
		H	H	H	H	A	A плюс (A + B) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A·B
		H	H	H	H	$\frac{A + \bar{B}}{A + \bar{B}}$	A плюс A·B
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A плюс A·B
		H	H	H	H	Логическая «1»	A·B плюс (A + B) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + B}$	A плюс A (2X A) плюс 1
		H	H	H	H	$\frac{A + \bar{B}}{A + \bar{B}}$	A плюс (A + B) плюс 1
		H	H	H	H	A	A плюс (A + B) плюс 1



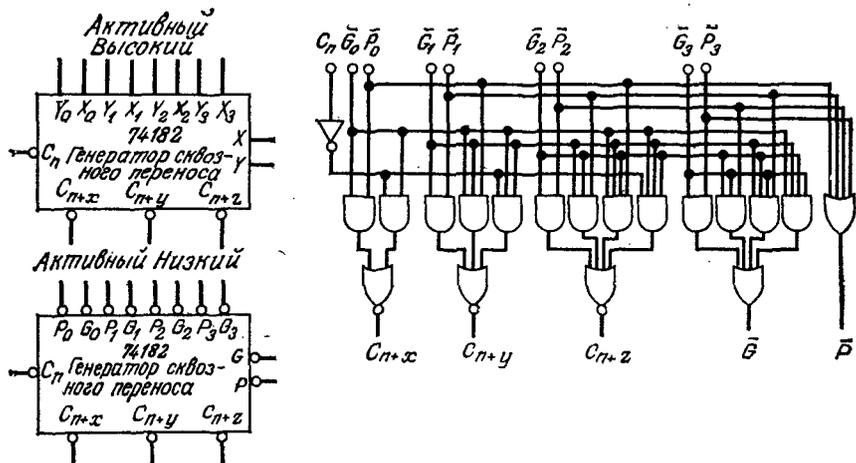


Рис. 8.35. Генератор сквозного переноса 74182.

$S_4$  предыдущего АЛУ. Этот метод распространения переноса медленный при больших длинах слов, но имеет то преимущество, что не требуется дополнительных схем для переноса. Если допустить несколько уровней ускоренного переноса и использовать дополнительную логику, то быстродействие АЛУ можно увеличить. Микросхема 74181 дает вспомогательные функции (Формирование Переноса и Распространение Переноса), которые могут быть использованы вместе с микросхемой 74182 для выдачи общего ускоренного переноса или блока сквозного ускоренного переноса. В последнем режиме АЛУ разбит на 16-разрядные блоки, каждый из которых со своим собственным ускоренным переносом, допускающим сквозной перенос между тактовыми сигналами. Микросхема 7482 позволяет получить до 4 наборов Входа Переноса и функций Формирования Переноса и Распространения Переноса и обеспечивает три сигнала Выхода Переноса, требуемые АЛУ, а также вспомогательными функциями следующего уровня. Эти вспомогательные функции, вырабатываемые схемой ускоренного переноса, допускают последующие уровни ускоренного переноса. К сожалению, для обеспечения требуемой полярности нужно платить здесь задержкой двух логических элементов на каждом уровне ускорения переноса, поэтому вспомогательные функции редко используются при числе уровней ускорения более двух. Логические символы и логическая схема цепи ускорения переноса для микросхемы 74182 даны на рис. 8.35. Вспомогательными логическими функциями в случае активного Высокого являются Нет Формирования Переноса и Распространение

Переноса. Они обозначены через  $X$  и  $Y$  соответственно. Конечно, они соединены таким же образом, как в случае активном Низком. В данной логической конструкции вспомогательные функции используются для формирования трех сигналов Выход Переноса и двух вспомогательных функций, требуемых для добавочных уровней ускорения переноса.

**Схема ускоренного переноса.** Одна схема ускоренного переноса, представленная на рис. 8.36, используется для четырех АЛУ 74181, для выполнения арифметических операций с полным ускоренным переносом над 16-разрядными словами. Для слов длиной в 20 и 24 разряда наибольшее быстродействие достигается только путем использования отдельной микросхемы 74182 (как это указано выше), и при этом допускается сквозной перенос через дополнительные одну или две микросхемы 74181. При длинах слов в 28 и 32 разряда наибольшее быстродействие получается путем использования двух микросхем 74182, при этом составляются два блока, подобно описанным выше 16-разрядным блокам, и допускается сквозной перенос от первого блока ко второму. Только при условии, что длина слова превышает 32 разряда, получается преимущество в быстродействии при использовании трех уровней ускоренного переноса.

**Двоичный перемножитель  $8 \times 8$  разрядов.** Схема, представленная на рис. 8.37, работает по обычному сдвигосуммирующему алгоритму для перемножения двоичных чисел. Она воспринимает два 8-разрядных слова ( $A_{0-7}$  и  $B_{0-7}$ ) и формирует 16-разрядное произведение на выводах  $C_{0-15}$  после 10 тактовых импульсов. Система автономная, требующая непрерывной подачи тактовых импульсов, и формирует сигнал «Готов», что указывает момент, когда произведение появляется на 16 выходах. В холостом режиме управляющий счетчик 74160 останавливается в положении 0, при этом на выходе  $\bar{Q}_0$  «Занято» Низкий уровень потенциала, запрещающий прохождение тактовых импульсов на входной/выходной регистр. Изменение уровня на входе Пуск от Высокого к Низкому начинает процесс перемножения. Следующее изменение уровня тактового импульса с Низкого до Высокого осуществляет Сброс  $Q_0$  («Готов»), вырабатывая  $\bar{Q}_0$  («Занято») и отпирая доступ тактовых импульсов на входной/выходной регистры. Он же активизирует входы Параллельное Разрешение ( $\overline{PE}$ ) как управляющего счетчика 74160, так и регистра  $A$ , а также входы Главный Сброс ( $\overline{MR}$ ) оставшегося выходного регистра. После следующего тактового импульса управляющий счетчик 74160 нагружается кодом 8, в  $A$ -регистр вводится значение 8-разрядного сомножителя  $A$ , а остальные регистры очищаются. Следующие

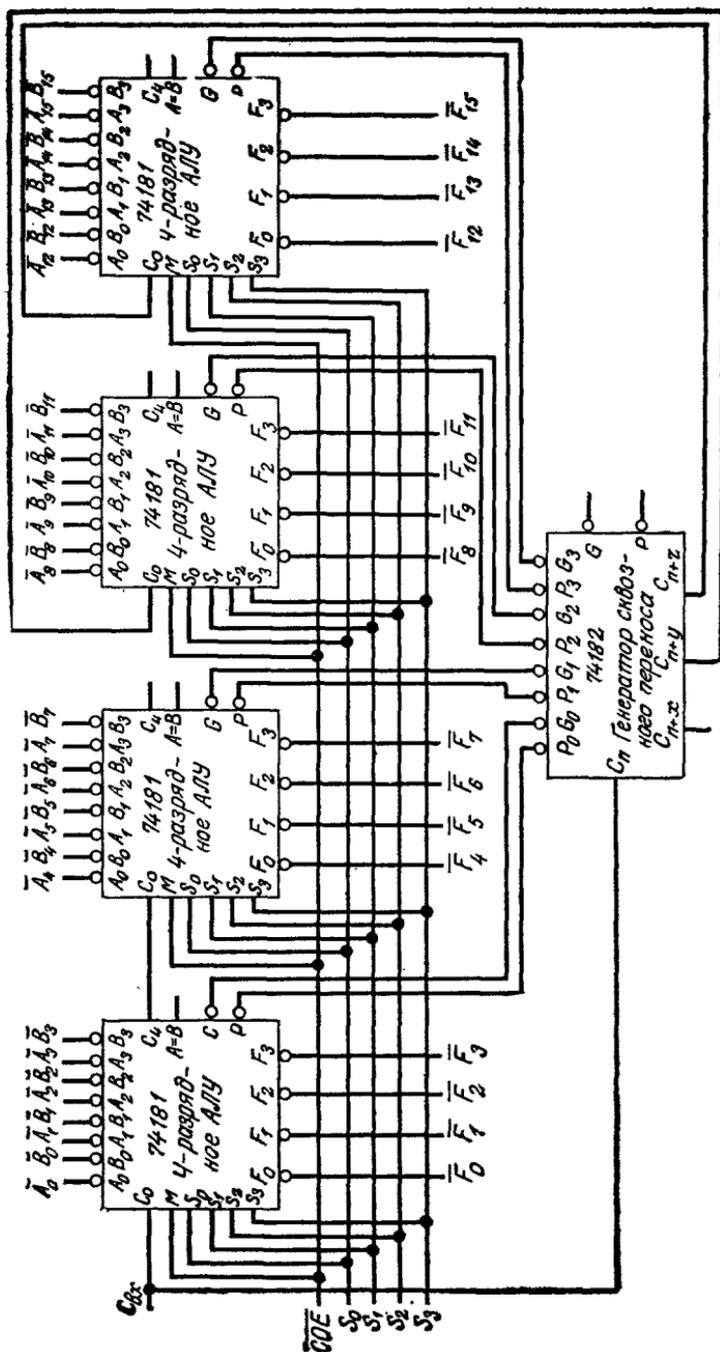


Рис. 8.36. Схема сквозного переноса.

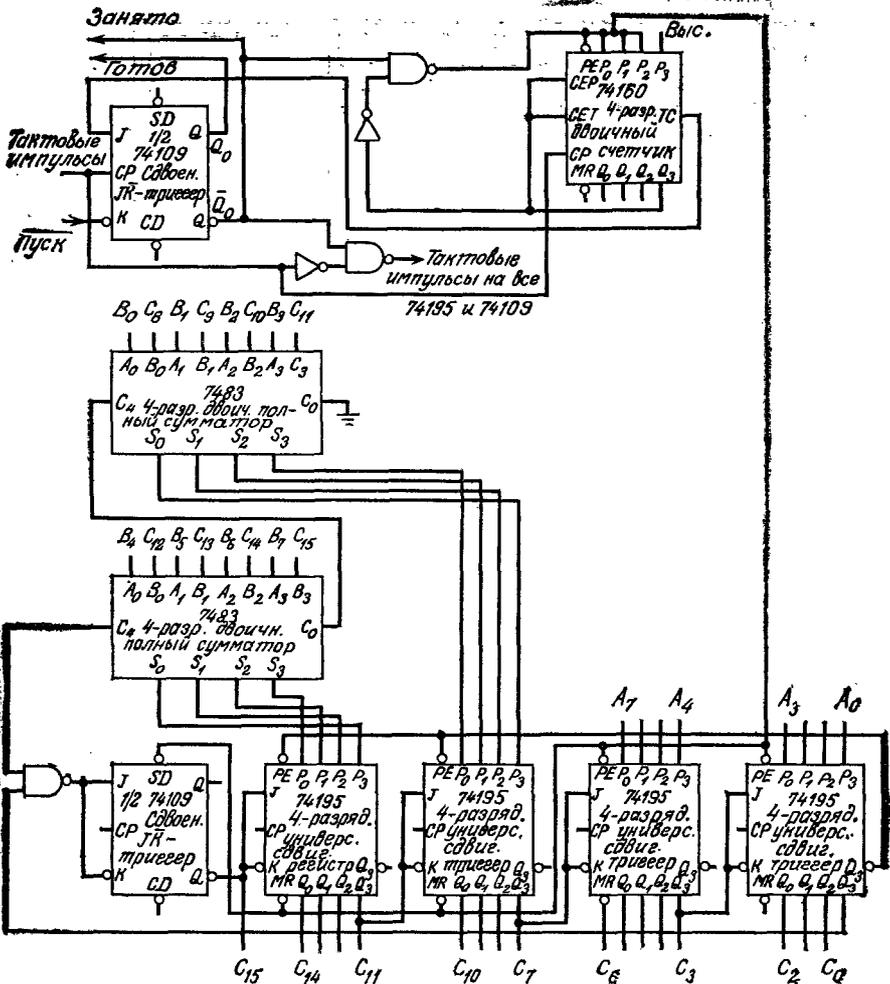


Рис. 8.37. Двоичный перемножитель  $8 \times 8$  разрядов.

восемь тактовых импульсов выполняют самоперемножение. Каждый тактовый сигнал делает следующее:

- Вводит приращение в управляющий счетчик 74160.
- Сдвигает вправо восемь правых разрядов входного/выходного регистра.
- Сдвигает вправо весь С-регистр, когда МЗР А-регистра равен нулю.
- Добавляет сомножитель  $B$  ( $B_{0-7}$ ) к содержимому восьми слева расположенных старших разрядов С-регистра ( $C_{8-15}$ )

и вводит сумму через один разряд вправо, когда МЗР А-регистра равен единице.

Когда управляющий счетчик достигает значения ТС (положение 15), он взводит  $Q_0$ , который формирует сигнал «Готов» и удаляет выход «Занято», указывая на то, что произведение имеется на выходах  $C_{0-15}$ .

**Комбинационные перемножители.** Для сверхбыстродействующих систем, где недопустима сквозная задержка обычного перемножения, выполняемого операциями суммирования и сдвига, имеются некоторые специальные БИС, которые выполняют непосредственное комбинационное перемножение:

2×4 разряда	Am25S05 (фирмы AMD)
8×8 разряда	MM67558 (фирмы MMI)
	Am25S558 (фирмы AMD)
	MPY8HJ (фирмы TRW)
12×12 разрядов	MPY12HJ (фирмы TRW)
16×16 разрядов	MPY16HJ (фирмы TRW)
	TDC1010 (фирмы TRW)
	Am29516 (фирмы AMD)

Эти схемы используются в цифровых фильтрах, радио- и звуколокационных системах и при других различных применениях в приборах, реализующих быстрое преобразование Фурье.

Детальное описание этих перемножителей не входит в тематику книги. Информация об этом может быть получена от изготовителей: Advanced Micro Devices, Sunnyvale, Calif.; Monolithic Memories, Гнс., Sunnyvale, Calif.; TRW, Redondo Beach, Calif.

**Компараторы.** Компараторные системы делятся на два класса: компараторы идентичности, которые указывают на то, идентичны или нет два слова, и компараторы величин, указывающие, которое из двух слов больше. Данные компараторы сложнее, и им свойственно более низкое быстродействие.

Все компараторы определяются в двоичных терминах, но они, очевидно, могут быть использованы с двоично-десятичным или другим монотонным кодом без изменений.

Один ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ и один триггер образуют последовательный компаратор идентичности, показанный на рис. 8.38, а. Триггер должен запускаться вне сброса. Пока входы  $A$  и  $B$  идентичны, выход схемы ИСКЛЮЧАЮЩЕЕ ИЛИ — Низкий, триггер остается в состоянии сброса. Когда  $A \neq B$ , триггер опрокидывается и остается в этом состоянии, пока не начнется новый период асинхронной очистки триггера. Состояние выхода  $Q$  после тактирования последнего разряда указывает результат сравнения

$$Q: A \neq B, \quad \bar{Q}: A = B.$$

Очевидно, что последовательность разрядов не влияет на сравнение идентичности.

Параллельное сравнение идентичности наиболее эффективно выполняется с помощью четверки ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ с выходами ИЛИ-НЕ или И-НЕ. Конфигурация И-НЕ

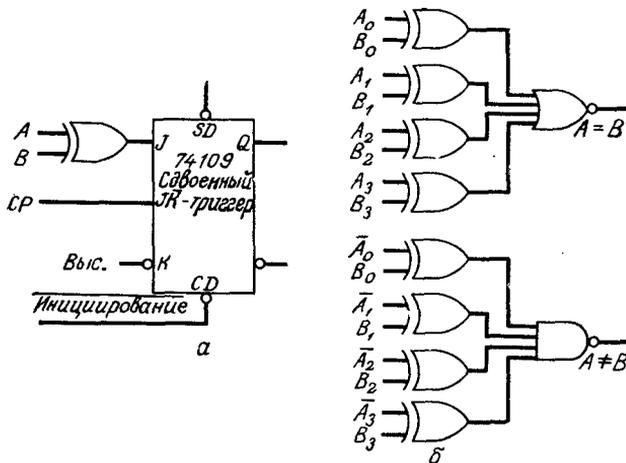


Рис. 8.38. Компаратор идентичности: последовательный поразрядный (а); параллельный (б).

действует быстрее, но требует противоположные полярности двух операндов. Оба способа иллюстрируются рис. 8.38, б.

**Последовательный поразрядный компаратор (МЗР первый).**

При сравнении величин возможны три условия:  $A$  больше  $B$ ,  $A$  меньше  $B$  и  $A$  равно  $B$ , которые обычно шифруются двумя выходными сигналами.

Последовательный компаратор величин, начиная с МЗР, наиболее эффективно реализуется либо с помощью сдвоенного 4-канального мультиплексора и сдвоенного триггера, либо на ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ и сдвоенном триггере с входом «Разрешение», как показано на рис. 8.39, а.

При активном Высоком обозначении  $Q_1$  запускается сигналом  $A \cdot \bar{B}$ , сбрасывается при  $A \cdot B$ , и состояние триггера остается неизменным при

$$A \cdot B \text{ или } \bar{A} \cdot \bar{B} \quad (A = B).$$

$Q_2$  запускается при  $A \neq B$  и остается в неизменном состоянии при  $A = B$ .

Таким образом, если оба триггера запускаются вне сброса, то их состояние после тактирования старшего значащего разряда указывает результат сравнения. При незначительном

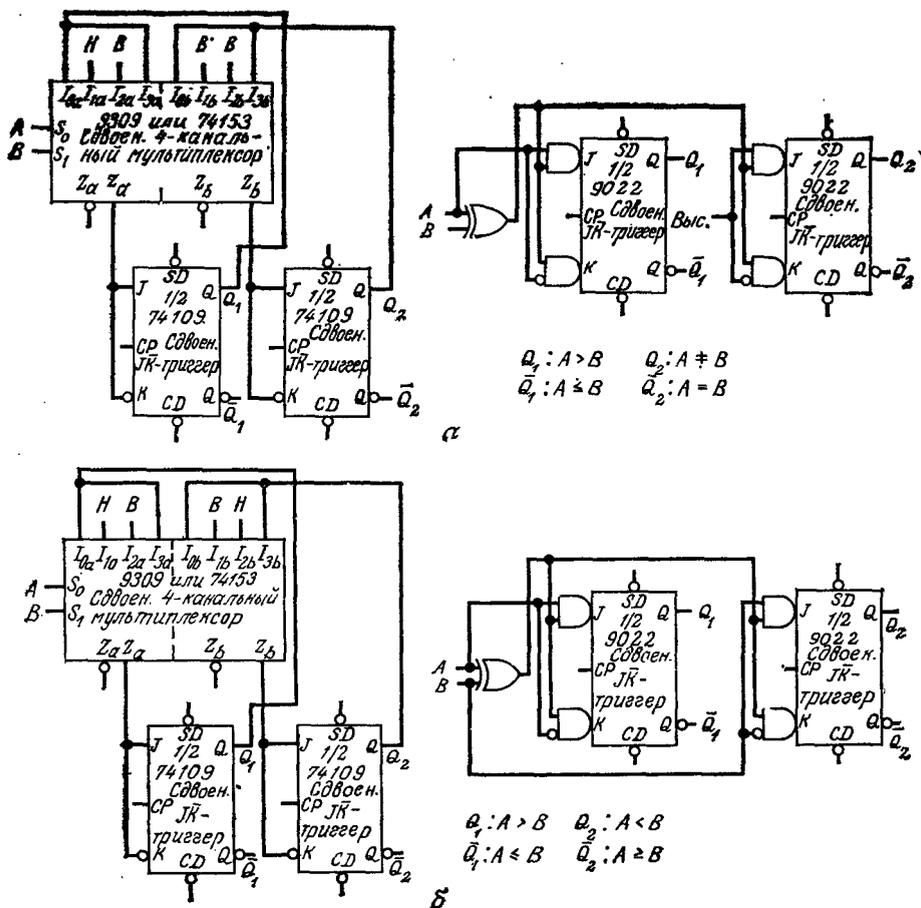


Рис. 8.39. Последовательное поразрядное сравнение — МЗР первый: основная схема (а); измененная схема (б).

видоизменении та же основная схема (рис. 8.39, б) формирует другие состояния выходов.

### Последовательный поразрядный компаратор (СЗР первый).

Сравнение величин возможно также, когда последовательные слова поступают в «обратном» порядке, начиная со старшего значащего разряда (рис. 8.40, а). В этом случае первый разряд, когда  $A$  отличается от  $B$ , определяет результат. Эта схема взводит  $Q_1$ , когда  $A \cdot \bar{B} \cdot \bar{Q}_2$ , т. е. если  $A$  больше  $B$ , и все предыдущие разряды удовлетворяли условию  $A = B$ , оставляя состояние  $Q_1$  без изменений для всех других условий.

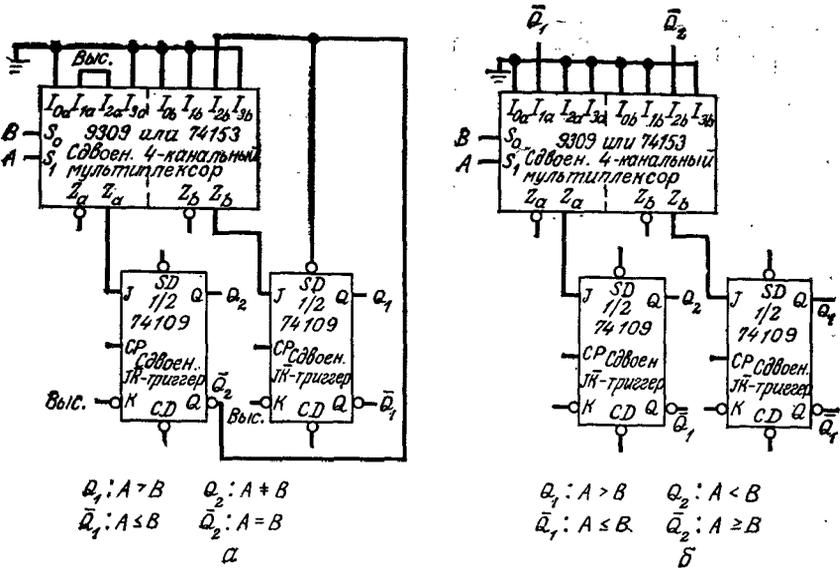


Рис. 8.40. Последовательное поразрядное сравнение — СРЗ первый: основная схема (а); измененная схема (б).

Схема взводит выход  $Q_2$ , если  $A \neq B$ , но не осуществляет сброса, пока не начнется новое сравнение очищением обоих триггеров.

Незначительное видоизменение в основном той же схемы (рис. 8.40, б) позволяет получать разные состояния выходов:

$Q_1: A$  больше  $B$ ,     $Q_2: A$  меньше  $B$ .

Высокоскоростные параллельные системы требуют непосредственно сравнения параллельно по многим разрядам. В ЭВМ эту функцию обычно выполняет арифметическо-логическое устройство. Вычитанием  $B$  от  $A$  получается отрицательный результат, если  $A$  меньше  $B$ , положительный, если  $A$  больше  $B$ , или нуль, если  $A = B$ . Если требуется изолированное параллельное сравнение, то это наиболее экономично выполняется 5-разрядным компаратором 9324 или 4-разрядным компаратором 7485.

**5-разрядный компаратор 9324.** 5-разрядный компаратор 9324 ((или расширяемый 4-разрядный компаратор) показан на рис. 8.41. Он допускает два 5-разрядных числа  $A_{0-4}$  и  $B_{0-4}$  и формирует три взаимно исключающих активных Высоких выхода:  $A$  больше  $B$ ,  $A$  меньше  $B$  и  $A$  равно  $B$ . При Высоком уровне на активном входе «Низкое Разрешение» все выходы переключаются на Низкий уровень. Задержки от операндов

входов до выходов « $A$  меньше  $B$ » и « $A$  больше  $B$ » составляют максимум 5 задержек ЛЭ или приблизительно 40 нс. Выход « $A = B$ » получается от других входов и поэтому задерживается другим ЛЭ. Микросхему 9324 можно было бы последовательным переносом расширить, как у расширяемого 4-разрядного компаратора, но, поскольку данная СИС в действительности является 5-разрядным компаратором, ее возможности могут расширяться включением параллельно, обеспечивая

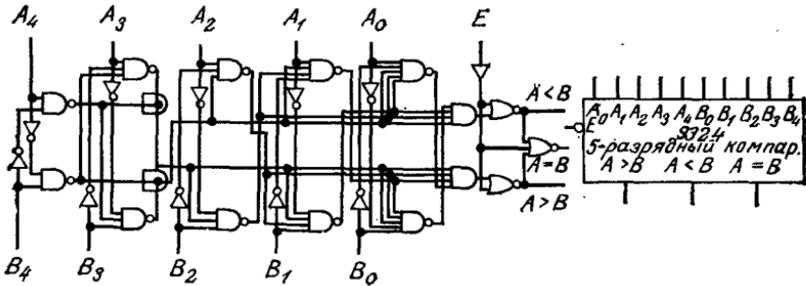


Рис. 8.41. 5-разрядный компаратор 9324.

значительно большее быстродействие без увеличения стоимости. Ряд параллельных компараторов до 25 разрядов показан на рис. 8.42.

**Обнаружение/исправление ошибок.** При передаче цифровых данных из одного места схемы в другое есть вероятность возникновения ошибок либо вследствие неисправности устройства, либо из-за помех. Существует множество путей устранения ошибок на уровне системы. Некоторые системы обнаруживают ошибки и вырабатывают требование повторения передачи данных. В других системах это невозможно выполнить или чрезвычайно дорого. В таких системах приемное оборудование должно не только обнаружить, но также исправить ошибку.

Как при обнаружении, так и исправлении ошибки полагаются на передачу избыточной информации. Это требует дополнительных разрядов данных и снижает общую эффективность передачи. В параллельных системах требуются дополнительные передатчики, провода, приемники, тогда как последовательные системы используют дополнительное время для передачи избыточной информации. Все эти методы не могут полностью устранить ошибки, но поскольку увеличивается дополнительный процент избыточных разрядов данных, или сложность обнаружения ошибки, или алгоритм коррекции, то уменьшается вероятность того, что ошибки не будут обнаружены и не будут исправлены.

**Формирование четности.** Наиболее простой и самый общий способ борьбы с ошибками состоит в добавлении одного лишнего разряда, называемого разрядом четности. Он выбирается таким образом, чтобы общее число единиц в слове (считая разряд четности) было нечетным (в нечетной системе) или четным (в четной системе). Нечетная система обычно предпочтительнее, так как она обеспечивает по крайней мере одну «1» в любом слове. На приемном конце проверяется четность слова. Если любой единственный разряд в слове был изменен, то детектор указывает на нечетность. Однако если возникает четное число ошибок, то данный простой метод не может обнаружить это. Такой метод позволяет обнаружить только одну-единственную ошибку.

В последовательном формирователе контроля четности, представленном на рис. 8.43, триггер опрокидывается при каждой «1», входящей в слово, и состояние этого триггера вносится как разряд слежения четности. В приемной части устройство проверки четности имеет эквивалентный триггер. Его состояние опрашивается после приема данных. Обе схемы легко приспособить для нечетной или четной систем контроля четности.

Для параллельных систем необходимо вырабатывать сумму по модулю 2 одновременно многих входов. Это требует матрицу каскадированных логических схем **ИСКЛЮЧАЮЩЕЕ ИЛИ**. Микросхемы 74180, 74280, 9348 и 8262 разработаны специально для данной функции. Это 8-12-входовые схемы контроля четности или генераторы, используемые в устройствах обнаружения и исправления ошибок в параллельных данных.

**Исправление ошибок кодом Хемминга.** С помощью разряда четности можно обнаружить только одиночные ошибки. Он не способен обнаружить много ошибок и не может исправить любую из этих ошибок. Единственный избыточный разряд не может нести достаточную информацию для выполнения этой функции. Однако можно добавить больше избыточной информации к данным таким образом, чтобы не только обнаружить ошибки, но и исправить их.

Слово данных, содержащее исправляющее ошибку поле избыточной информации, называется кодом Хемминга. Он использует несколько разрядов четности, формируемых и распределяемых таким образом, чтобы уникальный набор ошибок четности образовался из ошибок в любом данном положении разрядов. Например, три избыточных разряда могут иметь **восемь** разных состояний. Так как одно из этих состояний должно **указывать** на то, что «ошибка нет», другие семь состояний

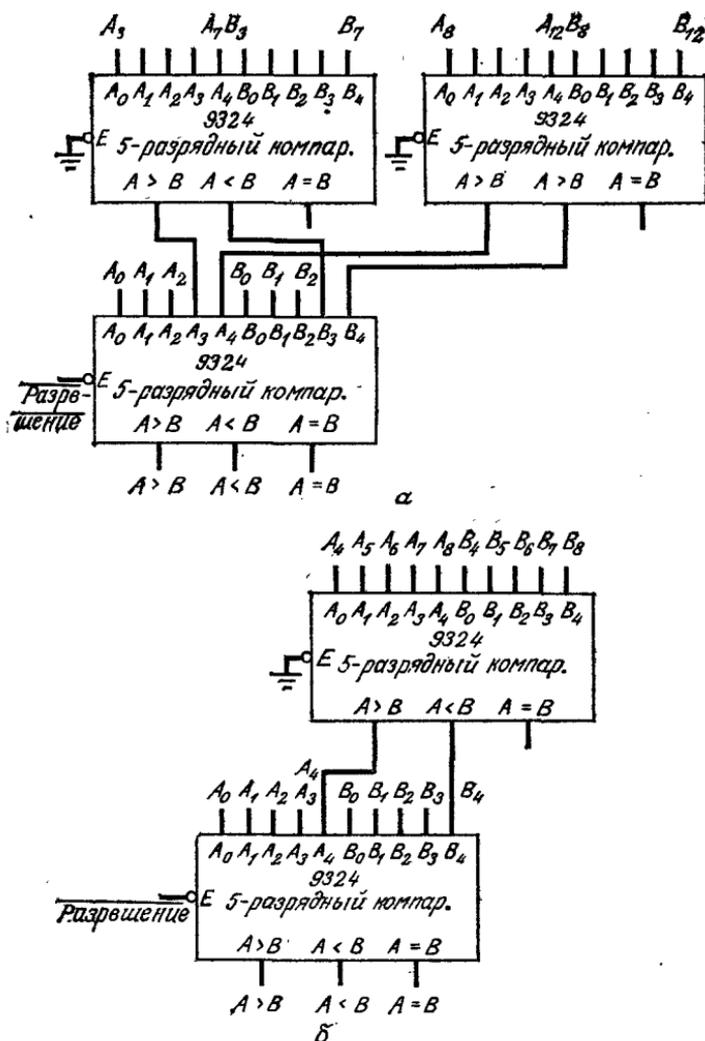


Рис. 8.42. Набор параллельных компараторов: 10—13 разрядов (а); 6—9 разрядов (б); 14—17 разрядов (в); 22—25 разрядов (г).

могут быть использованы для локализации ошибки в любом одном из семи передаваемых разрядов. Эти три передаваемых разряда являются сами избыточными разрядами, оставляя четыре разряда данных, в которых можно указать и также исправить ошибку. Кодирование этих разрядов контроля выполнено так, что диаграмма ошибок представляет двоичный адрес разряда с ошибкой. В общем, код Хемминга содержит  $(2^m - 1)$

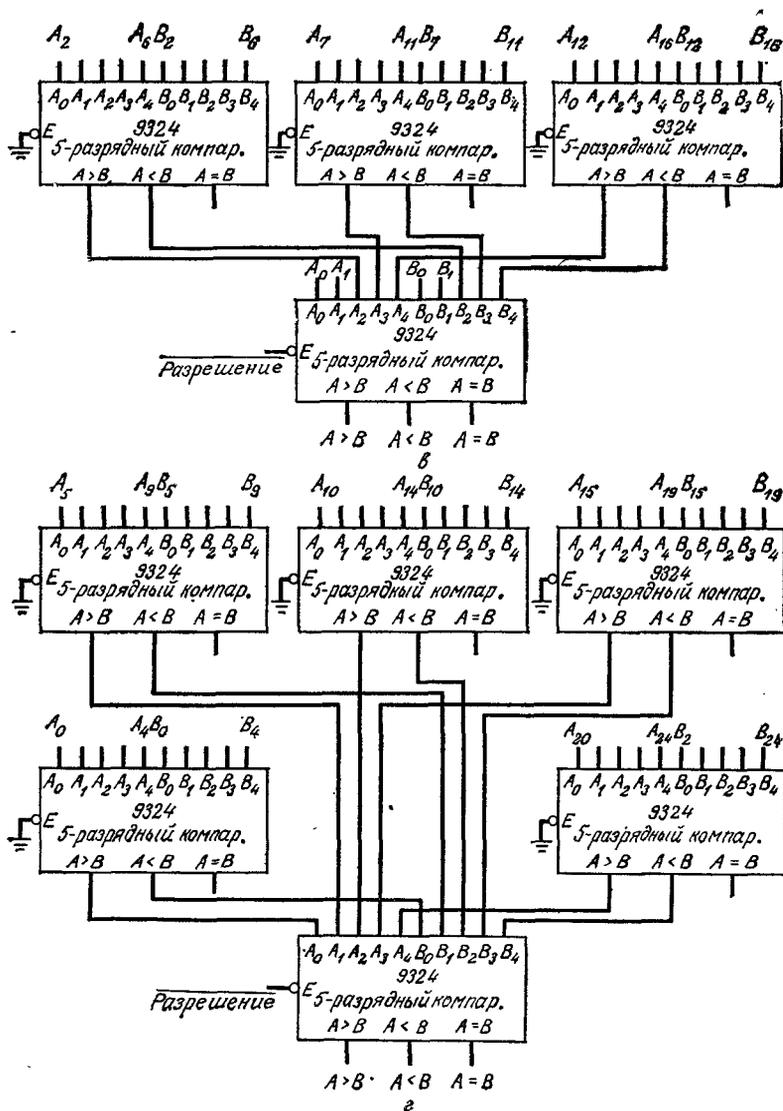


Рис. 8.42.

разряда,  $m$  из которых есть разряды Хемминга или разряды контроля, а  $2^m - m - 1$  — разряды данных, например:

Общее число двоичных разрядов	Разряды Хемминга	Разряды данных
7	3	4
15	4	11
31	5	26

Таким образом, три дополнительных разряда (Хемминга) могут обеспечить исправление ошибки 4-разрядных слов дан-

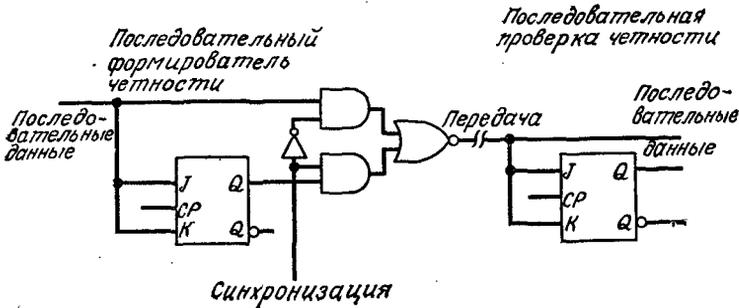


Рис. 8.43. Последовательное формирование и индикация четности.

ных. Эти семь разрядов расположены следующим образом:

$$P_0, P_1, D_0, P_2, D_1, D_2, D_3,$$

где  $D_0, D_1, D_2, D_3$  — четыре разряда данных,

$P_0$  — нечетность по разрядам  $D_0, D_1, D_3$ ;

$P_1$  — нечетность по разрядам  $D_0, D_2, D_3$ ;

$P_2$  — нечетность по разрядам  $D_1, D_2, D_3$ .

На приемном конце эти три контрольных разряда формируются снова из разрядов данных, пользуясь идентичной схемой. Затем эти три разряда сравниваются с тремя переданными разрядами. Если они все согласованы, то одиночных ошибок не было. Если они отличаются, то диаграмма рассогласованности интерпретируется как двоичный адрес разряда, в котором обнаружена ошибка.

В практической системе следует избегать такта дополнительного сравнения, но можно формировать адрес ошибки

( $E_{0-2}$ ) включением принимаемых контрольных разрядов в проверку четности:

$E_0$  — нечетность по разрядам  $P_0, D_0, D_1, D_3$ ;

$E_1$  — нечетность по разрядам  $P_1, D_0, D_2, D_3$ ;

$E_2$  — нечетность по разрядам  $P_2, D_1, D_2, D_3$ .

Этот код Хемминга может обнаруживать и исправлять единичные ошибки, но не справится с этой задачей при двойных ошибках. Он исправил бы неправильный разряд. Однако если добавить еще один общий разряд контроля, то код сможет обнаружить (но не исправить) двойные ошибки. Когда приемник находит проверку общего разряда контроля правильной и адрес ошибки нулевой, то это значит, что ошибок не было. Если проверка неверна и адрес ошибок не равен нулю, то значит, что была единственная ошибка, которая может быть исправлена. Однако, если проверка правильна, но адрес ошибки не равен нулю, тогда это указывает на то, что имела место двойная, неисправляемая ошибка.

Существуют три заказных БИС-прибора, специально разработанные для исправления одиночных ошибок и обнаружения двух ошибок с помощью кода Хемминга.

64-штырьковая микросхема MB1412A фирмы Fujitsu работает на 8 разрядов с возможностью расширения до 64 разрядов.

48-штырьковая микросхема AMD 8160 работает на 16 разрядов с расширением до 32 и 64 разрядов. Она оперирует байтами и имеет выходы признаков для расположения ошибок, а также диагностические режимы для проверки памяти.

28-штырьковая микросхема TI74630 работает с 16-разрядными данными. Она не рассчитана на работу с байтами, и в ней отсутствуют выходы признаков и диагностика, предусмотренные в микросхеме 8160.

С более детальной информацией по указанным типам интегральных схем можно ознакомиться в материалах фирм-изготовителей: Fujitsu America, Santa Clara, Calif.; Advanced, Micro Devices, Sunnyvale, Calif.; Texas Instruments, Inc., Dallas, Tex..

**Преобразование кодов.** Числа можно представлять многими разновидностями кодов. Двоичный код наиболее естественный, самый простой и один из наиболее часто используемых в вычислительных системах высокого быстродействия. Для удобства часто код группируется в трехразрядные группы (восьмеричный код) или в 4-разрядные группы (шестнадцатеричный код), но так как они всего лишь разные способы интерпретации бинарного кода, то все его признаки сохраняются.

К сожалению, система различных счислений, основанная на числе 10, ежедневно используется, а также для специальных целей используются смешанные системы счисления (время, углы и т. д.). Это создало необходимость в схемах преобразователей двоичного кода в двоично-десятичный код и двоично-десятичного кода в двоичный.

Число входящих разрядов и чисел, время преобразования и количество основных логических схем (возможно, даже и микропрограммируемых логических схем) в системе являются важными факторами при выборе одного или многих существующих методов преобразования кодов.

Любой произвольный код может быть преобразован в любой другой код с помощью постоянного запоминающего устройства (ПЗУ) как поисковой таблицы. Этот метод характеризуется высоким быстродействием при использовании биполярных ПЗУ, однако в большинстве случаев он неоправданно дорогой, так как большинство кодов обладает определенной регулярностью. Применение нескольких дешевых СИС для той же цели может дать преимущество при данной регулярности и обеспечить получение более экономичного решения вопроса.

Для высокоскоростного параллельного преобразования двоично-десятичного кода в двоичный код используются двоичные сумматоры. Каждый разряд двоично-десятичного числа можно выразить двоичным числом, а сумма последних представляет собой двоичный эквивалент двоично-десятичного числа.

**Преобразователь двузначного двоично-десятичного числа в 7-разрядное двоичное число с помощью сумматоров.** Преобразование двузначного двоично-десятичного числа в 7-разрядное двоичное число просто и экономично выполняется двумя 4-разрядными сумматорами. Необходимые соединения определяются прежде всего выражением каждого из весомазначных двоично-десятичных разрядов через числа, являющиеся разными степенями 2:

$$80 = 64 + 16 = 2^6 + 2^4,$$

$$40 = 32 + 8 = 2^5 + 2^3 \text{ и т. д.}$$

Располагая двоично-десятичные и двоичные числа в упорядоченные ряды, как это показано в табл. 8.3, легко увидеть, какие из двоично-десятичных входов должны быть просуммированы для получения различных двоичных выходов. Например, выход  $2^0$  соответствует младшему значащему разряду двоично-десятичного знака единиц, в то время как для получения выхода  $2^1$  необходимо просуммировать входы 2 и 10. Заметим, что сумма  $2^3$  имеет более двух входов (8, 10 и 40) и поэтому не может быть реализована одиночным каскадом сумматора,

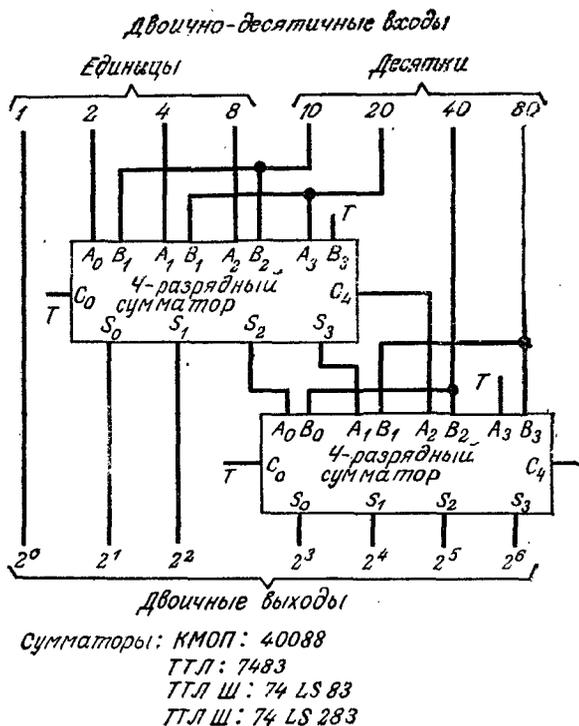


Рис. 8.44. Преобразование двузначного двоично-десятичного числа в двоичное.

Таким образом, для выхода  $2^3$  сумма частично образуется в первом сумматоре и завершается во втором, как показано на рис. 8.44. Входы, отмеченные через Т, должны иметь обозначение Низкий при активных Высоких входах и обозначение Высокий при активных Низких входах.

**Преобразователь трехзначного двоично-десятичного числа в 10-разрядное двоичное число.** Параллельный преобразователь двоично-десятичного кода в двоичный, показанный на рис. 8.45, использует четыре 4-разрядных сумматора со сквозным переносом 7483 для суммирования всех двоичных эквивалентов 12 разрядов в трехзначном двоично-десятичном числе и формирует 10-разрядное двоичное число.

Как показано в табл. 8.3, есть четыре входа для двоичной восьмерки. Это требует значительно более сложной структуры сумматора, но поскольку двоично-десятичные разряды веса четырех и восьми взаимно исключают, то они могут быть включены через схему ИЛИ за пределами рядов сумматора и

Таблица 8.3. Двоично-десятичное преобразование в двоичное на сумматорах

ДДК	Десятичные													
	$2^0$	$2^1$	$2^2$	$2^3$	$2^4$	$2^5$	$2^6$	$2^7$	$2^8$	$2^9$	$2^{10}$	$2^{11}$	$2^{12}$	$2^{13}$
	(1)	(2)	(4)	(8)	(16)	(32)	(64)	(128)	(256)	(512)	(1024)	(2048)	(4096)	(8192)
1	X													
2		X												
4			X											
8				X										
10		X			X									
20			X			X								
40				X			X							
80					X		X							
100			X			X	X							
200				X			X	X						
400					X		X		X					
800						X		X	X					
1000			X		X	X	X	X	X	X				
2000				X		X	X	X	X	X	X			
4000					X		X	X	X	X	X	X		
8000						X		X	X	X	X	X	X	

восьмерка может быть разделена на две четверки. Сумматоры с ускоренным переносом можно использовать для более быстрой работы. Этот метод имеет смысл использовать для трех—четырёх значащих цифр (четыре цифры требуют 10 сумматоров). Сверх этого сложность структуры сумматора является препятствием.

**Пример 8.6. Индикаторный дешифратор 8-разрядного двоичного кода в 3-значный десятичный.** Распространение 8-разрядных микропроцессоров породило спрос на индикаторные преобразователи 8-разрядного двоичного кода в десятичный, так как по сравнению с 8-разрядным словом 3-значное число не только проще считать, интерпретировать и запоминать, но оно также требует меньше места на передней панели прибора. Простота схемы является желательным фактором для выполнения этого преобразования.

**Решение.** ПЗУ и ППЗУ особенно хорошо подходят для такого преобразования кодов, но грубый расчет показывает, что потребовалось бы ПЗУ  $256 \times X \times 10$  плюс три 7-сегментных дешифратора/формирователя. Схема, показанная на рис. 8.46, позволяет получить тот же результат только на одном ППЗУ  $256 \times 4$ , на трех 7-сегментных дешифраторах/формирователях с входными фиксаторами-зашелками (9368 или 9374) и на двух корпусах логических элементов.

Общее число разрядов в ППЗУ уменьшается исключением младшего значащего разряда при преобразовании кодов ( $M3P_{вх} = M3P_{вых}$ ) и путем ком-

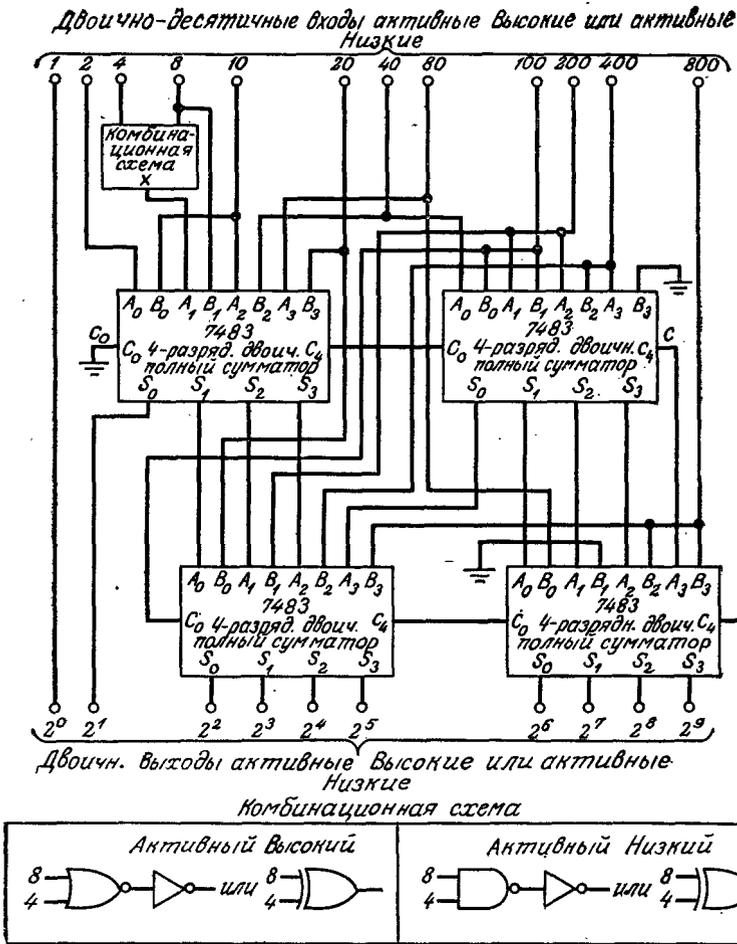


Рис. 8.45. Параллельный преобразователь двоично-десятичного кода в двоичный.

бинации входа  $I_7$  с одним выходом ППЗУ для формирования трех возможных величин «сотен» информации согласно малой таблице истинности. Этим уменьшаются требования по объему ППЗУ до  $128 \times (3 + 4 + 1)$  разрядов.

Такого устройства нет в продаже, но ППЗУ  $256 \times 4$  можно использовать в схеме временного уплотнения, применяя фиксаторы микросхем 9368 или 9374 для мультиплексирования выходной информации ППЗУ. Подробности показаны на схеме.

**Последовательный преобразователь двоично-десятичного кода в двоичный.** Двоичный эквивалент двоично-десятичного числа формируется по хорошо известному алгоритму путем

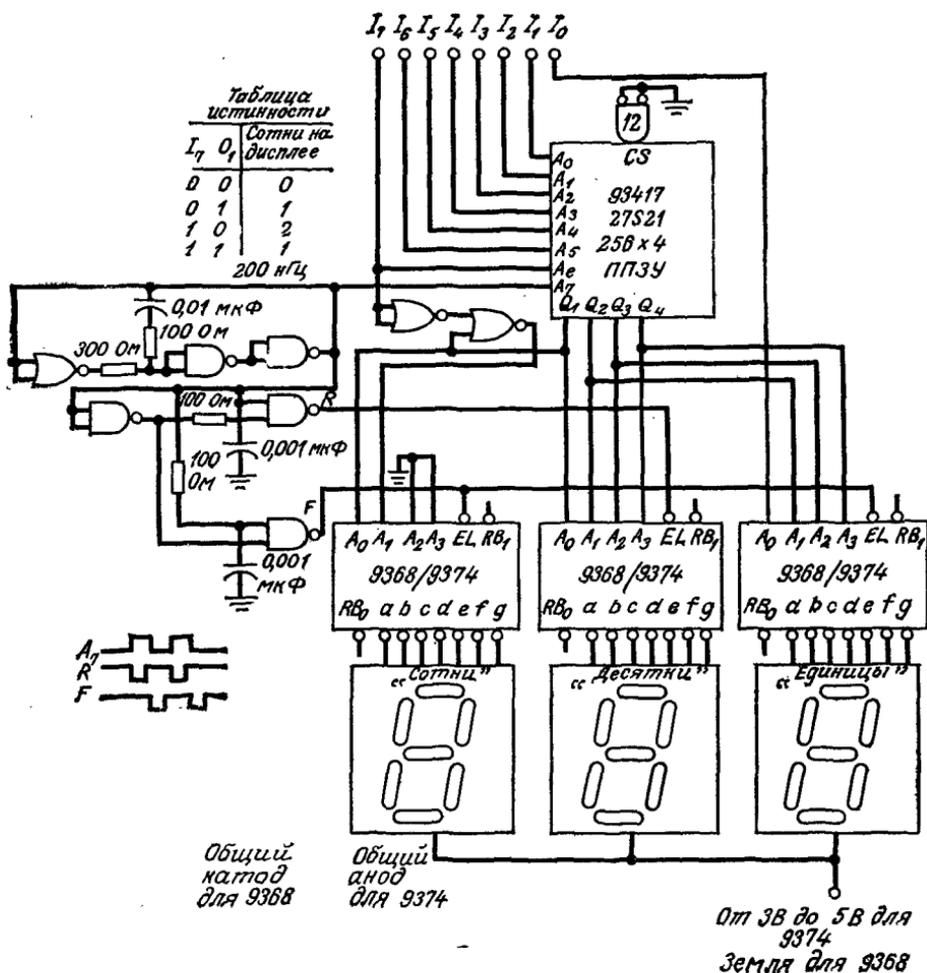


Рис. 8.46. Индикаторный дешифратор 8-разрядного двоичного кода в 3-значный десятичный код.

повторяемого деления числа на два. Такая последовательность формируемых значений с младших значащих разрядов является искомым двоичным выходом, начиная с младшего значащего. Этот алгоритм можно осуществить с помощью сдвиговых регистров 74195 и некоторых логических схем или сумматоров, как показано на рис. 8.47.

Когда двоично-десятичное число вводится в регистр сдвига 74195 с МЗР в каскаде  $Q_3$ , это число сдвигом вправо эффективно делится на два. Возникает задача, если МЗР более зна-

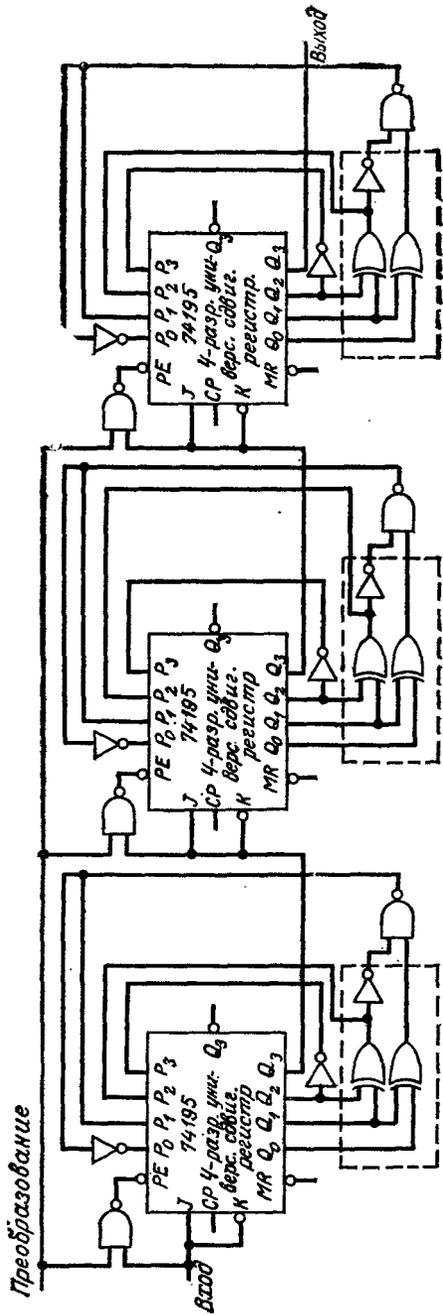


Рис. 8.47. Последовательный преобразователь двоично-десятичного кода в двоичный.

чащего числа — единицы, подразумевая 10 по сравнению с первым числом. Сдвиг этой единицы в положение  $Q_0$  приводит к изменению десяти в восемь вместо его деления на два. Для исправления этого нужно вычесть три из нового содержимого регистра 74195. Показанная схема обеспечивает выполнение данного алгоритма с минимизированной логикой, пользуясь параллельными входами микросхемы 74195 для данного исправления ошибки. Это приводит к преобразованию 4-значного двоично-десятичного числа (меньше 10 000) в его 14-разрядный двоичный эквивалент. Работа начинается разрядно-последовательным сдвигом в трех младших двоично-десятичных значащих цифрах (начиная с МЗР младшей значащей цифры). При этом потенциал на входе «Преобразование» Низкий. Преобразование в действительности начинается после того, как внесены три цифры и МЗР старшей значащей цифры подается на последовательный вход. В этот момент потенциал на входе «Преобразование» делается Высоким, этим приводя в активное состояние схемы коррекции всякий раз, когда имеется единица для занесения в любой из регистров. Следующие 14 тактовых импульсов сбрасывают на выход двоичный результат, начиная с МЗР. Данную схему можно использовать для любого числа цифр. При этом для каждой десятичной цифры, за исключением старшей значащей цифры, требуется только один 4-разрядный сдвиговый регистр со схемой преобразования.

**Поразрядный преобразователь двоичного кода в двоично-десятичный.** Для преобразования двоичного кода в двоично-десятичный используется обратный алгоритм преобразования двоично-десятичного кода в двоичный. Двоичное слово, начиная со старшего значащего разряда, вводится в сдвиговый регистр, состоящий из нескольких соединенных последовательно микросхем 74195. Каждый сдвиг удваивает содержимое регистров, выраженное в двоично-десятичном коде. Поэтому требуется коррекция всякий раз, когда любой из 4-разрядных регистров содержит число больше чем четыре, которое при сдвиге вырабатывает неправильный код. Эта коррекция выполняется добавлением трех к содержимому регистра и введением суммы в параллельные входы данных, сдвигая на один разряд вниз. Прибавляя 11 и затем игнорируя старший значащий разряд, тот же 4-разрядный сумматор также показывает, нужна коррекция или нет. Двоичное число полностью преобразуется, когда введен его МЗР, но сдвиговый регистр должен быть достаточно длинным, чтобы вместить двоично-десятичный результат, который всегда длиннее, чем двоичное число. Данная схема может быть использована для любого числа разрядов и цифр. Для этого требуются только один 4-разрядный сдвиговый регистр 74195, один 4-разрядный сумматор 7483 и один инвертор

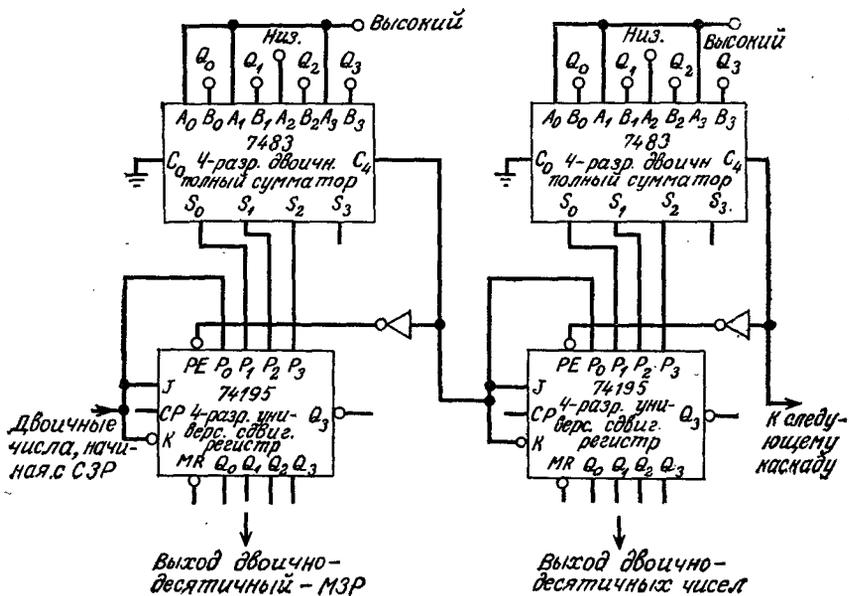


Рис. 8.48. Поразрядный преобразователь двоичного кода в двоично-десятичный.

для каждой конечной двоично-десятичной цифры. Данное устройство показано на рис. 8.48.

**Преобразования с кодом Грея.** Двоичные коды не особенно подходят для электрических или электрооптических кодирующих систем (шифраторы угла отклонения и т. п.) потому, что передвижение из одного состояния в следующее часто приводит к изменению более чем на один разряд в двоичном числе (двоичный код для чисел от семи до восьми изменяется с 0111 в 1000). Такие разрядные изменения реально никогда не происходят одновременно, поэтому кодирующее устройство вырабатывает ошибочные переходные коды при переключениях с одного положения в другое. Данная проблема устраняется с помощью кода Грея, при котором между смежными состояниями изменяется только один разряд. Код Грея не является весо-значным и не годится для других применений. Данный код должен быть преобразован в коды двоичный или двоично-десятичный до выполнения любых арифметических операций. Код Грея сравнивается с двоичным кодом в табл. 8.4.

При последовательном преобразовании кода Грея в двоичный каждая единица вызывает переборс триггера в другое состояние, тем самым осуществляя преобразование.

Таблица 8.4. Сравнение кодов

Десятичный код	Двоичный код	Код Грея	Двоичный код с избытком 3	Код Грея с избытком 3
0	0000	0000	0011	0010
1	0001	0001	0100	0110
2	0010	0011	0101	0111
3	0011	0010	0110	0101
4	0100	0110	0111	0100
5	0101	0111	1000	1100
6	0110	0101	1001	1101
7	0111	0100	1010	1111
8	1000	1100	1011	1110
9	1001	1101	1100	1010
10	1010	1111		
11	1011	1110		
12	1100	1010		
13	1101	1011		
14	1110	1001		
15	1111	1000		

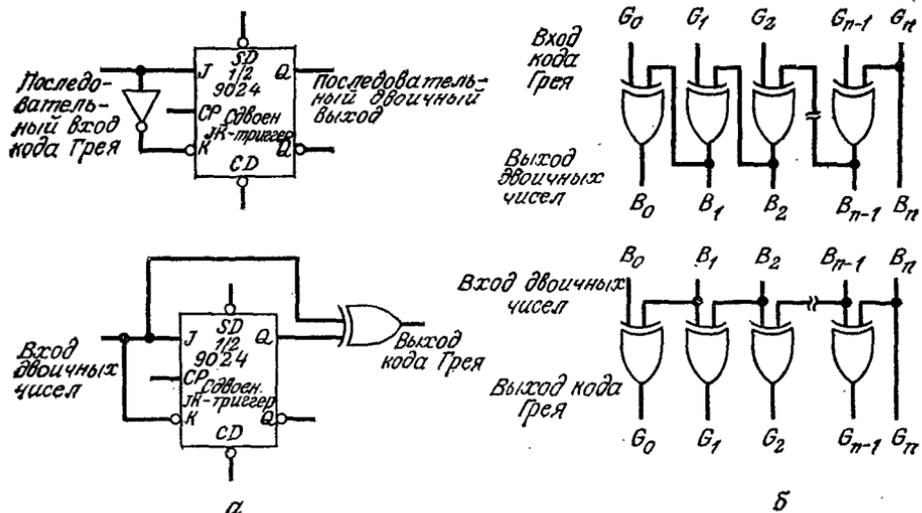


Рис. 8.49. Преобразования кода Грея: последовательное, начиная с самого старшего разряда (а); параллельное (б).

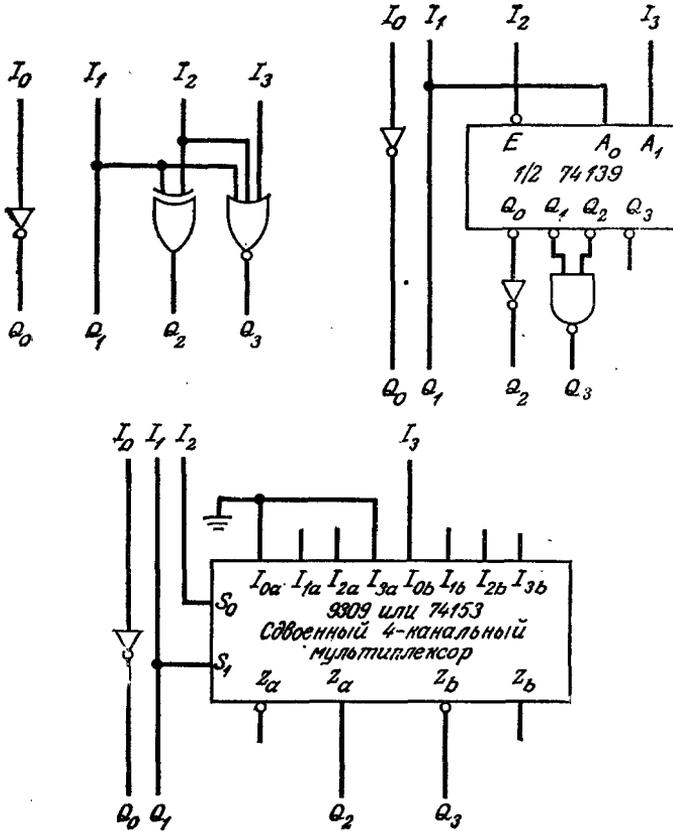


Рис. 8.50. Формирование дополнения до девяти.

Однако старший значащий разряд должен быть подан первым. Параллельное преобразование кода Грея в двоичный выполняется последовательно включенными ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ. Эти схемы показаны на рис. 8.49.

При последовательном преобразовании двоичного кода в код Грея триггер действует как 1-разрядный элемент задержки и ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ используется между настоящим и предыдущим двоичными разрядами. Заметим, что в данном случае так же, как и при последовательном преобразовании кода Грея в двоичный, старший значащий разряд должен идти сначала. Параллельное преобразование двоичного кода в код Грея выполняется последовательно включенными ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ.

Для десятичных систем применяют код Грея, с избытком 3, так как этому коду свойственна особенность, заключающаяся

в изменении только на один разряд в данный момент времени, даже при переходе от девяти к нулю. Код Грея с избытком 3 вырабатывается или выделяется тем же способом, что и коды Грея, но к двоичному числу прибавляется 3 для преобразования двоичного кода в код с избытком 3. При преобразовании

$I_0$	$I_1$	$I_2$	$I_3$	Дополнение	$Q_0$	$Q_1$	$Q_2$	$Q_3$
X	X	X	X	Н	$=I_0=I_1=I_2=I_3$			
Н	Н	Н	Н	В	Н	Н	Н	В
В	Н	Н	Н	В	Н	Н	Н	В
Н	В	Н	Н	В	В	В	В	Н
В	В	Н	Н	В	Н	В	В	Н
Н	Н	В	Н	В	В	Н	В	Н
В	Н	В	Н	В	Н	Н	В	Н
Н	В	В	Н	В	В	В	Н	Н
В	В	В	Н	В	Н	В	Н	Н
Н	Н	Н	В	В	В	Н	Н	Н
В	Н	Н	В	В	Н	Н	Н	Н

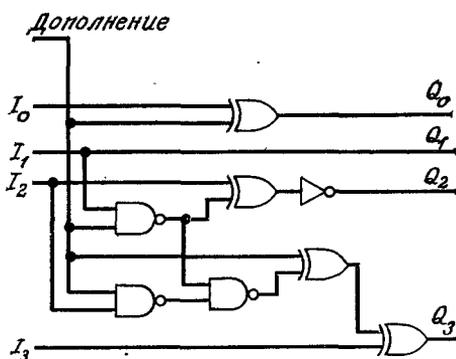


Рис. 8.51. Управляемая схема образования дополнения по девяти на двух блоках ЛЭ.

кода с избытком 3 в двоичный от двоичного числа вычитается три (т. е. добавляется двоичное число 13).

**Формирование дополнения до девяти.** Дополнение до единицы двоичного числа легко формируется путем инверсии каждого двоичного разряда. Его эквивалент в десятичной системе — дополнение до девяти — не так просто получить. На рис. 8.50 показаны три схемы, которые преобразуют 1-значный двоично-десятичный в дополнение до девяти. В них использовано по одному эквивалентному ЛЭ или одной СИС на цифру (декаду). Управляемая схема дополнения до девяти на рис. 8.51 использует два блока ЛЭ и либо формирует дополнение до девяти, либо пропускает входные двоично-десятичные данные без изменений.

### 8.3. ПОСЛЕДОВАТЕЛЬНОСТНЫЕ СХЕМЫ

#### 8.3а. Триггеры

Триггеры являются наиболее простыми элементами памяти. Базовая схема триггера состоит из двух перекрестно-связанных логических элементов, обычно И-НЕ. На рис. 8.52 показаны три вида этих схем.

Низкий уровень потенциала на входе  $\bar{S}$  базовой схемы триггера, показанного на рис. 8.52, а, устанавливает его в состояние, при котором на выходах следующие потенциалы:

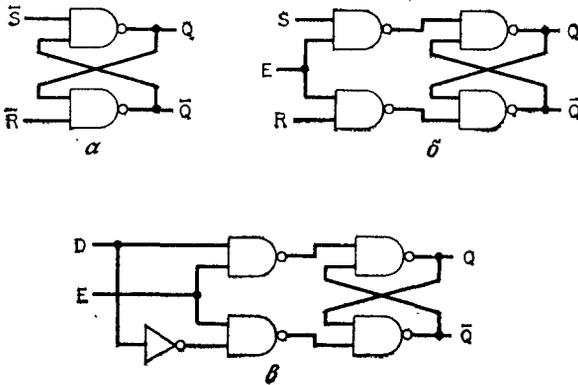


Рис. 8.52. Триггеры: базовый триггер (а); стробируемый триггер (б); D-триггер (в).

$Q$  — Высокий, а  $\bar{Q}$  — Низкий. Низкий уровень потенциала на входе  $\bar{R}$  осуществляет сброс. При условии когда на оба входа подан Высокий уровень, триггер остается в исходном состоянии. Использование двух дополнительных ЛЭ, как показано на рис. 8.52, б, триггер можно стробировать или отпирать (разрешать). При Высоком потенциале на входе  $E$  («Разрешение») входы  $R$  и  $S$  управляют триггером. Когда  $E$  Низкий, триггер не реагирует на входные сигналы.

Формируя  $R = \bar{S}$  (используя дополнительный инвертор), триггер преобразуется в  $D$ -тип, который показан на рис. 8.52, в. Выход  $Q$  повторяет сигналы входа  $D$  при Высоком входе  $E$ , но при входе  $E$  Низком состояние триггера остается неизменным.

Триггеры обладают свойством прозрачности, т. е. в состоянии «Разрешение» выходы изменяются при изменении входов. Поэтому такие триггеры не должны использоваться там, где имеется обратная связь с выхода на вход триггера, так как может возникнуть неустойчивое состояние (автоколебания). В этих случаях необходимо использовать регистры.

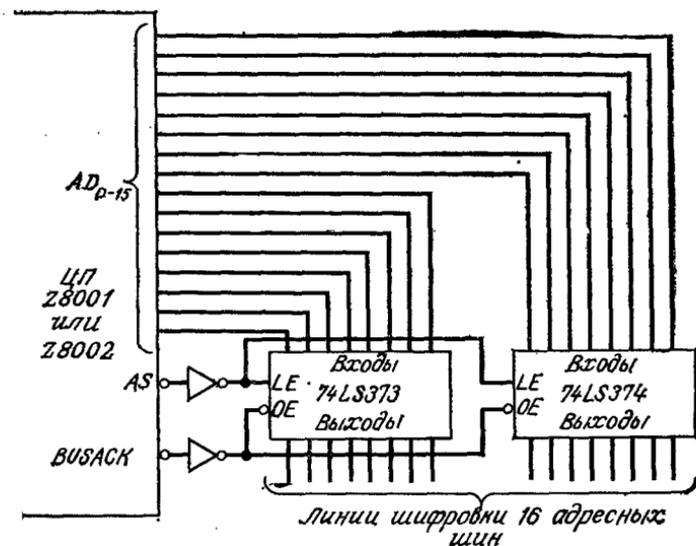


Рис. 8.53. Расшифровка адресов микропроцессора Z8000.

Триггеры применяются для получения стабильной адресной информации от уплотненных адресно/данных шин многих популярных микропроцессоров (8085, 8086, 8000).

В микропроцессоре Z8000, показанном на рис. 8.53, используется 16-разрядная шина с временным разделением Адресов/Данных, которая должна быть разделена для использования со стандартными устройствами памяти.  $\overline{AS}$  — очевидный сигнал управления привязки адресов, а два 8-разрядных регистра (на прозрачных триггерах) 74LS373 — лучшее решение для выполнения этой функции. Так как при переключении  $\overline{AS}$  на Низкий уровень адреса больше не гарантированы, то невозможно пользоваться отрицательным (задним) фронтом импульса на  $\overline{AS}$  для тактирования поступления адресов в регистры, запускаемые фронтом импульса. Передний фронт на  $\overline{AS}$  можно было бы использовать как тактовый, но он задерживает возможность передачи адресов почти на 100 нс. Применение прозрачных триггеров является наилучшим способом решения вопроса.

**Расширение нагрузочной способности микропроцессора.** Микроплата 74259 (9334) представляет собой 8-разрядный RS-триггер с индивидуальными выходами от каждого триггера, но с единственным 3-разрядным входом адресных данных. Это устройство позволяет получить более эффективную запись данных, когда параллельный вход не требуется, и может быть ис-

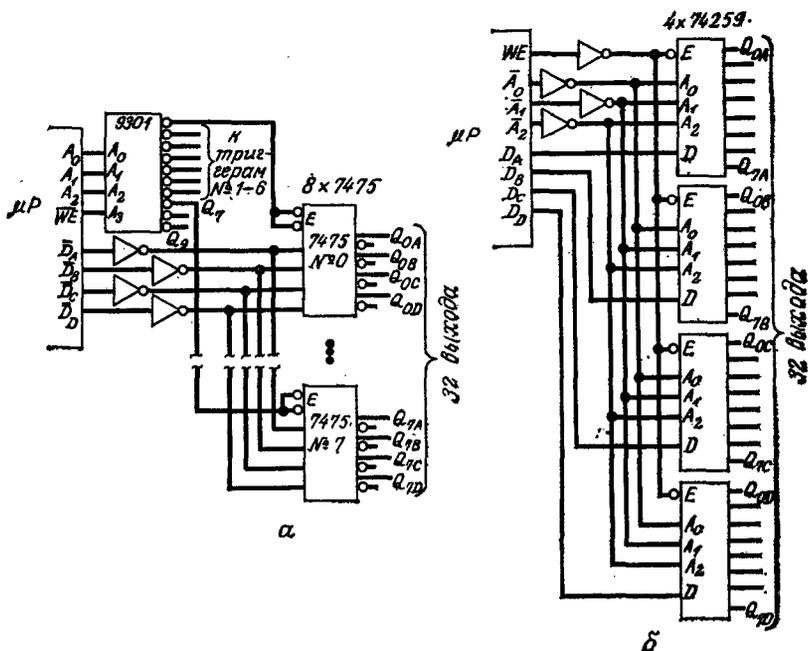


Рис. 8.54. Расширение выхода микропроцессора; классический способ (а); более эффективное решение (б).

пользовано для расширения выходных цепей микропроцессора.

Нагрузочные способности малых микропроцессорных систем часто ограничены по количеству выходных цепей и по величинам токов через них. В этих случаях классическим методом является использование некоторого количества четверок RS-триггеров, т. е. восьми микросхем 7475, управляемых четырьмя буферными выходными данными и выбранных дешифратором, как показано на рис. 8.54, а. Это позволяет расширить возможности одного микропроцессора (имеющего семь линий) до 32 ТТЛ-выходов при использовании 10 корпусов ТТЛ. Очевидно, одновременно можно изменять только выходы одного выходного комплекса, состоящего из четырех ТТЛ-выходов.

Дешевле и более компактно получается решение, которое дает те же результаты только с использованием пяти корпусов ТТЛ, показанное на рис. 8.54, б. В этой схеме использованы четыре 8-разрядных адресируемых RS-триггера 74259 и одна шестерка инверторов. Заметим, что выходы четырех схем ТТЛ, которые могут изменяться одновременно, теперь находятся в разных корпусах. Микросхема 74LS259, представляющая

собой маломощную схему Шоттки, эквивалентна КМОП-микросхеме 4724, состоящей из адресуемых  $RS$ -триггеров. Последняя не требует применения инвертора, но обладает меньшей нагрузочной способностью.

### 8.36. Регистры

Регистры являются запоминающими устройствами, которые более сложны, чем  $RS$ -триггеры. Они используют запускаемые

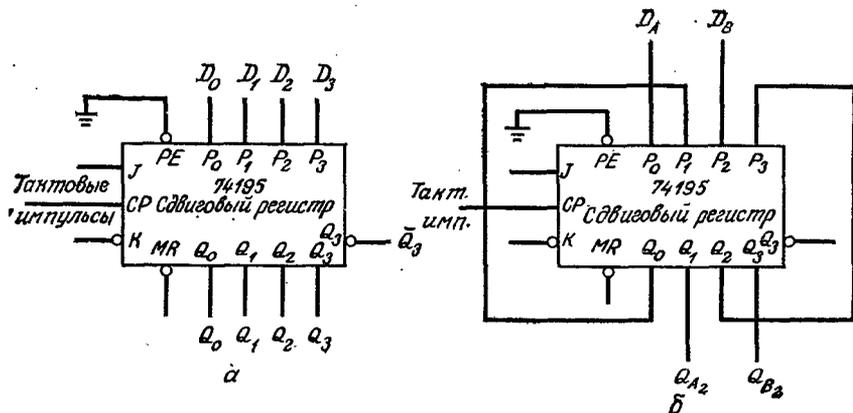


Рис. 8.55. 4-разрядный универсальный сдвиговый регистр 74195: четыре  $D$ -триггера (а); сдвоенный 2-разрядный регистр (б).

фронтом входного импульса триггеры и поэтому являются непрозрачными, т. е. обеспечивают изменение выходных напряжений при подаче фронта тактового сигнала при наличии соответствующих входных сигналов, которые присутствовали до поступления тактового импульса. Поэтому обратная связь с выходов на входы выполняется, не вызывая неустойчивого состояния. (Асинхронные входные данные регистров 7494 и 7496 не следуют данному правилу и поэтому должны использоваться более осторожно.)

Микросхема 74195 — наиболее универсальный 4-разрядный регистр. Его последовательная и параллельная работа полностью синхронизирована, кроме того, дополнительно обеспечивается гибкость работы ввиду наличия отдельных  $J$  и  $K$  последовательных входов, которые при объединении образуют  $D$ -вход. Все четыре разряда имеют выходы обеих полярностей.

**Четыре  $D$ -триггера или сдвоенный 2-разрядный регистр.** При работе микросхемы 74195 в параллельном режиме получаются

четыре *D*-триггера с общим тактированием, как показано на рис. 8.55, а. Эти четыре триггера могут быть пересоединены внешними линиями для образования комбинаций типа сдвоенной 2-разрядной конфигурации на рис. 8.55, б.

**Сдвиговый регистр влево/вправо.** Синхронно действующие параллельные входы микросхемы 7495 можно использовать для образования регистра, который сдвигает данные влево или вправо при каждом тактовом импульсе. Как показано на рис. 8.56, выходы  $Q_1$ ,  $Q_2$  и  $Q_3$  соединены со входами  $P_0$ ,

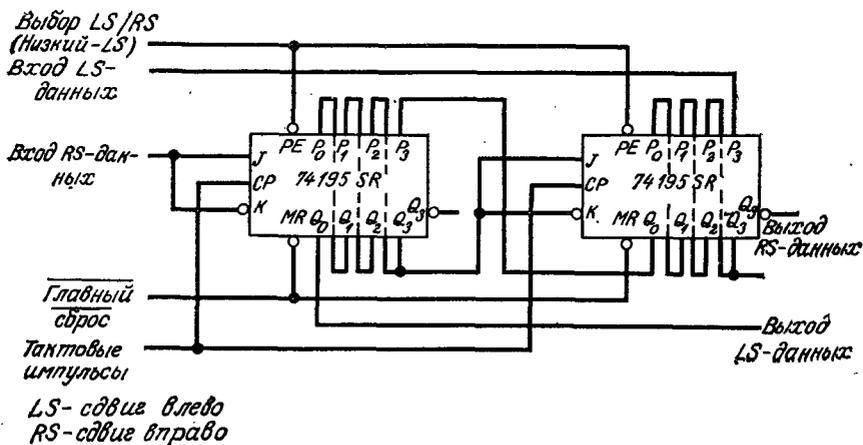


Рис. 8.56. Регистр сдвига влево/вправо (LS — сдвиг влево, RS — сдвиг вправо).

$P_1$ ,  $P_2$  так, что каждый элемент теперь сдвигает вправо, когда вход «Параллельное Разрешение» Высокий и влево, если он Низкий. Для сдвига влево  $Q_0$  является выходом последовательных данных, а  $P_3$  — их входом.

**Счет с помощью сдвиговых регистров.** 4-разрядный универсальный сдвиговый регистр 74195 можно использовать для счетных процедур различного вида. Кольцевые счетчики позволяют осуществлять помехоустойчивую дешифрацию любого отдельного состояния с одним инвертором и одним 2-входовым ЛЭ И-НЕ. Декодирование группы смежных состояний (2, 3, 4, 5, 6 или 7) одинаково просто. Неиспользованные состояния этих счетчиков неустойчивы, то есть счетчик производит реверсивное включение в свой рабочий цикл, если случайно установлен в неиспользуемое состояние (рис. 8.57).

**Кольцевые реверсивные счетчики (Джонсона или Мёбиуса).** Кольцевые реверсивные счетчики можно выполнить с помощью

регистров сдвига и мультиплексов. Отдельные или смежные состояния легко дешифруются без помех с помощью 2-входовых ЛЭ И-НЕ и инверторов. Неиспользуемые состояния также неустойчивы. Счетчики по модулю 8 и по модулю 6 представлены на рис. 8.58.

**Быстродействующий детектор направления.** Два цифровых сигнала  $A$  и  $B$  необходимы и достаточны для обнаружения и

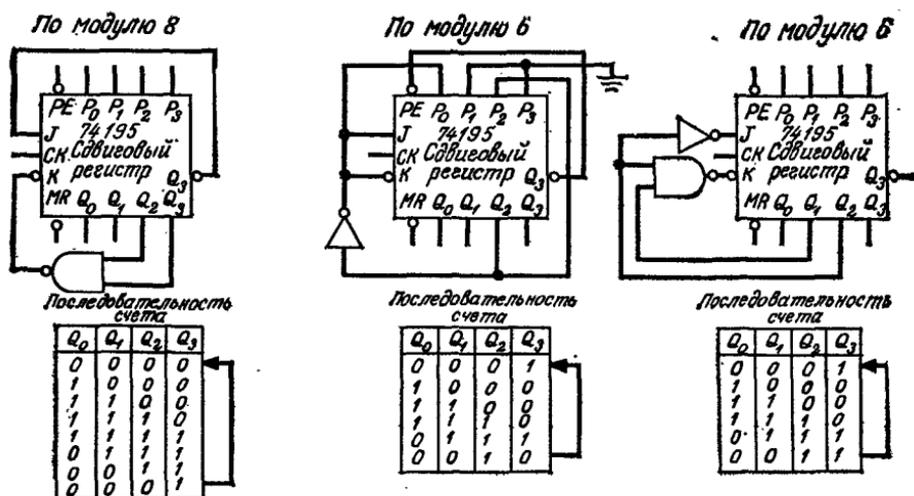


Рис. 8.57. Считывание с помощью сдвиговых регистров.

индикации направления движущегося объекта. Эти два входа могут быть взяты от напряжений, приложенных к обмоткам шагового двигателя, или могут быть сигналами двух фотоэлементов, указывающих чередование перфорированных отверстий, и т. д.

Направление движения можно выделить очень просто, предлагая к запускаемому фронтом  $D$ -триггеру один сигнал как тактирующий, другой в качестве исходных данных. Однако такому детектору свойственна задержка, достигающая до полного периода сигнала  $B$ , поэтому он плохо следит за изменениями направления движения. Этот недостаток можно исправить схемой рис. 8.59, которая обнаруживает и показывает любое изменение каждого из двух сигналов так ясно и так точно, насколько это возможно теоретически. В данной схеме использован высокоскоростной генератор для возбуждения сдвоенным 2-разрядным регистром сдвига, на который подаются входные сигналы. Имеются четыре синхронных выхода:  $A_1$  и  $A_2$  — синхронизированные эквиваленты входных сигналов;  $A_2$  и  $B_2$  —

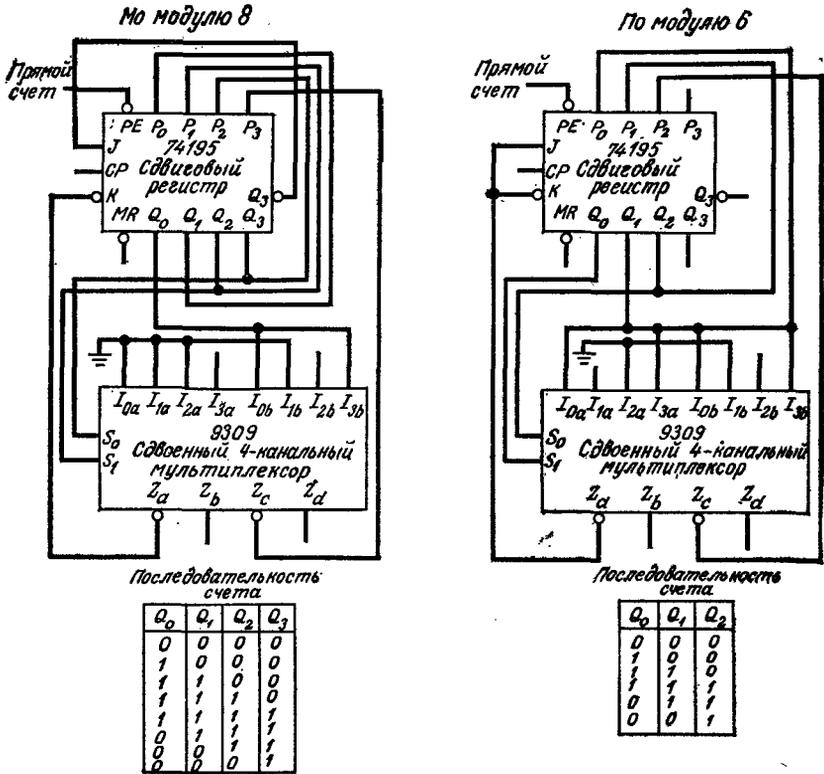


Рис. 8.58. Кольцевой реверсивный счетчик (Джонсона или Мёбиуса).

их двойники, задержанные на один период тактовых импульсов или на несколько сотен наносекунд.

Эти четыре выхода используются для определения направления следующим образом:

A <sub>1</sub>	A <sub>2</sub>	B <sub>1</sub>	B <sub>2</sub>	
Прямое				
В	Н	Н	Н	A повышается, когда B Низкий
Н	В	В	В	A падает, когда B Высокий
В	В	В	Н	B повышается, когда A Высокий
Н	Н	Н	В	B падает, когда A Низкий

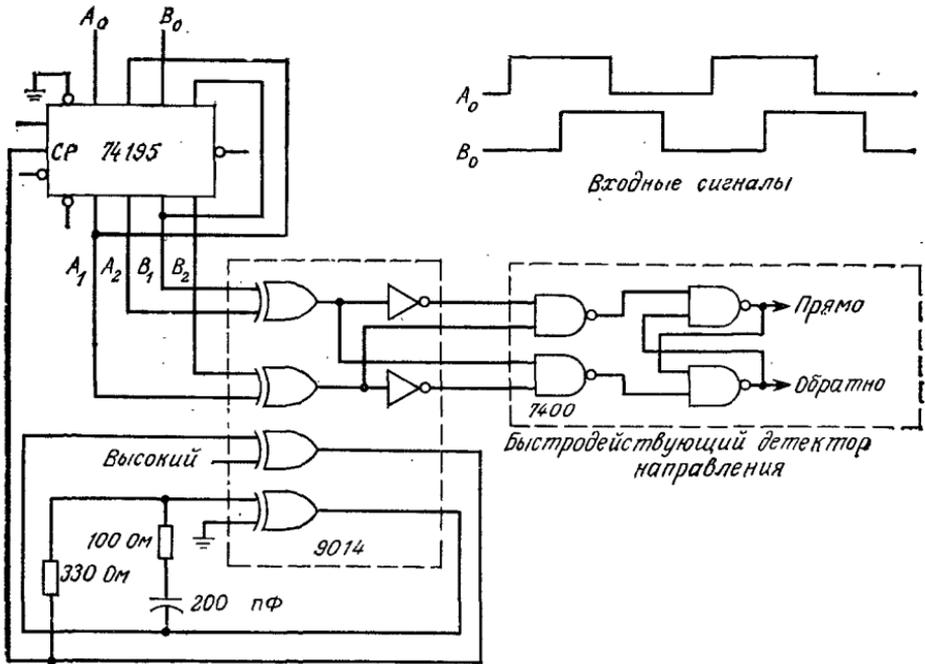


Рис. 8.59. Быстродействующий детектор направления.

Обратное

В	Н	В	В	$A$ повышается, когда $B$ Высокий
Н	В	Н	Н	$A$ спадает, когда $B$ Низкий
Н	Н	В	Н	$B$ повышается, когда $A$ Низкий
В	В	Н	В	$B$ спадает, когда $A$ Высокий

Эта на вид усложненная логика может быть очень эффективно выполнена двумя ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ и двумя И-НЕ:

$$\text{Прямо} \quad (A_1 \oplus B_2) \overline{(A_2 \oplus B_1)}$$

$$\text{Обратно} \quad \overline{(A_1 \oplus B_2)} (A_2 \oplus B_1)$$

Остальные два ЛЭ И-НЕ используются в качестве триггера записи информации по направлению движения.

**Асинхронный захват данных при независимой передаче данных.** Многие вычислительные системы, особенно компьютерные периферийные устройства, требуют запоминающего устройства, которое может принять новые входные данные, сохраняя прежнюю выходную информацию, и после передать на выход захва-

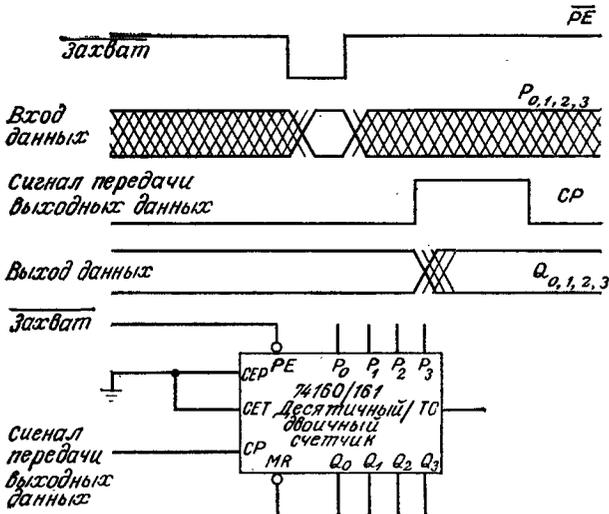


Рис. 8.60. Асинхронный захват данных с независимой передачей на выход.

ченные данные в более поздний момент времени. Длинное слово может таким образом быть составлено с помощью многократного последовательного доступа к памяти, а выходы изменяются все одновременно.

Относительно неизвестное свойство синхронных счетчиков 74160 — 74163 позволяет их использовать как 4-разрядные устройства захвата данных. Входы управления режимом SET, SER и PE не срабатывают по фронту импульсов. Данный метод показан на рис. 8.60.

Когда на входы SET и SER постоянно поданы запрещающий (Низкий) сигнал и тактовый сигнал на Низком уровне, то четыре главных триггера снимают информацию от входов данных (P), пока вход «Параллельное Разрешение» ( $\overline{PE}$ ) Низкий. При подаче на  $\overline{PE}$  Высокого уровня четыре разряда этих данных фиксируются в тех четырех главных триггерах, а четыре выхода сохраняют свои предыдущие состояния до подачи Высокого уровня входного тактового сигнала.

Между моментами времени переднего фронта импульса на  $\overline{PE}$  и передним фронтом входного тактового сигнала каждый из четырех триггеров Главных/Ведомых триггеров статично, в течение любого желательного отрезка времени, запоминает старые и новые данные. Время появления входных данных по отношению к моменту, когда вход  $\overline{PE}$  идет на Высокий, меньше 30 нс. Задержка выходного сигнала (от момента появления

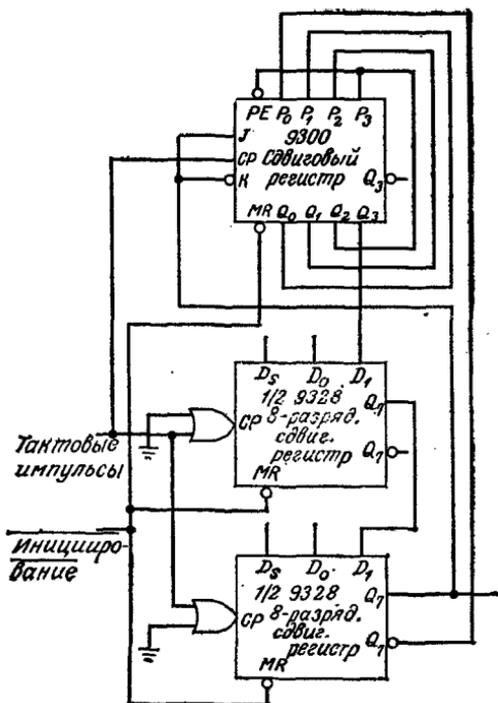


Рис. 8.61. Простой генератор псевдослучайной последовательности.

Высокого уровня тактового сигнала до изменения выходного уровня) меньше 23 нс, а длительность Высокого уровня тактового импульса должна быть 17 нс или более. Микросхемы 9310 и 9316 — оригинальные синхронные счетчики, с которых была скопирована серия 74160, — имеют то же свойство, но все счетчики серий с диодами Шоттки 74160 и маломощной серии с диодами Шоттки 9310/16 полностью запускаются фронтом и не могут быть использованы в данном специальном применении.

#### *Простой генератор псевдослучайной последовательности.*

Простой генератор псевдослучайной последовательности показан на рис. 8.61. Схема включает в себя сдвиговые регистры типа 9328 и типа 9300 (типа 74195). Рабочий цикл повторяется каждые 50 мс при тактовой частоте 20 МГц. Требуемые соединения обратной связи можно выразить следующим образом:

$$\overline{Q_2 \oplus Q_{19}} = \overline{Q_2} \overline{Q_{19}} + Q_2 Q_{19}.$$

Для обеспечения данной логики без дополнительных логических элементов  $Q_2$  соединен с входом «Параллельное Разре-

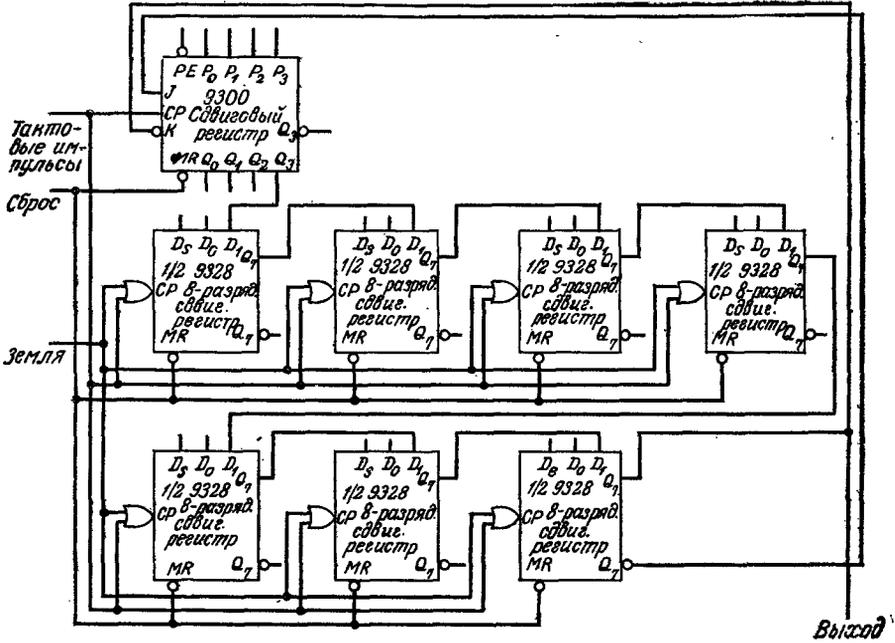


Рис. 8.62. Генератор длинных псевдослучайных последовательностей.

шение» сдвигового регистра 9300, включенного для осуществления сдвига, даже когда имеет место параллельная нагрузка. Когда  $Q_2$  Низкий, входом сдвигового регистра является  $\bar{Q}_1$ , а когда  $Q_2$  Высокий, входом является  $Q_1$  через нормальные JK-входы.

**Генератор длинных псевдослучайных последовательностей.** Микросхему 9328 можно использовать как часть длинного сдвигового счетчика для обеспечения псевдослучайной последовательности, как показано на рис. 8.62. Этот счетчик проходит через  $2^{50} - 1$  состояний, так что даже при тактовой частоте 20 МГц счетчик не повторяет свои состояния, пока не будет пройдено больше чем 18 веков.

### 8.3в. Счетчики

Счетчики, выполненные в виде СИС, обычно 4-разрядные, и в режиме разрешения приращение или уменьшение их содержания равно единице. Счетчики можно классифицировать многими способами:

**Синхронные и асинхронные.** В синхронных счетчиках все изменения возникают в результате действия одного фронта

тактового импульса, минимизируя задержку прохождения сигнала и перекос выходного импульса. В асинхронных счетчиках попроще один триггер запускает другой, вызывая значительную сквозную задержку и перекос выходного сигнала.

*Устанавливаемые и не устанавливаемые.* Устанавливаемые (или загружаемые) счетчики могут нагружаться любыми величинами. В улучшенных синхронных счетчиках эта загрузка тоже синхронная, выполняемая тем же фронтом тактового сигнала, который используется для счета.

*Прямого/обратного и только прямого счета.* Счетчики с изменением показаний в двух направлениях более универсальны, но теряют некоторые другие свойства при размещении в корпусах с 16 выводами.

*Двоичные и десятичные.* Двоичные счетчики проще, а десятичные более практичны при использовании для чтения показаний человеком.

Синхронные счетчики 74160 — 74163 (первоначально представленные микросхемами 9310 и 9316) особенно хорошо подходят для синхронного счета. Эти счетчики полностью синхронны, т. е. каждое изменение возникает по нарастающему переднему фронту тактового импульса. Даже параллельная загрузка, выполняемая при разрешающем Низком уровне на входе  $\overline{PE}$ , осуществляется синхронно. Загрузка прерывает счет.

Максимальное значение (т. е. 9 для счетчика 74160 и двоичное 15 или  $F$  для 74161) дешифруется и активирует выход ТС (Вывод Счета). Имеются два входа «Разрешение Счета».

Счетчик работает с положительным приращением, только когда на оба входа  $\overline{SER}$  (Разрешение Параллельного Счета) и  $\overline{SET}$  (Разрешение Выполнения Счета) подан Высокий потенциал. Разница в  $\overline{SER}$  и  $\overline{SET}$  заключается в том, что при Низком уровне на входе  $\overline{SET}$  на ТС устанавливается Низкий уровень, в то время как  $\overline{SER}$  не влияет на ТС. Микросхемы 74160 и 74161 имеют асинхронные входы очистки ( $\overline{MR}$ ), в то время как такие же входы для микросхем 74162 и 74163 синхронные.

*Многокаскадные синхронные счетчики.* Для многокаскадного счета все младшие значащие разряды должны быть в состоянии конца счета до того, как будет разрешена работа следующего более значащего счетчика. Счетчики 74160 и 74161 имеют внутреннюю дешифрацию условия окончания счета, которая соединена с помощью схемы И с входом  $\overline{SET}$  для формирования выхода на ТС. Это устройство, показанное на рис. 8.63, позволяет последовательно давать команды «Разрешение» путем соединения выхода ТС (сигнала «Разрешение») с входом  $\overline{SET}$  следующего каскада. Эта установка требует немного межсоединений, но имеет недостаток: цепочка счетчика полностью синхронна, но так как для передачи сигнала «Разрешение» че-

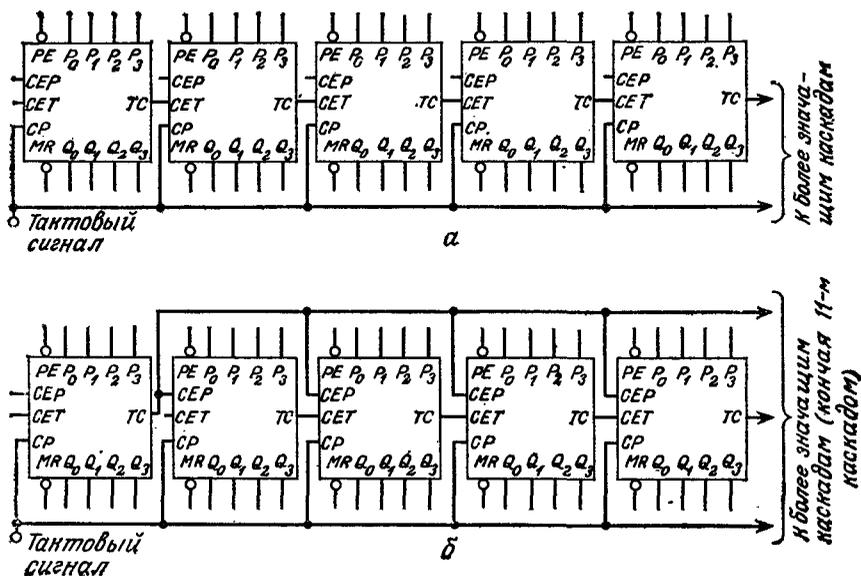


Рис. 8.63. Многокаскадный счетчик: схема медленных многокаскадных счетчиков 74160—74163 (а); схема быстродействующих многокаскадных счетчиков 74160—74163 (б).

рез все каскады счетчика требуется время, то максимальная скорость счета падает. Данный недостаток можно устранить правильным использованием входов CEP и CET. Входы CEP микросхем 74160 и 74161 внутренне связаны с помощью логического элемента И с входом CET и присоединены к входам R и S отдельных триггеров внутри счетчика. Это делает возможным создать многокаскадный счетчик, который может работать так же быстро, как отдельный каскад счетчика. Преимущество метода «Разрешение во время счета» лучше видно, если представить, что все каскады, за исключением второго и последнего, находятся в своем окончательном состоянии. Когда второй каскад продвигается к своему окончанию счета, допускается сигналу «Разрешение» достигнуть последнего каскада счетчика, и это составляет время полного периода первого счетчика. Когда вход TC первого каскада становится активным (Высоким), все входы CEP активизируются, разрешая всем каскадам производить счет при следующем тактовом импульсе.

**Многокаскадные программируемые счетчики.** В многокаскадных программируемых десятичных и двоичных счетчиках, показанных на рис. 8.64, состояние перед Предельным Счетом (ТС-1) дешифруется и активирует вход PE. Поэтому следую-

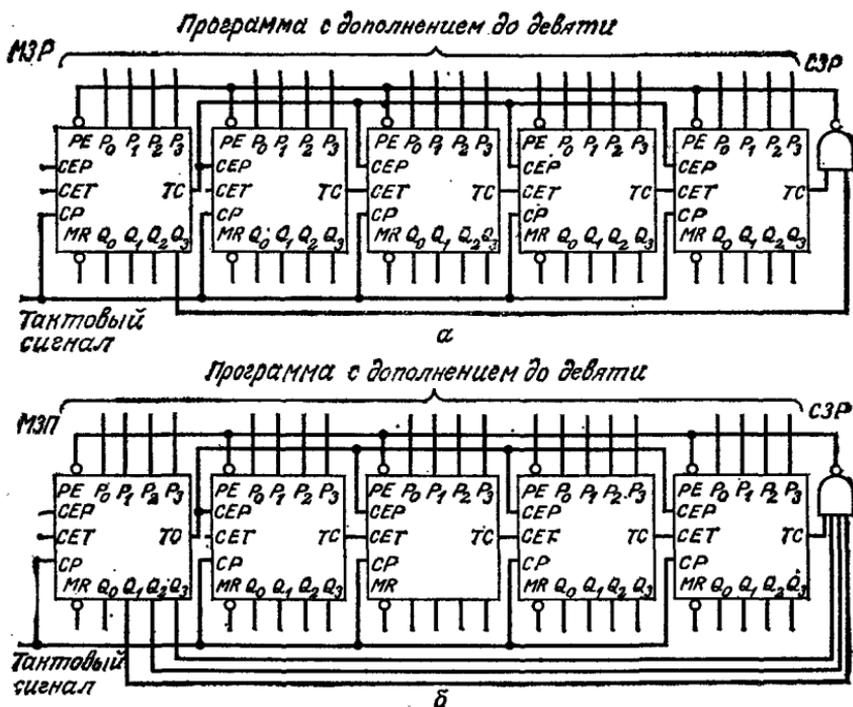


Рис. 8.64. Многокаскадные программируемые счетчики: десятичный (на основе 74160, 74162) (а); двоичный (на основе 74161, 74163) (б).

ший тактовый сигнал не наращивает счетчик до Предельного Счета (все девятки для десятичного и все единицы для двоичного счетчика), а вместо этого загружает счетчик программной величиной. Счетчики программируются с дополнениями до девяти или до единицы счетных модулей вместо более сложных дополнений до десяти и до двух, используемых в обычной практике. Максимальная частота счета лимитируется задержкой при дешифрации состояния ТС и временем установления входного сигнала РЕ. Ее можно увеличить с помощью дополнительного триггера, как показано далее.

Максимальная частота счета программируемого счетчика может быть повышена путем дешифрации состояния ТС-2 счетчика и синхронизации этого состояния в быстродействующем триггере, как это сделано в микросхеме 74S109. Данный метод иллюстрируется рис. 8.65.

Тактовый импульс, который увеличивает показание счетчика до ТС-1, также осуществляет сброс этого триггера, этим

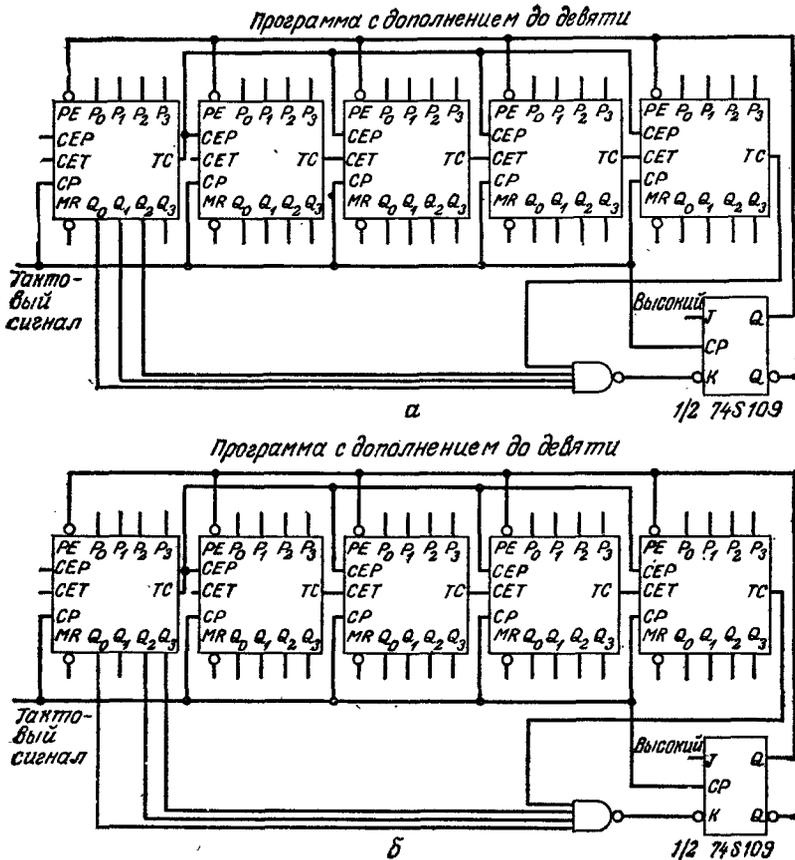
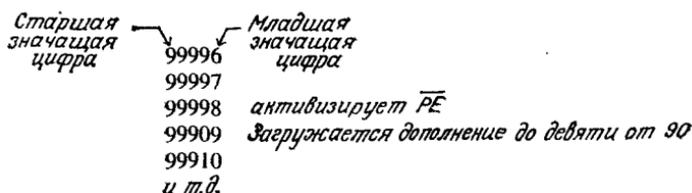


Рис. 8.65. Многокаскадные программируемые счетчики: десятичные (на основе 74160, 74162) (а); двоичные (на основе 74161, 74163) (б).

активируя вход  $\overline{PE}$ . Следующий тактовый импульс загружает счетчик программной величиной. Гарантированная частота счета может достигать 25 МГц, она ограничивается только суммой времени задержки распространения триггера  $t_{pd}$  и времени установления входных сигналов на  $\overline{PE}$ .

В программируемых счетчиках, показанных на рис. 8.64 и 8.65, может быть уменьшение максимальной скорости счета при условии, что они запрограммированы некоторыми неудобными числами, которые не обеспечивают достаточного времени для прохождения по цепочке сигнала (сквозного переноса).

Например, допустим, что двоично-десятичный счетчик запрограммирован по модулю 90. Последовательность счета будет осуществляться следующим образом:



Сквозной выход ТС от старшей значащей цифры должен пропадать в течение одного периода тактового сигнала (когда введено значение 99909).

Если период тактовых импульсов меньше, чем эта сквозная задержка, то следующий тактовый импульс производит перезагрузку и счетчик делит на неправильное число. Эта проблема преодолевается введением второго триггера, как показано на рис. 8.66.

Сдвоенный триггер обеспечивает дополнительное время, необходимое для изменения напряжения выходов ТС до Низкого уровня, так как он активирует  $\overline{PE}$ -сигнал для двух тактовых импульсов вместо одного. Два триггера образуют счетчик по модулю 3 и нормально включаются. Выход ТС-3 дешифруется и активирует вход сброса ( $K$ ) первого триггера. Следующий тактовый импульс вызывает приращение счета до ТС-2 и сбрасывает первый триггер. Это активирует входы  $\overline{PE}$  и вход сброса ( $K$ ) второго триггера. Следующий тактовый импульс загружает программное значение в счетчик и сбрасывает второй триггер. Последующий тактовый импульс снова загружает счетчик, и он устанавливает оба триггера. Следующий тактовый импульс дает приращение счетчику.

**Счетчики с выходом 50 % рабочего цикла.** Четыре схемы, которые делят на 6, 10, 12 и 14, показаны на рис. 8.67. Выход  $Q_3$  позволяет получить выход 50 % рабочего цикла. Не требуется дополнительных логических элементов, за исключением схемы деления на 14. Кроме того, все последовательности счета начинаются с 0000 и кончаются 1111, что означает еще правильную работу входа Главный Сброс ( $\overline{MR}$ ) и выхода Предельный Счет (ТС).

Синхронная параллельная загрузка микросхемы 74161 принуждает счетчик пропускать некоторые состояния, которые в других условиях он считал бы правильно. В каждой схеме один из выходов  $Q_1$  или  $Q_2$  подсоединен к активному Низкому входу «Параллельное Разрешение» ( $\overline{PE}$ ). Когда этот выход

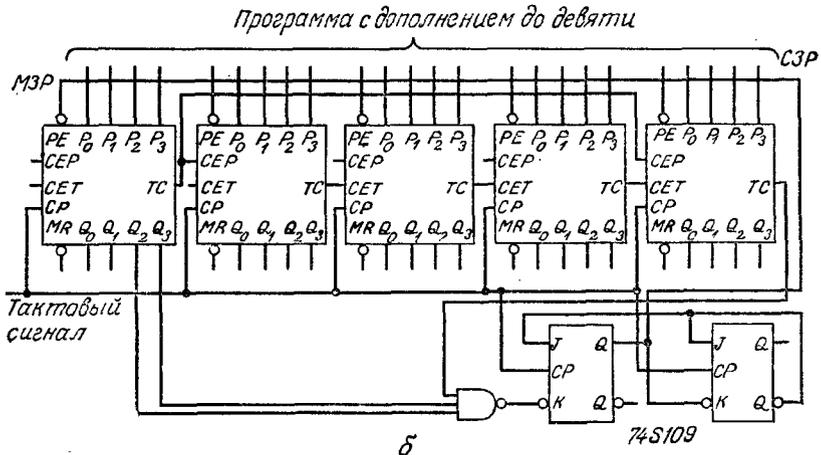
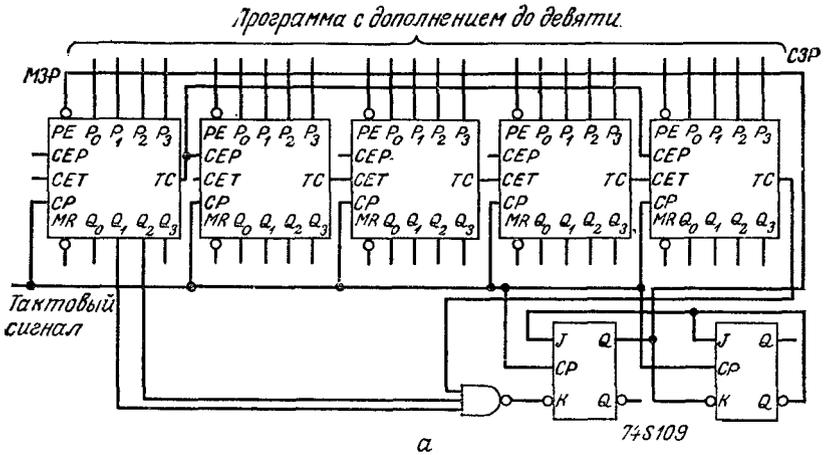


Рис. 8.66. Быстродействующие программируемые многокаскадные счетчики без ограничений программы: десятичный (на основе 74160, 74162) (а); двоичный (на основе 74161, 74163) (б).

на Низком уровне, счетчик нагружает, вместо того чтобы считать следующий тактовый импульс.

**Реверсивные счетчики 74192/74193.** Микросхема 74192 представляет собой десятичный реверсивный счетчик (прямого/обратного счета), а микросхема 74193 — реверсивный 4-разрядный двоичный счетчик. Оба прибора являются синхронными реверсивными счетчиками с двойными тактовыми импульсами с асинхронной параллельной нагрузкой, асинхронным Запрещающим Главным Сбросом и внутренней логикой Предельного Счета. Это позволяет легко осуществлять каскадное соединение

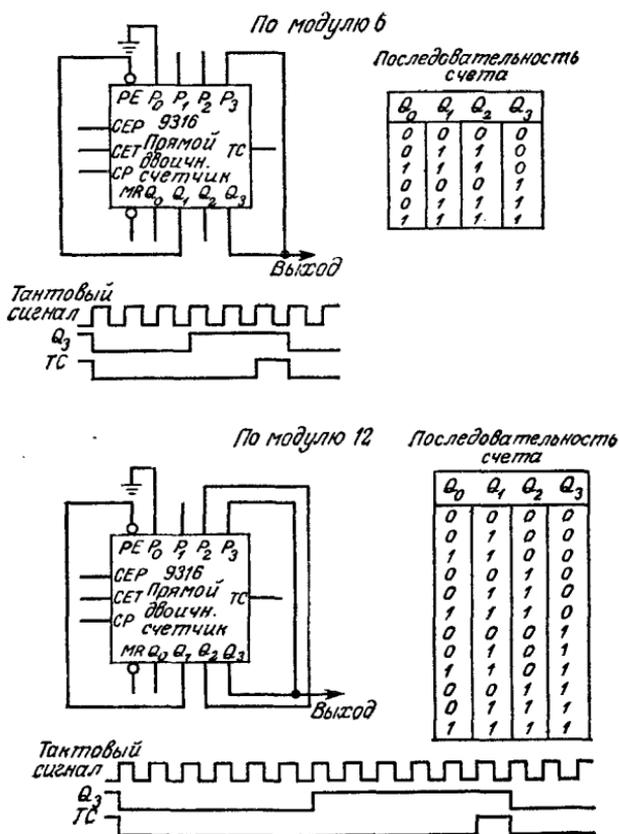


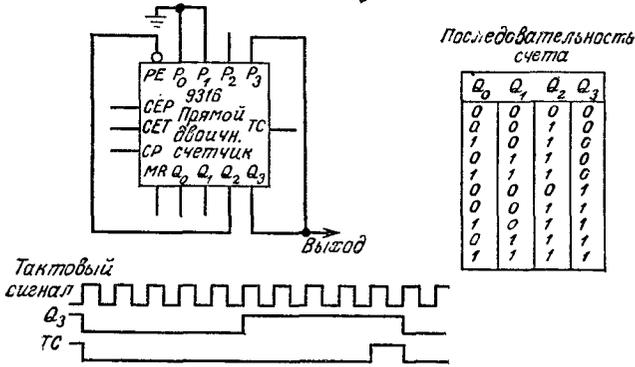
Рис. 8.67. Некоторые счетчики с выходом 50 % рабочего цикла.

счетчиков без дополнительной логики. Микросхемы 74192 и 74193 можно применять во многих случаях, требующих реверсивной работы счетчика, в частности когда в счетчик нужно ввести начальную величину и требуется работа в многокаскадном режиме.

Счетчик обеспечивает синхронную работу с изменением состояний выходов после изменения уровней с Низкого на Высокий на любом из входов тактовых импульсов — прямого счета ( $CP_U$ ) или обратного счета ( $CP_D$ ). Направление счета определяется тем входом тактовых импульсов, на который подаются импульсы, в то время как уровень на втором входе Высокий.

Микросхемы 74192 и 74193 имеют возможность осуществлять асинхронную параллельную загрузку, позволяющую предварительную установку счетчика. При Низких уровнях на

По модулю 10



По модулю 14

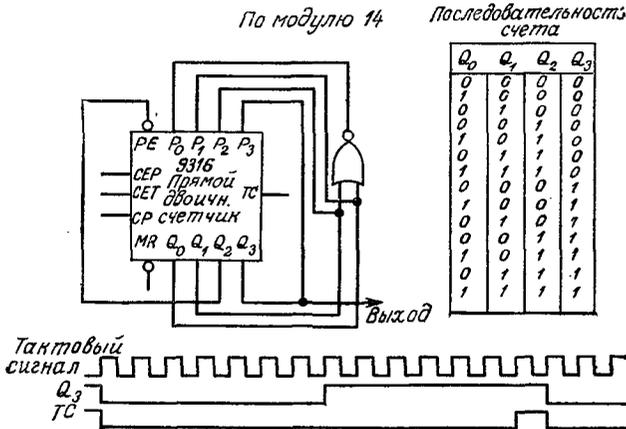


Рис. 8.67. (Продолжение.)

входах «Параллельная Нагрузка» ( $\overline{PL}$ ) и Главный Сброс (MR) информация, существующая на входах параллельных данных ( $P_0, P_1, P_2$  и  $P_3$ ), поступает в счетчик и появляется на выходах независимо от условий на входах тактовых импульсов. При переключении входа «Параллельная Нагрузка» на Высокий уровень эта информация запоминается в счетчике, и когда на счетчик поступает тактовый импульс, происходит переход счетчика в следующее состояние последовательности счета. Параллельные входы запрещаются, если на входе «Параллельная Нагрузка» Высокий уровень, и не оказывают влияния на состояние счетчика. Высокий уровень, подаваемый на вход асинхронного Главного Сброса (MR), игнорирует тактовые им-

пульсы и вход «Параллельная Нагрузка» и очищает счетчик. Очевидно, что для предопределяемой работы входы «Параллельная Нагрузка» и Главный Сброс одновременно не должны быть деактивированы.

Микросхемы 74192 и 74193 имеют выходы Предельного Прямого Счета ( $TC_U$ ) и Предельного Обратного Счета ( $TC_D$ ), которые допускают многокаскадную периодическую работу счетчика в двоичном и десятичном режимах без дополнительной логики. Выход Прямого Предельного Счета Низкий, пока вход

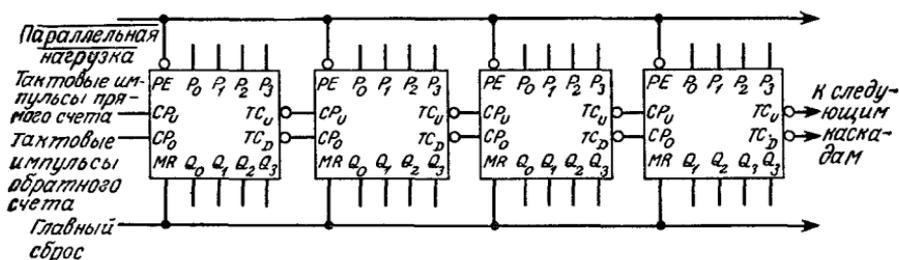


Рис. 8.68. Каскадное включение счетчиков 74192 и 74193.

тактовых сигналов прямого счета Низкий и счетчик — в своем наивысшем состоянии (9 для микросхемы 74192 и 15 для 74193). Аналогично выход Обратного Предельного Счета Низкий, пока вход тактовых импульсов Обратного Счета Низкий и счетчик стоит в нулевом состоянии.

Счетчик можно закаскадировать путем соединения выхода Прямого Предельного Счета с входом тактовых импульсов прямого счета и выхода Обратного Предельного Счета с входом тактовых импульсов Обратного Счета счетчика последующего (более значащего) счетчика, как показано на рис. 8.68. Поэтому, когда счетчик 74193 в состоянии 15 и идет прямой счет или когда счетчик в состоянии 0 и идет обратный счет, тактовый импульс передним фронтом изменяет состояния счетчика и одновременно тактирует следующий счетчик через соответствующий активный Низкий оконечный выход. Счетчик 74192 работает таким же образом, за исключением того, что, когда идет прямой счет, тактирование наступает в состоянии девять. Задержка между тактовым входом и выходом Предельного Счета каждого счетчика равна двукратной задержке Логического Элемента (обычно порядка 18 нс). Очевидно, эти задержки суммируются при каскадном включении счетчиков. Когда осуществлен Сброс, Выход Обратного Предельного Счета Низкий, если тактовый сигнал обратного счета Низкий, и наоборот, если счетчик установлен предварительно в состояние, соответствующее

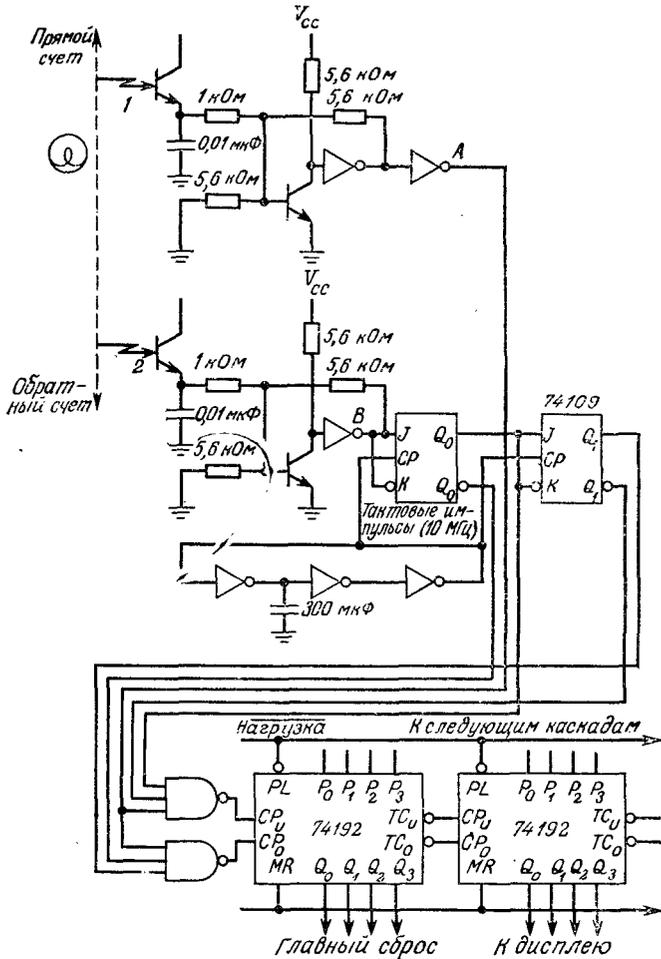


Рис. 8.69. Реверсивный счет со световым управлением.

шее предельной величине счета, то выход Прямой Предельный Счет переходит в состояние Низкий, пока тактовый сигнал прямого счета Низкий.

**Пример 8.7. Реверсивный счет со световым управлением.** Для многих промышленных или научных задач требуется производить пересчет предметов, перемещающихся мимо чувствительного органа. Поэтому необходимы схемы для регистрации количества предметов, когда они перемещаются в пространстве между источником света и фототранзисторами.

**Решение.** Схема, показанная на рис. 8.69, позволяет считать количество перемещений предметов в любом направлении и допускает изменение направ-

ления движения на противоположное или неравномерное движение. Каждый объект, перемещаясь снизу вверх, вызывает приращение показания счетчика. Регистрация количества перемещений возможна при условии, когда размеры двигающихся предметов достаточно велики, чтобы при прохождении в пространстве между источником света и двумя фототранзисторами одновременно перекрыть собой оба транзистора. Данная схема может обеспечить нормальную работу при любом неустойчивом движении, даже при изменениях направлений движения на обратное. Шесть инверторов служат в качестве тактового генератора и фототранзисторных усилителей. Сдвоенный триггер и 3-входные ЛЭ И-НЕ используются для направления сигналов фототранзисторов на реверсивные счетчики.

Когда объект перемещается снизу вверх, он перекрывает сначала фототранзистор № 2, переключая линию В на Низкий потенциал. Этим вводится нуль в 2-разрядный регистр сдвига. Когда объект продолжает перемещаться, перекрывается фототранзистор № 1, переводя линию А в состояние Высокого потенциала. Когда объект перемещается еще дальше, он открывает фототранзистор № 2, переводя линию В снова под Высокий потенциал. Следующий тактовый импульс вводит 1 в первый разряд сдвигового регистра. Эта комбинация единица — нуль в регистре сдвига и Высокий потенциал на линии А дешифруются и стробируются тактом для приращения счетчика. При перемещении объекта сверху вниз последовательность происходящих явлений становится обратной и показание счетчика уменьшается.

### **8.3г. Разработка простого программируемого логического устройства управления**

Наблюдается возрастающая тенденция строить электронную управляющую аппаратуру не по специализированным схемам, а со структурой, напоминающей вычислительное устройство, в которое включены систематизированные схемы с записью их программ в памяти (ПЗУ или ОЗУ). В сложном оборудовании (числовое управление и др.) используются серийные вычислительные машины или микрокомпьютеры, в то время как для более малых задач, не требующих большого быстродействия, применяются новые микрокомпьютеры, которые в настоящее время предлагаются несколькими полупроводниковыми фирмами. Даже самые дешевые калькуляторы на одном кристалле обеспечивают логические операции, выполняемые программированным, ориентированным на постоянное запоминающее устройство способом.

В данном разделе дается описание некоторых легко понимаемых разработок малого специализированного устройства управления (регулятора), ориентированных на ТТЛ/СИС схемы. Это управляющее устройство применимо в тех случаях, когда мини-компьютер может показаться слишком дорогим, а микрокомпьютер — медленно действующим при конкретных программах или сложным для понимания. Предлагаемый способ использует одну — две дюжины недорогих ТТЛ/СИС и одно — два постоянных запоминающих устройства и может выполнять практически любые функции управления при количестве входов до 16 и выходов до 50.

**Пример 8.8. Контроллер стиральной машины.** Простой разомкнутый контроллер, который имеется в любой стиральной машине, может служить хорошим началом. Здесь синхронный двигатель вращает редукторную зубчатую передачу, последняя в свою очередь вращает барабан с программными пластинами, которые активируют выходные переключатели (рис. 8.70, а). Желательно электронное исполнение этого контроллера.

**Решение.** Электронный эквивалент данного барабанного контроллера показан на рис. 8.70, б, где автогенератор (электродвигатель) воздействует на 256-счетчик (редуктор), производя адресацию ПЗУ (барабан) с восемью выходами. Если бы цель состояла в формировании восьми произвольно изменяющихся совершенно случайных выходов, то можно было бы остановиться на этой схеме. Фактически же обычно не требуется иметь выходы, которые бы изменялись произвольным, случайным образом. В действительности требуется иметь возможность в определенные моменты в соответствии с программой активировать и поддерживать в этом состоянии определенные выходы устройства управления (для включения соленоидов, ламп, источников света и т. д.) и деактивировать их позднее в разных положениях также в соответствии с программой. В этих условиях применение ПЗУ можно рассматривать как элемент, усложняющий устройство. Проще уменьшить число выходов ПЗУ и (или) увеличить число выходов системы, пользуясь дополнительными недорогими СИС.

Выходы ПЗУ можно интерпретировать как адреса и инструкции. Как показано на примере рис. 8.70, б, первые четыре выхода являются адресной активацией через дешифратор 1 из 16 типа 74154 любой одной из общего числа до 16 СИС. Остальные четыре выхода ПЗУ использованы для инструкции по выбранным схемам СИС. 15-й адрес активирует первый 4-разрядный регистр, изменяя его четыре выхода в соответствии с 4-разрядным кодом инструкции, исходящим из ПЗУ. 14-й адрес выбирает другой 4-разрядный регистр, а 13-й адрес выбирает адресируемый 8-разрядный регистр 74259. 4-разрядная инструкция определяет, какой выход следует изменить и какой уровень нужно изменить. При незначительном увеличении стоимости число выходов было увеличено с 8 до более чем 64 при том ограничении, что можно изменять одновременно только одну группу.

Это все еще очень непростой разомкнутый контроллер. Его можно усовершенствовать добавлением схемы управления путем уменьшения скорости с помощью предварительно устанавливаемого счетчика, как показано на рис. 8.71. Одна инструкция способна изменять инструкцию скорости на любую из 16, сохраняя ее до того, как она изменится вновь. Однако реальное преимущество данной системы проявляется при условии, когда вводится обратная связь или, выражаясь терминами программирования, возможность условного перехода, как показано на рис. 8.72. Один из 16 адресов используется для опрашивания состояния восьми входных линий, и соответствующая инструкция определяет, какой из входов должен быть опрошен и какой уровень является желательным. После этого следующий выход ПЗУ интерпретируется не как пара адрес — инструкция, а как программный адрес перехода. Если испытываемый вход имеет ожидаемый уровень Высокий или Низкий, то этот адрес перехода вводится в программный счетчик и программа продолжается, начиная с этого нового адреса. Если уровень испытываемого входа не соответствует ожидаемому, то перехода не происходит и программа продолжается без перехода.

Очевидно, эту разработку можно выполнить даже сложнее: путем добавления других арифметических возможностей, запоминания данных, адресных стеков и т. д. Но при выполнении всего этого наносится большой ущерб устройству, его простоте и экономичности. Преимущество данного подхода над реализацией обычной логики заключается в гибкости, которая представляется разработчику схемы.

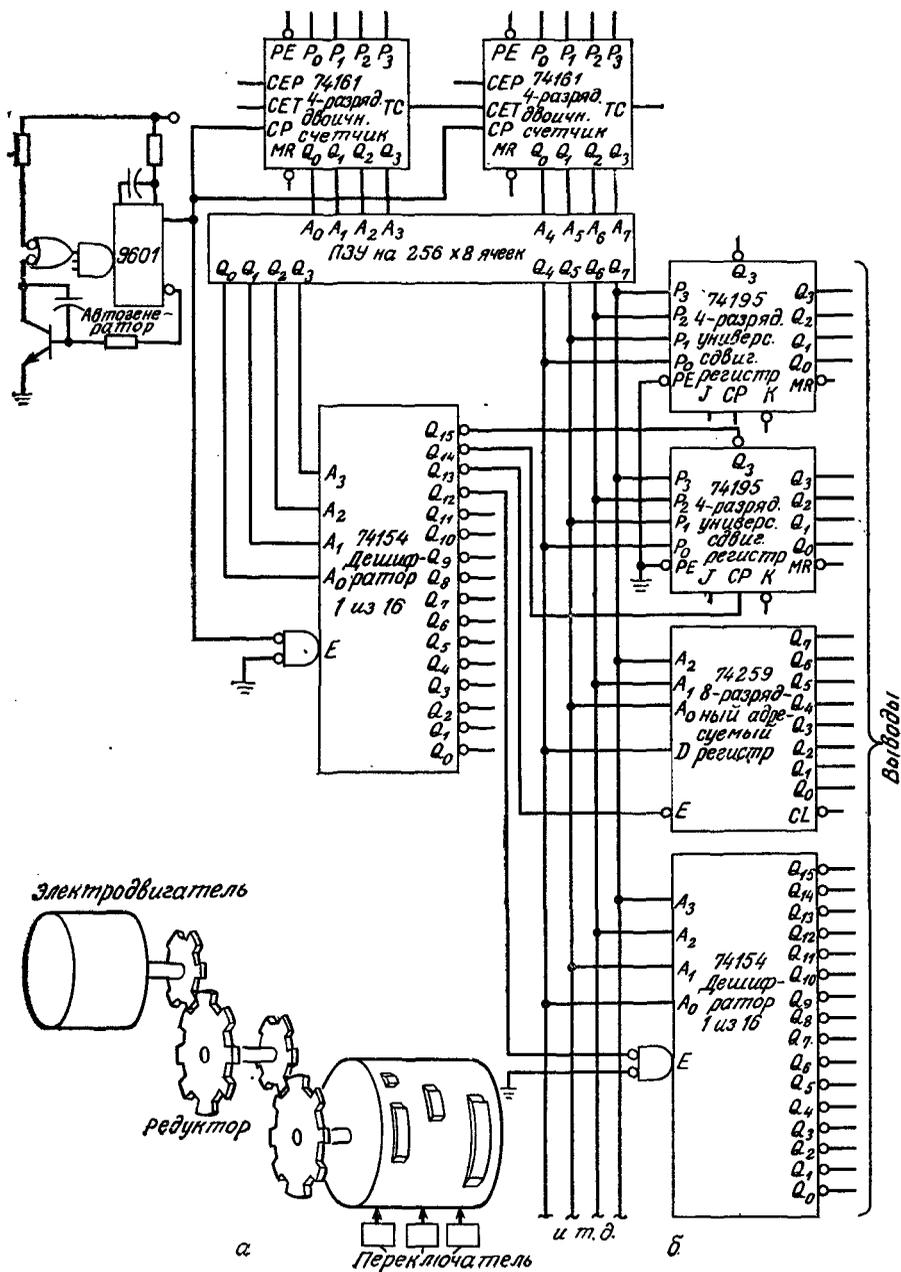


Рис. 8.70. Контроллер стиральной машины: простой разомкнутый контроллер (а); логический программируемый разомкнутый контроллер (б).

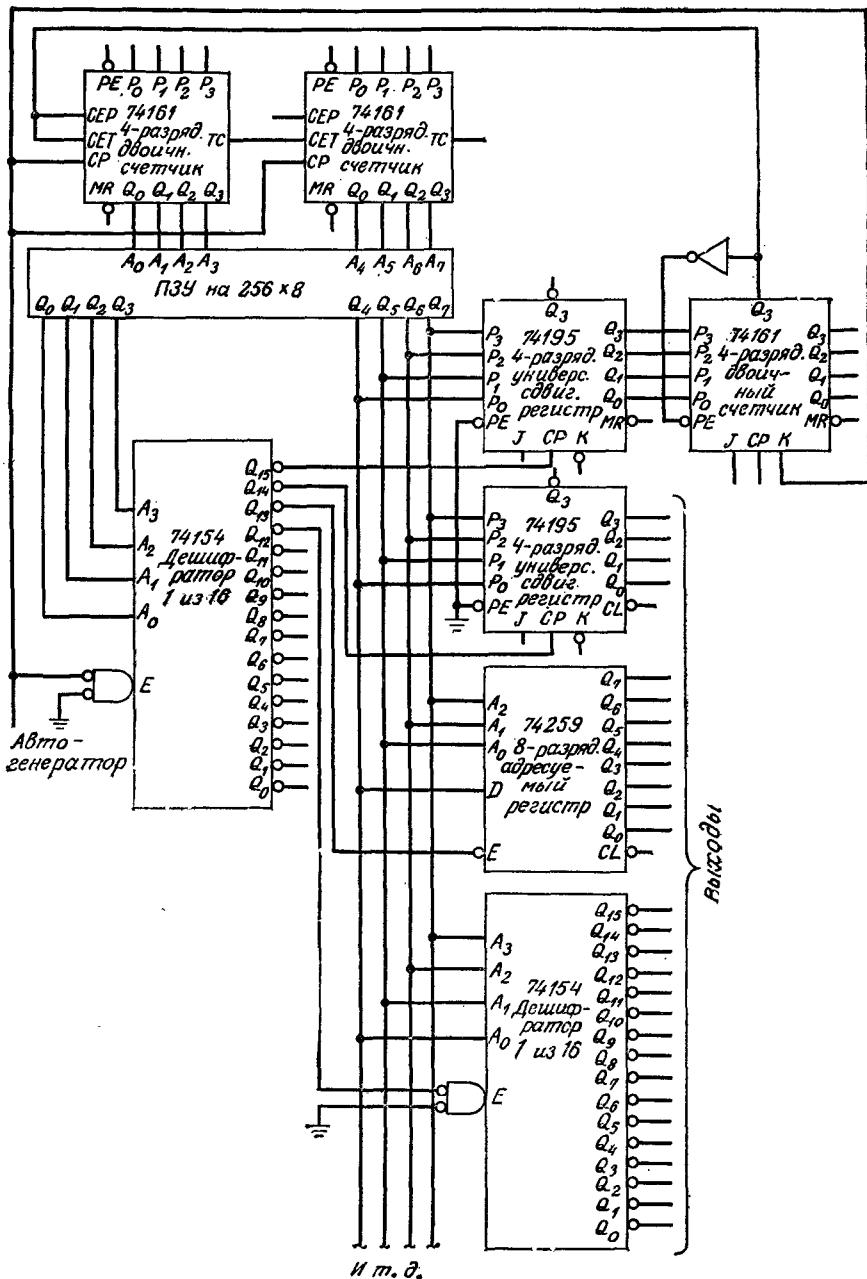


Рис. 8.71. Логический программируемый разомкнутый контроллер с регулировкой скорости.

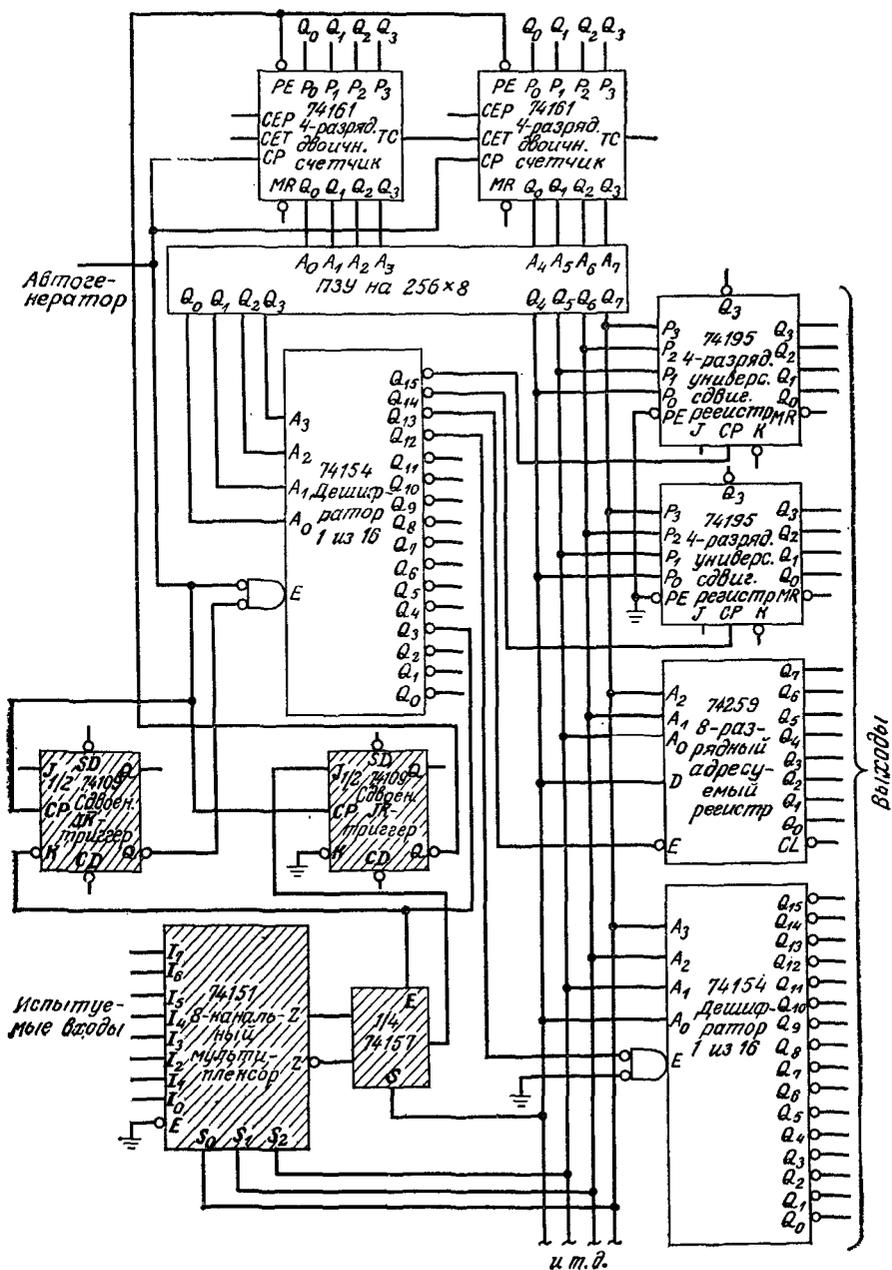


Рис. 8.72. Логический программируемый контроллер с условным переходом.

Конструирование малых управляющих систем обычно начинается с ясного представления о числе входов и выходов, знания их электрических характеристик. Но точное определение того, *какое* влияние оказывают управляющие входные сигналы на выходы (во всех нормальных и ненормальных условиях), отнимает наибольшее время проектирования и приводит к возникновению наибольшего числа обычных ошибок.

Классическое логическое проектирование можно начать только при условии, когда конструирование системы закончено. Потребуется значительные изменения, если конструкция системы изменяется вследствие ошибок или возникновения новых требований.

Однако программируемое управляющее устройство можно разработать, сконструировать и испытать, когда требуемые входы и выходы определены, а главное, одновременно с детальной разработкой системы. Разработка системы, программирование и проектирование схем можно выполнять параллельно, значительно сократив при этом общее время разработки. Изменения системы можно выполнять путем изменения (программируемого) ПЗУ и тогда можно испытывать и видоизменять управляющее устройство в течение часов вместо недель.

## 8.4. РАЗРАБОТКА С ПРИМЕНЕНИЕМ СИС

### 8.4а. Влияние СИС на логическое проектирование

Во времена вакуумных ламп, транзисторов, диодов и даже МИС искусство логического проектирования было ясно определено, представлялась возможность оценить его объем. Проектировщики логических систем пытались выполнить разработку с применением минимального количества компонентов, используя такие установившиеся методы, как карты Карно, карты Вейча, булеву алгебру. Проектирование системы, логических схем, выбор компонентов выполнялись независимо, требуя малого взаимодействия между отдельными разработчиками. Появление схем средней степени интеграции (стандартных схем со сложностью в 20—100 ЛЭ) радикальным образом изменило это взаимодействие и сделало разработку системы, логическое проектирование и выбор компонентов зависимыми, причем влияющими взаимно друг на друга. В этих условиях недостаточно (или даже неважно) минимизировать число логических элементов и триггеров. Теперь значительно важнее выбрать должный комплекс интегральных схем, которые могут выполнять

желаемые функции наиболее экономично. Может оказаться целесообразным пересмотреть подсистемы с целью приспособления менее простых и более эффективных по стоимости компонентов. Кроме того, более высокие степени интеграции приводят к уменьшению потребляемой мощности и повышают надежность системы. Логическое проектирование теперь не является изолированным занятием, потеряло свою ведущую роль, предъявляет больше требований, но в то же время стимулирует и вознаграждает за это.

Разработчик логических схем сегодня должен быть введен в курс дел по конструированию системы, должен знать о возможности обеспечения комплексом компонентов и должен быть осведомлен о влиянии на проектируемые схемы экономических характеристик полупроводников, плат печатного монтажа, межсоединений и источников питания. Знание и компромисс между указанными факторами необходимы для достижения цели и получения наиболее низкой стоимости системы при заданных характеристиках.

### 3.46. Общие правила системного проектирования

*Приспособить архитектуру системы к требуемым характеристикам и используемым компонентам.* Для высокоскоростных систем применяйте параллельную структуру и высокочастотные компоненты. Для систем малого быстродействия пользуйтесь последовательной структурой и низкочастотными компонентами, которые имеют низкую стоимость и малую потребляемую мощность. Для систем среднего быстродействия применяйте параллельную структуру при низкочастотных компонентах или последовательную структуру с высокочастотными компонентами.

*Избегать асинхронных систем: заменить их синхронными.* Синхронные системы проще при проектировании, доводке и эксплуатации. Они более надежны, чем асинхронные системы. Использование простого, недорогого генератора тактовых импульсов (по размерам меньше логического блока) может быть достаточным для синхронного решения задачи, свойственной асинхронной системе.

*Проявлять внимание ко всем тактовым сигналам, подаваемым на счетчики, регистры и к пусковым входам одновибраторов.* Исключите, насколько возможно, управление тактовым импульсом, вместо этого используйте входы «Разрешение». Остерегайтесь кратковременных импульсных помех на выходах дешифраторов и подобных комбинационных логических схем.

Избегайте применения импульсов с малым временем нарастания напряжения (меньше 50 нс) и остерегайтесь повторных импульсов (гармоник) кварцевых генераторов. Большинство проблем, присущих системам малого быстродействия, можно выявить при повторных запусках регистров, триггеров с одним устойчивым состоянием, происходящих вследствие воздействия слабых тактовых и пусковых импульсов. Конструктор систем малого быстродействия постоянно должен иметь в виду тот факт, что современные компоненты способны функционировать при частотах 10—50 МГц, используемых для развертки медленных процессов на осциллографе, и что они реагируют на запуск выбросами (пиками помеховых сигналов), невидимых на осциллографе.

*Довести до минимума использование схем с одним устойчивым состоянием и избегать RC-элементов в любой цепи передачи сигналов.* Элементы с одним устойчивым состоянием часто используются как средство для «быстрой» и, к сожалению, некачественной корректировки недостаточного хорошо спроектированной системы. Схемы с одним устойчивым состоянием — это часто линейные схемы с ограниченной помехоустойчивостью, что является главным недостатком при условиях нахождения в среде вычислительных устройств, имеющих помехи. Тщательно разработанная синхронная система с использованием элементов, запускаемых фронтом импульса, редко нуждается в элементах с одним устойчивым состоянием.

*Конструкции на СИС должны базироваться непосредственно на блок-схемах системы.* Разработка минимизированной логической схемы не видна по основной структуре системы (по блок-схеме), и непосредственное преобразование может оказаться неэффективным. Всегда лучше отказаться от разработки минимизированной логической схемы и проектировать систему, используя непосредственно СИС на основе исходной блок-схемы системы.

*Внимательно изучите функциональные возможности СИС.* Названия большинства СИС просто описывают главную функцию данного устройства. Хорошо выполненная СИС оказывается значительно более широкого применения, чем это видно по функции, указанной в названии. Синхронный счетчик с возможностью предварительной установки его начального состояния может быть использован в качестве сдвигового регистра, дешифратор может служить для демультимплексирования данных, а мультиплексор может быть эффективным функциональным генератором. Устройства СИС поразительно универсальны, и эту универсальность следует воспринимать как преимущество.

## 8.4в. Таблицы выбора СИС

Таблица 8.5. Мультиплексоры

Счетверенные 2-канальные	Сдвоенные 4-канальные	8-канальные	16-канальные
ТТЛ			
74157	74153	74151	74150
74158	74253	74251	
74257	74352	74152	
74258	74353	9312	
74298	9309	9313	
9322		25L S2535	
КМОП			
4019	4539	4512	
4519			
ЭСЛ			
10159	10174	10164	100164
10158			
Строенный 3-канальный		Сдвоенный 8-канальный	
10071		100163	

Таблица 8.6. Дешифраторы

Сдвоенные 1 из 4	1 из 8	1 из 10	1 из 16
ТТЛ			
74139	74259	7442	74154
74155	7445	7445	9311
74156	7442	9301	
9321	74137	9302	
25L S2539	74138	25L S2537	
	74145		
	9301		
	9302		
	25L S2538		
КМОП			
4052	4051	4028	4514
4555			4515
4556			

Продолжение

Сдвоенные 1 из 4	1 из 8	1 из 10	1 из 16
ЭСЛ			
10171	10161		
10571	10561		
10172	10162		
10572	10562		

Таблица 8.7. Операторы

ТТЛ	
Сдвоенный полный сумматор	9304
Счетверный последовательный сумматор/вычитатель	74LS385 (25LS15)
4-разрядный сумматор	7483
4-разрядное АЛУ	74181
Ускоренный перенос	74182
Перемножитель $4 \times 2$ с дополнением до двух	25SC5
Перемножитель $8 \times 8$	MM67558
	Am25S558
	MPY8HJ
Перемножитель $12 \times 12$	MRY12HJ
Перемножитель $16 \times 16$	MRY16HJ
	TDC1010
	Am29516
4-разрядный компаратор	7485
5-разрядный компаратор	9324
8-входовая схема контроля четности	74180
	74280
9-входовая схема контроля четности	8262
12-входовая схема контроля четности	9348
КМОП	
4-разрядный сумматор	4008
Двоично-десятичный сумматор	4560
4-разрядное АЛУ	4581
13-входовая схема контроля четности	4531
8-входовая схема контроля четности	4532
ЭСЛ	
Сдвоенный сумматор/вычитатель	10180
4-разрядное АЛУ	10181
	100181
Ускоренный перенос	10179
	100179
5-разрядный компаратор	10166
9-разрядный компаратор	100166
9 + 9-входовая схема контроля четности	100166
11-входовая схема контроля четности	10170
12-входовая схема контроля четности	10160

Таблица 8.8. Схемы на триггерах

4-разрядные		++ 4-разрядные	8-разрядные		
ТТЛ					
7475		74116			74LS373
7477		74256			74LS573
74196		9308			74LS259
74197					74LS533
74279					9334
74375					
9314					
КМОП					
4042		4723			4724
4043					
4044					
2-разрядные	3-разрядные	4-разрядные	5-разрядные	6-разрядные	
ЭСЛ					
10130	100130	101331	10175	100150	
		10153			
		10168			

Таблица 8.9. Регистры

4-разрядные	6-разрядные	8-разрядные	16-разрядные
ТТЛ			
74173	74174	74164	9328
74175	74378	74165	
74178		74166	
74194		74198	
74195		74199	
74295		74273	
74298		74299	
74379		74323	
74395		74322	
74398		74374	
74399		74377	
9300		74374	
25LS2519		25LS2520	

Продолжение

4-разрядные	6-разрядные	8-разрядные	16-разрядные
КМОП			
4035		4014	
40194		4015	
40195		4021	
		4034	
ЭСЛ			
10000		100141	
10141			

Таблица 8.10. Счетчики

Десятичные	4-разрядные двоичные	С делением на 12
ТТЛ асинхронные		
7490	7493	7492
74176	74177	
74196	74197	
74290	74293	
74390	74393	
74490		
ТТЛ синхронные		
74160	74161	
74162	74163	
9310	9316	
74168 (реверсивный)	74169 (реверсивный)	
74190 (реверсивный)	74191 (реверсивный)	
74192 (реверсивный)	74193 (реверсивный)	
74568 (реверсивный)	74569 (реверсивный)	
КМОП асинхронные		
Многокаскадные двоичные	Двоично-десятичные	
4020 (14-разрядные)	4553 (3-разрядные)	
4024 (7-разрядные)	4534 (5-разрядные)	
4040 (12-разрядные)		
4045 (21-разрядные)		
4727 (7-разрядные)		
4521 (24-разрядные)		

Продолжение

КМОП синхронные		
Десятичные	4-разрядные двоичные	Разные
4017	4029 (реверсивный)	4526 (программируемый)
40160	40161	
40162	40163	4022 (восьмеричный счетчик-таймер)
40192 (реверсивный)	40193	
4518	4516 (реверсивный)	
4510 (реверсивный)	4520	

## Глава 9

---

# Микропроцессоры

*У. Уорнер, Д. Коулмейер, Д. Бакли<sup>1)</sup>*

### 9.1. ВВЕДЕНИЕ

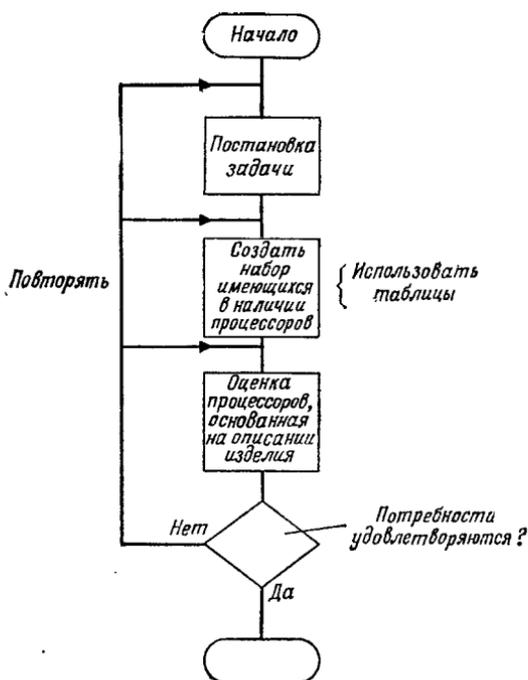
В этой главе приводятся рекомендации по выбору для каждого конкретного случая соответствующего микропроцессора (рис. 9.1). Будут установлены также критерии вообще пригодности микропроцессора для реализации заданного устройства.

Диапазон возможностей (а также стоимость) микропроцессоров лежит в очень широких пределах и быстро расширяется. Он простирается от четырехразрядных однокристалльных мини-ЭВМ серии TMS-1000, предназначенных для использования в дешевых устройствах широкого потребления, таких, как электронные игры и СВЧ-печи, до нового поколения 16-разрядных центральных процессоров (ЦП) типа 68000 фирмы Motorola и Z-8000 фирмы Zilog, которые обладают вычислительными возможностями не очень старых универсальных вычислительных машин, и пригодны для широкого применения.

При построении же простых малосерийных устройств микропроцессорная реализация может оказаться менее экономичной, чем исполнение на обычных логических схемах. Это также относится к случаям, когда требуется обеспечить высокое быстродействие. Однако при стоимости микроЭВМ до 10 долл. и одноплатных ЭВМ до 200 долл. выбор последних оказывается привлекательным для многих применений. Приведенные в этой главе рекомендации и сравнения помогут при принятии решения о целесообразности выбора микропроцессорной реализации для конкретной задачи.

---

<sup>1)</sup> Dr. William R. Warner, Dave Kohlmeier, Don Birkley, Textronix Corp., Beaverton, Oreg.



**Рис. 9.1.** Методика выбора. При оценке процессоров, основанной на описании изделия, использовать справочные материалы фирмы-изготовителя и процессорные оценочные платы для оценки процессора и алгоритмических характеристик.

### 9.1а. Список терминов

**ААИС (асинхронный адаптер интерфейса связи):** аналогичный УАПП прибор, который обеспечивает сопряжение шины микропроцессора с асинхронным устройством, таким, как оконечное устройство (терминал). (Примечание: оконечное устройство не должно подсоединяться к ААИС непосредственно, а только через буферную схему.)

**Алгоритм:** набор предписаний, однозначно определяющий последовательность решения задачи.

**Асинхронный:** не синхронизируемый тактирующим сигналом. В качестве типичного примера можно привести телетайп или терминал типа RS-232, где символы передаются в несинхронизированных интервалах, а индивидуальные биты передаются с согласованной скоростью. Передатчик посылает данные со скоростью, определяемой его собственным внутренним тактовым генератором, в то время как приемник выбирает сигнал с

линии на основе своего внутреннего тактового генератора после обнаружения, что данные посылаются.

*Ассемблер*: программа, которая преобразует мнемоническую форму машинного языка в двоичный объектный формат для исполнения вычислительной машиной.

*АЦ*: аналого-цифровой.

*ASCII*: стандартный американский код обмена информацией. 7-разрядный код, используемый для представления набора печатаемых символов и определенной информации по управлению. Обычно используется для окончательного оборудования данных типа телетайпа.

*Байт*: группа из 8 разрядов.

*Бод*: обычно используется для обозначения числа битов в секунду, более точно — это число сигнальных элементов в секунду.

*БПФ (быстрое преобразование Фурье)*: алгоритм численного анализа, часто используемый в обработке сигналов и связанных областях.

*ВВ*: ввод-вывод.

*Выборка*: первая операция памяти из командного цикла, где команда вызывается из памяти в ЦП.

*ДДК (двоично-десятичный код)*: код, где 4 разряда используются для кодирования только цифр от 0 до 9.

*Диапазон адресации*: представляет собой объем памяти, к которой может обращаться процессор без использования дополнительных аппаратных средств. В некоторых новых процессорах термин *диапазон адресации* используется также для обозначения одной из нескольких полностью разделенных зон памяти, которые доступны только для программ, прогоняемых в индивидуальном режиме.

*ДОС*: дисковая операционная система.

*Загрузка (самообеспечивающее ПЗУ)*: инициализирующая программа, с которой начинается в вычислительной машине работа. В типовом случае эта программа только начинает загрузку более сложной операционной системы или программы.

*Занятие цикла*: метод пересылки данных в память или из нее без выполнения цикла взаимодействия ЦП с шиной. Обычно выполняется с помощью периферийного оборудования, которое в течение этого цикла поддерживает процессор в отключенном от шины состоянии и передает свои данные (разновидность ПДП).

*Исходная программа*: удобочитаемая форма программы вычислительной машины. Входные данные для ассемблера или компилятора.

*К*: относится к объему памяти,  $1 \text{ К} = 1024$ . Наиболее близкая к 1000 (десятичное исчисление) двоичная единица.

**Контрольная сумма:** поле данных, добавляемое после блока данных и предназначенное для обнаружения ошибок в этих данных. В типовом случае эта контрольная сумма должна представлять собой усеченную сумму всех битов поля данных, хотя могут использоваться и другие алгоритмы.

**Кросспрограмма:** программа (в типовом случае компилятор или ассемблер), которая постоянно хранится в памяти одной вычислительной машины, но формирует программы или данные для другой вычислительной машины. Имеются в наличии компиляторы для больших универсальных вычислительных машин. Они формируют машинную программу для небольших микроЭВМ, в которых нет возможности выполнить компилирующую программу.

**Объектный код:** машинный уровень представления программы, выходные данные компилятора или ассемблера.

**ОВМ (одноплата вычислительная машина):** ряд фирм-изготовителей предлагает односхемные платы, на которых размещены микропроцессор, ОЗУ, ПЗУ, устройства ВВ и разъемы для подключения внешней памяти. Эти платы можно использовать для оценки возможностей микропроцессора или же непосредственно для реализации малосерийного устройства в качестве его составной части.

**ПДП (прямой доступ к памяти):** это процесс, при котором периферийное устройство имеет непосредственный доступ к основной памяти, минуя ЦП.

**Полудуплекс:** метод связи, при котором в одно и то же время осуществляется передача данных только в одном направлении.

**РП (расширитель процессора):** прибор, который тесно связан с центральным процессором и расширяет его возможности (например, процессор с плавающей запятой для микропроцессора).

**Синхронный:** синхронизируемый тактирующим сигналом.

**САК:** строб адреса колонки.

**САС:** строб адреса строки.

**SDLC (синхронное управление передачей данных):** протокол обмена для синхронной передачи данных.

**ТТ:** общее обозначение телетайпа или аналогичного устройства.

**УАПП (универсальный асинхронный приемопередатчик):** прибор, используемый для преобразования параллельной формы данных (например, от микропроцессора) в последовательную форму (например, терминальный порт ВВ).

**УИШ (универсальная интерфейсная шина):** интерфейсная шина IEEE 488.

**FIFO:** первым пришел — первым обслужен.

**ЦА:** цифро-аналоговый.

**ЦАП:** цифро-аналоговый преобразователь.

**ЦП (центральный процессор):** в микроЭВМ, в микропроцессоре; в вычислительных машинах, как правило, это ее часть для выполнения основных арифметических операций и функций управления.

**CRC (циклический контроль по избыточности):** метод вычисления контрольных сумм, который основывается на применении двоичных полиномов. Он обеспечивает гораздо лучшее обнаружение ошибки, чем стандартный метод «контрольной суммы».

**Эмулятор:** представляет собой устройство, которое заменяет кристалл микропроцессора и подсоединяется к схеме-прототипу при испытании. Разработчик имеет тогда возможность управлять прототипом через эмулятор.

**Ядро:** группа программ системы программного обеспечения, которые выполняют основные функции операционной системы. Как правило, сюда должны входить средства запуска других программ, программы загрузки, размещение ресурсов и аналогичные функции. В них не должны входить такие программы, как ассемблеры, компиляторы, системы файлов и т. д.

**RS-232:** стандартный промышленный интерфейс передачи данных. Этот стандарт издается Ассоциацией электронной промышленности.

## 9.2. МЕТОДИКА ВЫБОРА

Необходимо четко уяснить, что методика выбора состоит из двух частей: постановка задачи и выбор процессора. Сначала приведем некоторые соображения по постановке задачи.

Выбор микропроцессора из имеющегося на рынке несчетного множества их разновидностей может быть лишь грубо приближительным до тех пор, пока не будет точно определено его назначение. При оценке его применимости необходимо учитывать состояние дел по этому вопросу как в настоящее время, так и в перспективе. Очень часто в исходных технических условиях не учитываются изменения, которые могут произойти на этапе разработки изделия или после его появления на рынке сбыта. В этом параграфе читатель найдет нужные рекомендации для решения задачи выбора при полном ее описании.

### 9.2а. Связь

Выполнение дополнительных вычислений по связи не такая простая задача, и ее часто недооценивают, хотя по этому вопросу имеется достаточно материала. Важно, чтобы пользователь представлял себе потенциальное снижение эффективности

рабочих характеристик процессора при управлении задачей связи. В следующих параграфах перечисляются некоторые аспекты этой проблемы.

**Протоколы.** Потребуется ли изделие для обеспечения обмена через аппаратный канал связи, который характеризуется определенным протоколом? Это может быть дополнительное программное обеспечение, если требуется процессор для формирования буферного устройства с определенной управляющей информацией, введения в канал передачи данных символов переключения кода, вычисления контрольных сумм или CRC-сумм, или другие интенсивные вычислительные процедуры. Если же рассматривается этот тип задачи, то безусловно требуется изучить имеющиеся специальные кристаллы, реализующие протокол обмена.

**Приборы массовой памяти.** Даже быстродействующие дисковые контроллеры становятся малоэффективными при управлении файлами, так что введение в систему гибкого диска требует создания сложных программ обеспечения и, как следствие, снова времени процессора.

**Обнаружение ошибок.** При первоначальном проектировании и универсальных вычислительных машин, и простейших контроллеров необходимо закладывать средства диагностики. Как будут передаваться результаты проверки? Снова требуется создавать дополнительное программное обеспечение.

**Со- или мультипроцессоры.** Здесь подразумевается выбор процессора. Во многих случаях при решении задачи проектирования в «добавочных микропроцессорах» для реализации обмена в мультипроцессоре требуется дополнительная информация по вводимым процессорам, особенно в формате сопроцессора. В многоплатной структуре шина, которая проектируется в начальной стадии, будет определять гибкость будущих усовершенствований системы. Нельзя не учитывать того обстоятельства, что в большинстве имеющихся сегодня на рынке сбыта систем требования по межсоединениям являются основным ограничивающим фактором в усовершенствовании для достижения более высокого уровня функционирования.

**Количество.** В некоторых случаях количество данных, которое требуется передать с помощью процессора, предполагает наличие различных решений. В частности, это могут быть введение контроллера связи, выбор процессора с возможностью обеспечивать блокировку передачи данных или введение устройства, обеспечивающего прямой доступ к памяти (ПДП).

Должно быть тщательно продумано обоснование требований по обмену данными процессора, иначе выбор соответствующего процессора будет основан на неполном наборе сведений.

## 9.2б. Управление: ввод/вывод

Если с помощью вычислительной машины собираются проводить управление внешним оборудованием, то очень важно определить средства сопряжения между оборудованием и вычислительной машиной. Сами же средства сопряжения состоят из двух частей: из аппаратных и программных средств интерфейса.

Сначала при проектировании аппаратных средств интерфейса рассмотрим, каким образом сигналы управления и данные пересылаются в периферийное оборудование. Устройство может быть отображено в памяти или подключено с помощью одного из имеющихся кристаллов стандартного интерфейса, таких, как ААИС или ПИА (программируемый интерфейсный адаптер), или сопряжение может проводиться через более специализированное устройство, например дисковый контроллер. Если же предполагается сопряжение с нестандартным оборудованием, то необходимо иметь уверенность в том, что выполнены мероприятия по защите системы вычислительной машины от шумов или неправильной работы (сбоев) периферийного оборудования.

Аппаратно-программные средства интерфейса имеют такое же значение, как и его аппаратные средства. Значительное внимание следует уделить программным средствам интерфейса, поскольку обобщенные рабочие характеристики системы зачастую ограничиваются соображениями программируемости.

В программных средствах необходимо учитывать два уровня управления: управление портами ВВ, которые осуществляют обмен с внешним миром, и сообщения внешних приборов, которые обеспечивают их работой. При проектировании вашего комплекса необходимо верно выбрать компромисс между аппаратными и программными средствами. Если вы возложите большую ношу по управлению на программные средства, сможет ли процессор обеспечить управление вводом или загрузкой? Не будет ли более дешевым применить более мощный микропроцессор и(или) большую память, или эти функции по управлению лучше возложить на периферийные аппаратные средства?

## 9.2в. Вычисления

Рассмотрим ряд сложных вопросов, возникающих в ходе вычислений, требуемых для решения вашей прикладной задачи.

1. В какой форме собираются и(или) загружаются данные — двоичной или как ДДК? Если используются чисто двоичные данные, то должна быть уверенность в том, что процессор

сможет легко оперировать с точностью представления имеющихся элементов данных. Это приводит не только к сложности и затратам времени при написании многобайтовых арифметических программ, но (в зависимости от размеров проекта) повышенная надежность, сокращение длины машинной программы и объема памяти будут, по-видимому, оправдывать более высокую стоимость процессора с большей разрядностью слов.

2. В какой форме первоначально присутствуют данные — в числовой или символьной? Если данные первоначально представлены в качестве символов, смогут ли с ними хорошо оперировать 8-разрядные процессоры?

3. Является ли быстродействие важным параметром при проектировании? Такие прикладные задачи, как обработка сигналов, постоянно требуют выполнения сложных вычислений, а такие, как быстрое преобразование Фурье (БПФ), должны выполняться в некоторый нормируемый интервал времени. Если же предъявлены жесткие требования по быстродействию, то при оценке алгоритма необходимо использовать предполагаемые процессоры, если их скорости обработки адекватны.

4. Представляются ли данные в формате с плавающей запятой? Здесь имеются два существенных соображения. Первое, существует маленький вопрос в перепуске программного обеспечения с плавающей запятой. Проверить, имеется ли в наличии язык высокого уровня, обеспечивающий арифметику в формате с плавающей запятой. Если же нет либо вследствие других причин вы вынуждены пользоваться входным языком ассемблера, то проверить наличие подпрограмм с плавающей запятой, которые существуют в виде исходных машинных программ или позиционно-независимых ПЗУ.

Второе, является ли достаточным быстродействие процессора, что позволяет ему проводить вычисления в формате с плавающей запятой? Если нет, тогда для выполнения этих вычислений следует учесть возможность применения внешних аппаратных средств с плавающей запятой.

### 9.2г. Реальный масштаб времени?

Существует ряд прикладных задач, где решающим фактором является быстрота ответа на внешний запрос.

Число и частота этих внешних запросов будут определять способ, по которому с ними оперируют. Опрос устройств ввода/вывода представляет собой более дешевое решение с помощью аппаратных средств, но оно более медленное по сравнению с векторными прерываниями. Является ли необходимым тактирование в реальном масштабе времени? Отметка време-

ни на файлах пользователя представляется привлекательной особенностью универсальных вычислительных машин. Имеет ли процессор время для обработки прерывания по синхрои импульсам и обеспечивающие его программы? Какое максимальное число приборов имеет возможность провести прерывание процессора? Необходимо вычислить максимальную нагрузку на процессор, т. е. количество обработок, которое может быть запрошено до того, как пропадут данные. Вычислительная машина, обеспечивающая обмен с восемью терминалами при скорости передачи 2400 бит/с с одновременным поддержанием синхронизации в реальном масштабе времени и связи с твердым диском, весьма необходима при выборе процессора.

### 9.2д. Условия эксплуатации

Каждая прикладная система будет исполняться для своих рабочих условий эксплуатации. Температурный диапазон промышленного контроллера будет гораздо шире, чем у универсальной вычислительной машины. При реализации питания системы от солнечной батареи потребуются процессор определенного типа. Необходимость защиты процессора от излучений также будет сужать диапазон. Требуется ограничивать и его габариты. Приведенные выше примеры никоим образом не являются исчерпывающими, но приводятся здесь для того, чтобы познакомить читателя с методикой полного определения проблемы. Поскольку сама задача определена, методика выбора представляется как нахождение определенных компромиссов.

## 9.3. ОСНОВНЫЕ СООБРАЖЕНИЯ

### 9.3а. Архитектура регистров

**Число регистров.** Одним из важных соображений в оценке пригодности микропроцессора для выполнения определенного типа предназначенного для него программного обеспечения является архитектура регистров. Самым главным и, вероятно, наиболее очевидным параметром оказывается число регистров. Общей тенденцией здесь является следующее: «чем больше регистров, тем лучше», хотя имеются и более важные соображения. Рассмотрим два следующих противоположных примера.

1. Прибор 3780 фирмы Mostek имеет банк из 64 универсальных регистров, однако большинство арифметических операций должно выполняться в одном регистре *D*-типа. Шестнадцать

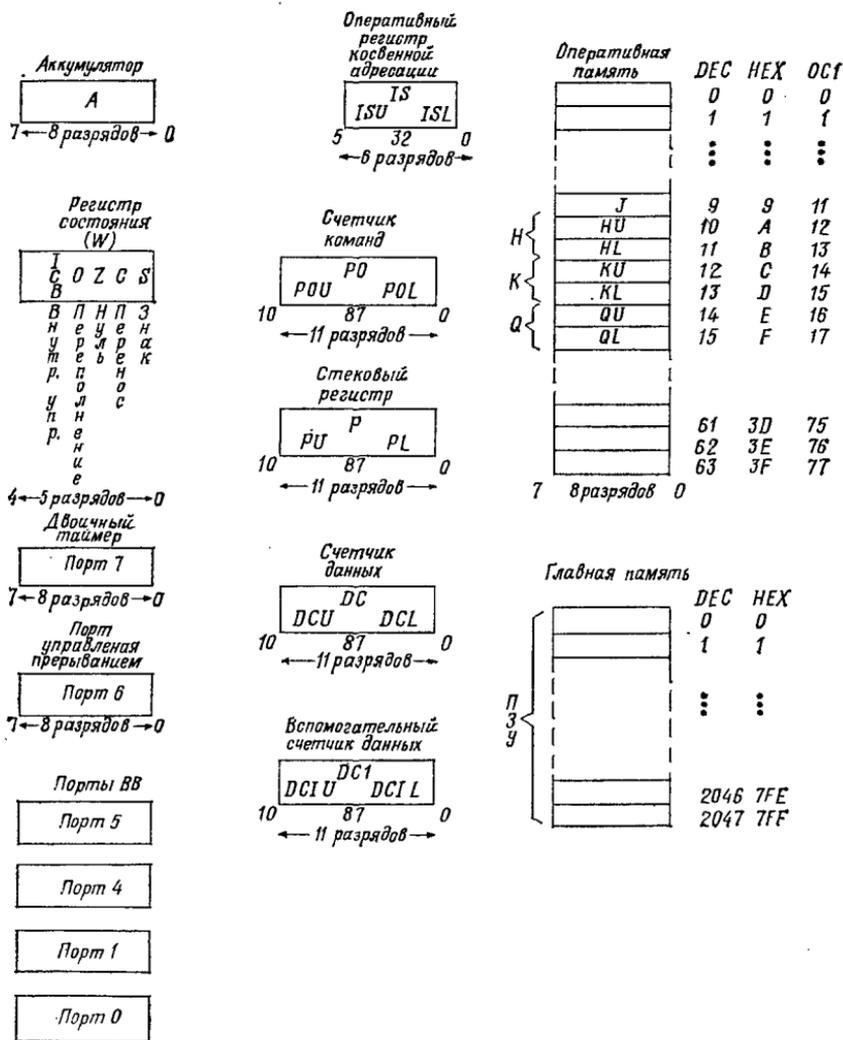


Рис. 9.2. Программируемые регистры, порты и схема распределения памяти прибора 3870.

универсальных регистров имеют прямую адресацию, и из них восемь (или больше, или меньше) зарезервированы для специальных целей. Доступ же к остальным 48 регистрам производится с помощью косвенной адресации через другой регистр адреса. На рис. 9.2 представлена структурная схема прибора 3870.

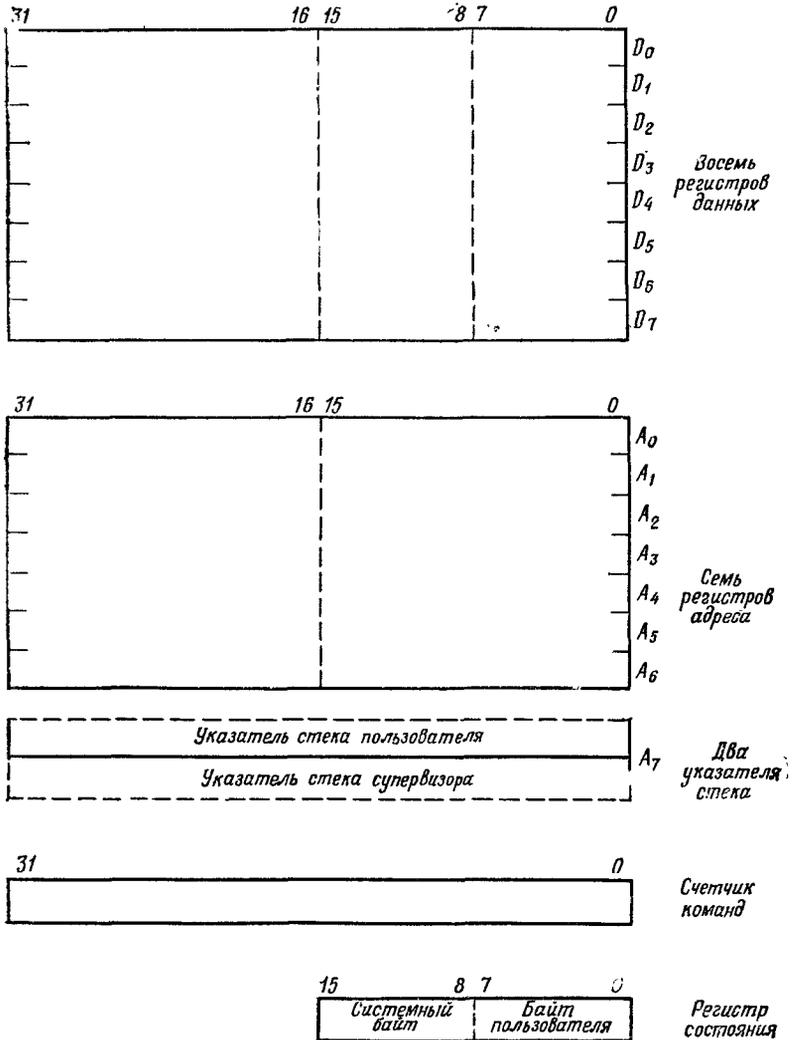


Рис. 9.3. Процессор 68000.

2. Прибор 68000 фирмы Motorola имеет только восемь универсальных регистров данных. Однако не существует разницы в обращении к любому из этих восьми регистров, и виртуально любую арифметическую операцию можно выполнять непосредственно в любом из этих регистров (рис. 9.3).

Будет ли прибор 3870 «лучше» за счет большего числа ре-

гистров, или же «лучше» прибор 68000, поскольку он обладает более простой их адресацией? Очевидно, что существуют другие соображения помимо только числа регистров, тем не менее прибор 3870 с 64 регистрами можно использовать в небольших управляющих системах без дополнительных ОЗУ, в то время как универсальные приборы 68000 обеспечивают гораздо большую вычислительную мощность.

### 9.3б. Точность регистров

Один из основных вопросов, относящийся к архитектуре регистров микропроцессора, связан с их точностью. Если требуется выполнить большое количество вычислений, то крайне желательно, чтобы регистры имели достаточную длину, чтобы арифметические операции были однорегистровыми. Компромисс в случае использования меньшего и менее дорогого процессора заключается в том, что для многократного повышения точности арифметики требуются больший объем машинной программы и большее время ее выполнения. Также если не используется язык высокого уровня, который оперирует числами с многобайтовой точностью, то для записи и отладки программного обеспечения потребуется значительное время.

Максимальное значение целого числа без знака зависит от разрядности регистра следующим образом:

4 разряда	15
8 разрядов	255
16 разрядов	65 535
32 разряда	4 294 967 295

В некоторых 8-разрядных процессорах имеются средства для реализации 16-разрядной арифметики, состоящие из пары 8-разрядных регистров или специальных 16-разрядных регистров.

### 9.3в. Симметричность

Симметричность процессора подразумевает взаимозаменяемость команд, режимов адресации и регистров.

Если содержимое регистра  $R0$  можно переслать в регистр  $R4$ , то можно ли осуществить пересылку из регистра  $R4$  в регистр  $R0$ ?

Если регистр  $R0$  можно загрузить посредством какого-нибудь способа адресации, то можно ли любой другой регистр загружать аналогичным образом?

Можно ли арифметические операции выполнять в любом из регистров общего назначения?

Можно ли осуществлять пересылки из любого регистра в любой регистр, из любого регистра в память или из памяти в память?

Ответы «Да» на все эти вопросы указывают, что процессор действительно обладает высокой степенью «симметричности» в наборе своих команд и архитектуре регистров. Симметричность представляет собой желательную особенность процессора, так как это, как правило, приводит к более легкому и быстрому программированию на машинном языке.

### 9.3г. Диапазон адресации

Диапазон адресации процессора представляет собой объем памяти, к которому можно обращаться без помощи группы внешних аппаратных средств. Диапазон адресации ряда процессоров общего назначения приведен в табл. 9.1.

Таблица 9.1. Диапазон адресации различных процессоров

Фирма	Процессор	Диапазон адресации
Intel	8048	1К
Mostek	3870	2К
Mos Technology	6503	4К
Intersil	6100	4К
Signetics	2650	32К
National	SC/MP	64К
Intel	8080	64К
Intel	8085	64К
Zilog	Z-80	64К
Motorola	6800	64К
Mos Technology	6502	64К
RCA	1802	64К
TI	9900	64К
Intel	8086	1М
Zilog	Z-8001	8М
Motorola	68000	16М

Как можно видеть, существует широкий выбор их возможностей только в имеющемся диапазоне адресов. Требуемый объем памяти зависит первоначально от выше предполагаемой прикладной задачи. Программа простой электронной игры может состоять из 1 или 2 кбайт машинной программы, в то время как объем средней сложности мульти- или универсальной программы может легко превысить 64 кбайт.

Современные 16-разрядные процессоры, такие, как 68000 и Z-8000, имеют другую особенность, т. е. диапазоны адресации с мультиплексированием. Это старая особенность универсальных вычислительных машин и мини-ЭВМ, которая, подобно многим другим понятиям «больших машин», проникла в область микропроцессоров. Рассмотрим, например, процессор 68000 фирмы Motorola.

Существуют три канала «кода режима работы», выходящие из прибора 68000. Каналы кодируют (наряду с другими функциями) режим работы прибора в режиме пользователя или супервизора и информацию о том, является ли он доступным для программы или данных. Эту информацию можно использовать для адресации памяти, так что в действительности существуют четыре отдельные и определенные области памяти, каждая объемом 16 Мбайт (программа-супервизор, данные супервизора, программа пользователя, данные пользователя). При таком разделении общий диапазон адресации составляет 64 Мбайт.

Разбиение диапазона адресации представляется очень ценной характеристикой, особенно в универсальных машинах и в вычислительных комплексах с многими пользователями. Это не только потому, что наращивается область памяти, но и из-за того, что обеспечивается реализация механизма защиты операционной системы в машинных кодах от доступа или преобразования программой пользователя, поскольку в режиме пользователя прогоняемые программы не могут обратиться к диапазону адресации супервизора.

### 9.3д. Стек

Очень важной особенностью процессора является его стековая архитектура. Более ранние машины, такие, как 8008 и 2650, имели внутреннюю стековую память фиксированной длины, что ограничивало глубину вложения подпрограмм, в то время как современные машины используют регистры указателя стека, которые делают доступной для организации стека внешнюю память. Это позволяет ограничивать вложение и передаваемые параметры только объемом имеющейся в распоряжении памяти.

## 9.4. НАБОРЫ КОМАНД

### 9.4а. Классификация команд

**Математические.** Большинство процессоров достаточно похоже в части команд, которые в них заложены. В более мощных процессорах имеются команды умножения и деления. Если в

вашей прикладной задаче предполагается использовать ДДК-арифметику, то требуется проверить ее наличие на выбираемом кристалле.

**Логические.** Функции И, ИЛИ, ИСКЛЮЧАЮЩИЕ ИЛИ и НЕ являются стандартными операциями всех процессоров. Также обычно присутствуют, хотя и не всегда, разнообразные операции проверки разрядов и установки. Для операционной системы и управления в реальном масштабе времени очень часто необходимо иметь простую неразделимую команду типа проверка — установка или группу команд для семафорного управления.

**Пересылка данных.** Главные соображения по оценке команд пересылки данных связаны с симметричностью и числом возможных режимов адресации.

Иногда удобно пользоваться командой пересылки блоков, но при хорошей организации циклов элементарных действий и разнообразных индексных регистрах можно сделать машинную программу такой же продуктивной.

**Передача управления.** Подыщем хороший набор условных операторов. Для каждого из проверяемых условий обычно присутствуют как оператор условного перехода по значению «истинно», так и оператор условного перехода по значению «ложно». Одно *очень важное* замечание состоит в подпрограммной структуре процессора, поскольку современный структурный код ориентирован на применение подпрограмм. Некоторые процессоры, например 1802, не содержат единственной команды перехода в подпрограмму, и поэтому для организации универсального вызова вложенной подпрограммы требуется выполнение нескольких команд. Другие же процессоры, такие, например, как 2650, имеют внутреннюю стековую память подпрограмм, что ограничивает число уровней подпрограмм, которые можно вкладывать. Процессор, который предназначен для выполнения машинной программы длиной более нескольких сотен байтов, должен иметь внешнюю стековую память с возможностями организации подпрограмм.

**Управление вычислительной машиной.** Команды этой группы отличаются в широких пределах в зависимости от типа машин. Если необходимо использовать режим прерываний, то следует убедиться, в наличии соответствующих команд, предназначенных для управления прерываниями в нашей прикладной задаче. Здесь возникает ряд вопросов: существует только один уровень прерывания или много? Можно ли выборочно маскировать сами прерывания? Если процессор предназначен для прогонки универсальной операционной системы, крайне желательно иметь супервизор или системный режим функционирования, где определенные операторы управления вычислительной машиной

имеют приоритет в системном режиме. Это совместно с управлением памятью позволяет реализовать достаточную степень защищенности операционной системы.

**Способы адресации.** Этот раздел посвящен обычным способам адресации, которые встречаются в микропроцессорах. К сожалению, каждая фирма-изготовитель применяет для этих изделий свою терминологию. Здесь же используются термины, взятые из описания различных микропроцессоров, и хотя в основном используются широко употребляемые термины, надо учитывать, что некоторые фирмы-изготовители используют для обозначения этих режимов другие названия.

**Адресация регистров.** Предназначенные для обработки данные находятся в одном из внутренних регистров процессора. В типовом случае это наиболее быстро выполняемая операция, поскольку для выборки данных не требуется производить обращение к памяти, например CLEAR R0 (очистки регистра R0).

**Косвенная адресация регистра или индексный регистр.** В регистре процессора содержится адрес данных, к которым требуется обратиться. Это очень интенсивно используемый режим в тех процессорах, которые обеспечивают его. Для выборки данных требуется провести одно обращение к памяти. При этом предполагается, что на предыдущей команде была проведена загрузка данного регистра соответствующим адресом данных. В отношении разбросанных в произвольном порядке элементов данных это относительно малоэффективный режим, поскольку для загрузки адреса выбираемых данных используется другая команда. Однако при неоднократном обращении к одному и тому же элементу данных или блоку данных этот режим становится привлекательным.

**Косвенная адресация памяти.** Ячейка в главной памяти содержит адрес элемента данных. Это медленный, но очень мощный и полезный режим адресации, например LOAD, R0 @ ADDRESS:

100	LOAD, R0 @
101	12
102	34
1 234	40
1 235	08
4 008	76

Команда в ячейке 100 является косвенной загрузкой регистра R0 через ячейку 1234. В ячейке 1234 содержится адрес данных — 4008. В ячейке 4008 содержатся данные — 76.

**Абсолютная или прямая адресация.** Адрес данных следует за командой в память. Это менее эффективный режим для постоянной выборки данных, чем режим косвенной адресации регистра, но предпочтительнее для редкого выбора данных.

*Относительная адресация по СК.* В этом режиме для адресации данных используется смещение счетчика команд. Эта команда по существу является позиционно-независимой. (Позиционно-независимая программа может перемещаться к любому адресу памяти без перевозврата и перекомпоновки любым способом.) Однако диапазон применения этого режима обычно ограничен.

*Непосредственная адресация.* Данные непосредственно следуют за командой, например пересылка числа 5 в регистр 0.

*Индексный относительный адрес.* Относительный адрес добавляется к содержимому регистра косвенного обращения, например, `MOVE DO, 26(A5)` должно пересылать содержимое регистра `DO` к ячейке памяти на 26 байт после ячейки, адресуемой регистром `A5`. Этот режим постоянно используется в языках высокого уровня с блочной структурой, где индексный регистр содержит указатель локального пространства данных для подпрограммы и относительный адрес дает ссылку на частный элемент данных внутри этой области данных.

*Индексация.* Индексация не относится к режиму адресации, но применяется часто в различных режимах адресации. В любом режиме индексной адресации содержимое индексного регистра добавляется к адресу, вычисляемому в некотором другом режиме адресации, с тем чтобы сформировать окончательный адрес. Этот режим обыкновенно применяется для оперирования с массивами данных и полезен также в управлении структурами данных. Автоматическое увеличение и(или) уменьшение содержимого индексных регистров является общим свойством и, как правило, является полезной характеристикой большинства процессоров.

## 9.5. СРЕДСТВА ПОДДЕРЖКИ ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ

### 9.5а. Мониторы ПЗУ

Монитор ПЗУ представляет собой одно из наиболее примитивных, а также и наиболее общих и легкодоступных отладочных инструментальных средств. Это простая программа, подводимая к ПЗУ самим поставщиком микропроцессора, и она предлагает пользователю ограниченный набор инструментальных средств отладки программного обеспечения, на основе которых и проводится разработка начального программного обеспечения комплекса.

Этот монитор ПЗУ обычно вводится в одноплатные вычислительные машины или демонстрационную плату и может

обычно закупаться отдельно, если разработчик приобретает только микропроцессорные элементы. Если же монитор ПЗУ должен быть встроен в собственную конструкцию, то имеется несколько требований по формированию данной системы. Как правило, для монитора потребуются специальный периферийный кристалл ВВ, адресуемый к некоторой ячейке, а также некоторое ОЗУ, встроенное в специальной позиции.

В мониторе имеются в наличии, как правило, следующие операции: проверка и изменение памяти; отображение содержимого памяти; вставка (замена) содержимого памяти; отображение содержимого регистров процессора; установка регистров процессора; пошаговое выполнение операций процессора; пуск выполнения операций процессора с ячейки; установка одной или больше точек прерывания; загрузка форматной объектной программы (с кассеты или бумажной ленты); запись содержимого памяти на кассете или бумажной ленте; связь с главной вычислительной машиной.

Иногда «одноканальный» ассемблер также имеется в ПЗУ. Этот ассемблер позволяет пользователю вводить рабочие коды команд в мнемоническом ассемблере и вводит операнды адреса и данных в абсолютном числовом формате. С помощью одноканального ассемблера пользователь может, например, вводить команду микропроцессора 8085 «переход к 1000» в виде «JMP 1000» вместо «С30010».

### 9.56. Ядро операционной системы

Во время написания этого материала только некоторые из крупных поставщиков снабжали свои процессоры операционной системой. Такие системы обычно продаются как изделие в виде набора плат или законченной микроЭВМ и обеспечивают значительную помощь при разработке системного программного обеспечения. Другие фирмы-изготовители также начинают поставлять операционную систему программного обеспечения. Фирма Bell Labs. разработала операционную систему UNIX, которая записана на языке С и может устанавливаться на серии PDP-11 или подобных вычислительных машинах. Из обзора журнала «Электроника» и аналогичных торговых журналов очевидно появление ряда предложений новых 16-разрядных процессоров. Ядро приобретаемой операционной системы необходимо учитывать при покупке «фондового» комплекса микроЭВМ. Вы можете не найти точно того, что вам нужно, но можете выбрать комплекс, который можно заказать с меньшими издержками, чем написание и ввод операционной системы поставщика.

### 9.5в. Языки

Одним из наиболее важных моментов при проектировании вычислительного комплекса является выбор языка системного программного обеспечения, которое будет создаваться. Выбор становится все в большей и большей степени важным, поскольку комплексы микроЭВМ становятся крупнее и более насыщенными программным обеспечением. Все поставщики микропроцессоров обладают некоторой разновидностью языка ассемблера, прилагаемого для этих процессоров. Языки же более высокого уровня (Бейсик, Фортран, Паскаль) не так легко доступны, хотя все большее и большее число фирм-изготовителей прилагают их. Ряд фирм по разработке программного обеспечения начинает производить компиляторы для многих кристаллов.

Компиляторы и ассемблеры поступают в двух разновидностях: одна прогоняется на машине, для которой он и создает машинную программу, а другая — кросс-компилятор — прогоняется на некоторой другой главной вычислительной машине.

Компиляторы и ассемблеры представляют собой большие программы, для которых в общем случае требуется объем памяти от 16К до 128К, запоминающее устройство сверхбольшой емкости (гибкий диск или твердый диск) и устройства ВВ. При этом подразумевается, что если вы не строите солидную универсальную вычислительную машину, то понадобится кросс-ассемблер или компилятор. Даже если предполагается установить эти инструментальные средства на новую систему, то, вероятно, придется провести начальную проработку на другой главной машине.

### 9.5г. Прикладная задача

Имеющееся коммерческое программное обеспечение прикладной задачи представляет собой другой рассматриваемый аспект при выборе процессора. Имеются в наличии программы электронных игр, хранения книг, инженерных вычислений и почти все, что можно предположить. Если же процессорная система должна обслуживать многих пользователей, то надо проверить пакеты программного обеспечения, которые уже имеются. Можно сэкономить много времени и средств по сравнению с разработкой их с самого начала.

### 9.6. АРХИТЕКТУРА

При выборе процессора задано, что проблема уже обозначена, а наибольшие очевидные различия будут в архитектуре.

Несмотря на то что потребительские (мощность, габариты схемы и т. д.) и необходимые уровни характеристик обычно диктуют данную архитектуру или архитектуры, необходимо отметить, что выбор различных типов процессоров будет оказывать значительное влияние на время разработки. Процессор и комплект совместимых с ним кристаллов обеспечения значительно облегчают задачу проектирования по сравнению, скажем, с микропрограммируемым процессором с разрядной организацией. Необходимо помнить, какой сделан выбор частной архитектуры.

### 9.6а. Однокристалльные процессоры

Широкое распространение однокристалльных микроЭВМ определяется их пригодностью для решения промышленных задач. Они имеют различные размеры, форму и мощность потребления. Диапазон задач, решаемых с помощью однокристалльных процессоров, лежит в пределах от промышленных контроллеров до местных подчиненных процессоров.

Для изготовления однокристалльных вычислительных машин применяются три основных технологических процесса: КМОП, *N*-МОП и *P*-МОП. Технологический процесс, используемый для создания данной микроЭВМ, по-видимому, не указывает их категорию по быстродействию, напряжению или мощности, но наиболее быстродействующей представляется *n*-канальная МОП-структура, наименьшую мощность потребляет КМОП-структура, хотя следует отметить, что КМОП-структура получила в последние несколько лет значительное развитие в части быстродействия и потребляемой мощности. В большинстве своем выпускаемые процессоры являются 4- или 8-разрядными и предлагают широкий набор встроенных функций. Из приведенных таблиц сравнения процессоров следует, что они выполняют функции, которые должны удовлетворять конкретным потребностям. Далее приводятся некоторые примеры того, что предлагается, а именно АЦ-преобразователи, последовательные параллельные порты ВВ, ультрафиолетовые СППЗУ, счетчиковые таймеры, детектирование пересечения нуля, высококовольтный запуск, цифровой интерфейс на СД, клавишный интерфейс, возможность наращивания, ОЗУ/ПЗУ вне кристалла, аналоговая обработка сигнала, и почти все без исключения имеют внутрикристалльные генераторы тактовых импульсов, ОЗУ и ПЗУ.

Далее необходимо учесть некоторые соображения. Процессоры со встроенными ОЗУ/ПЗУ особенно целесообразно использовать для тех прикладных задач, где требуется минимальное число составных частей. Напомним, что ПЗУ должно быть

уже запрограммировано до того, как разработчик приступит к отладке системы. Для решения этой проблемы было разработано ультрафиолетовое СППЗУ как вариант наиболее популярных микроЭВМ, следовательно, имеется возможность провести макетирование до получения фотошаблона.

Если же требуется обеспечить гибкость системы, то высший приоритет получает способность наращивания памяти вне кристалла. Чем дальше ваша прикладная задача от очень специализированного контроллера, тем тщательнее стоит проанализировать пригодность микроЭВМ для обеспечения ваших потребностей, даже если высокопроизводительные микроЭВМ представляют собой мощные вычислительные машины с ОЗУ/ПЗУ на плате.

### **9.6б. Внутренняя/внешняя стековая память**

Здесь компромисс следует искать между быстродействием и гибкостью. При внутренней стековой памяти время ответа системы на прерывание или вызов подпрограммы будет меньше, чем у процессора с внешней стековой памятью. Однако размещение стековой памяти внутри вместо ОЗУ приводит к ограничению глубины вложений прерываний или подпрограмм. Это особенно очевидно в языках высокого уровня, где блочно-структурное программирование осуществляется при интенсивном использовании стековой памяти.

### **9.6в. Процессоры с разрядной организацией**

Процессоры с разрядной организацией являются наиболее быстродействующими, потребляют значительную мощность, и обычно их использование приводит к высоким затратам при проектировании. Эти строящие сами себя процессоры наиболее привлекательны в тех случаях, когда для удовлетворения потребностей не удалось найти какой-либо другой процессор. Их микропрограммируемость позволяет при выполнении прикладной задачи создавать специальные команды. Скорость выполнения этих команд существенно выше скорости выполнения программы в машинных кодах на другом процессоре.

Фактор времени проектирования позволяет найти компромисс между гибкостью и быстродействием. При выборе микропроцессора считается заданным, что процессор будет правильно выполнять директивы, которые ему предлагаются. С помощью процессора с разрядной организацией необходимо отладить «процессор» (АЛУ, указатель следования, управление запоминанием) и написать программу для его запуска. Это нелегкая задача, хотя стоит затратить усилия, если этого требует прикладная задача.

### 9.6г. Сопроцессоры

Сопроцессор представляет собой обычно процессор, который был разработан для взаимодействия с первичным процессором. Они выполняют многочисленные функции: управление памятью, реализацию вычислений в формате с плавающей запятой, функционируют как процессоры ВВ, контроллеры терминала и другие. С их помощью удается значительно повысить вычислительную мощность системы. Главное соображение, о котором следует помнить, это то, что они обычно сопрягаются внутри комплекта, т. е. элементы расширения процессора (ЭРП) фирмы Zilog были разработаны для функционирования совместно с микропроцессором Z8000 фирмы Zilog. Тщательно обусловлены сигналы, которые используются главным процессором и сопроцессором для обмена. Хотя блок управления памятью (БУП) фирмы Zilog является как раз периферийным изделием, он дает преимущество в том, что прибор Z8000 выводит сегменты канала адреса на один полный такт раньше адреса, давая блоку управления памятью время для вычисления верхнего адреса. С другой стороны, элементы расширения процессора фирмы Zilog представляют в действительности возможность провести наращивание только кремниевого процессора и по определению не могут использоваться совместно с другим процессором. В приборе имеется ряд резервных команд, которые обозначаются NOP (отсутствие операции). Эти команды распознаются кристаллами элементов расширения процессора как их специализированные команды (например, умножение в формате с плавающей запятой). Такие со- или процессоры-расширители повышают мощность главного процессора, так что при выборе процессора необходимо учитывать весь комплект.

Если вы остановились на конфигурации большой вычислительной машины и хотите использовать эти новые увеличивающие ее функциональные возможности изделия, то надо проверить их наличие и соответствие фирме-изготовителю.

### 9.6д. Многопроцессорная обработка

Основной интерес в многопроцессорных системах представляет системный интерфейс. В режиме многопроцессорной обработки необходимо обеспечить взаимодействие процессоров таким образом, чтобы исключить возможность потери данных в системе.

В многопроцессорной системе процессоры работают одновременно, при этом требуется обеспечить их синхронизацию. Характерной особенностью процессора, которая облегчит разработку подобной системы, будет команда проверки и установ-

ки, т. е. неделимый цикл чтение/запись. При этом появляется возможность реализовать режим семафора (семафор представляет собой флаг, который допускает проводить ввод критической секции машинной программы или данных только в один процессор). Если же в используемом процессоре эта функция отсутствует как отдельная команда, то ее необходимо реализовать аппаратными средствами на системном уровне. В режиме многопроцессорной обработки другая проблема связана с разработкой системного программного обеспечения. Операционная система не является тривиальной, и ее проверка представляет сложную задачу, которая должна проверять состояния (которые теперь состоят из комбинации состояний всех входящих в систему процессоров)  $2^N$  процессоров для того, чтобы гарантировать надлежащее функционирование.

### 9.6е. Проблемно-ориентированные периферийные устройства

Приводимые далее описания имеющихся у разработчиков микропроцессорных систем периферийных устройств достаточно краткие и неполные. В гл. 7, 8 и 11 приводится более подробное описание этих схем, поэтому предлагаемый материал должен рассматриваться как предварительные замечания.

**Параллельный/последовательный ВВ.** Предлагаемые для реализации параллельного и последовательного ВВ кристаллы имеют много разновидностей, и их функция существенна для всех типов систем, кроме самых маленьких. Например, ААИС 6850 фирмы Motorola и УАПП 8251 фирмы Intel представляют собой кристаллы последовательного ВВ, а периферийный интерфейс адаптер 6820 фирмы Motorola и программируемый периферийный интерфейс 8255 фирмы Intel — параллельного. Эти кристаллы обеспечивают наиболее простое сопряжение в собственном комплекте.

Можно использовать, скажем, ААИС фирмы Motorola с изделием фирмы Intel, но необходимо обратить внимание на правильную их синхронизацию. Если не рассматривать необычную причину (доступность), то нет смысла останавливаться на этих комплектах кристаллов. В основном для чего предназначены в системе эти кристаллы последовательного/параллельного ВВ — это обеспечение сопряжения с процессором внешних устройств (клавиатуры, терминала RS-232 и т. д.). В кристаллы устройств ВВ входят буферы шины управления и данных и фиксации данных. Программируемость этих приборов обеспечивает их значительную гибкость. Функциональной структурой портов ВВ управляет часть командного слова. Системное программное обеспечение может «перестраивать» режим функционирования этого прибора.

Для определенной задачи проектирования выбор последовательного/параллельного устройства ВВ не представляет проблемы. Сначала рассмотрим изделия, входящие в комплект выбираемого процессора: если же отсутствует подходящее изделие, то рассмотрим кристаллы периферийных устройств другого поставщика. Убедимся, что удовлетворяются требования по синхронизации сопряжения между процессором и периферийным устройством. В недавнем прошлом появился ряд интеллектуальных процессоров ВВ. Эти приборы позволили снять дополнительную нагрузку по обеспечению ВВ с главного процессора, но усложнили систему ВВ. Очень полезно оценить возможность применения этих новых изделий вместо упомянутых выше более старых. Такой подход потребует определенных издержек и усложнения системы, но улучшение качества ее функционирования оправдывает такое решение.

**Счетчики/таймеры.** Счетчики/таймеры образуют другое семейство периферийных кристаллов. Эти кристаллы можно использовать для выполнения разнообразных функций, например для замещения петель синхронизации программного обеспечения на вырабатываемые кристаллом таймера аппаратные сигналы прерывания, получения тактовых сигналов реального масштаба времени, счета числа событий и выработки сигнала синхронизации с программным управлением.

**Блоки управления памятью.** Блоки управления памятью (БУП) обеспечивают трансляцию адреса из логической формы в физическую. Они обеспечивают выполнение таких функций, как виртуализация, запись-защита и индикация несуществующей памяти. Главное же назначение этих кристаллов состоит в том, чтобы обеспечить микропрограммируемые системы достаточно простым контекстным переключением нескольких страниц физической памяти (областей). Каждый пользователь в микропрограммируемом комплексе создает свой логический адрес на блоке управления памяти. Операционной системе необходимо только настроить содержимое БУП таким образом, чтобы логический адрес пользователя отобразился в единственной области памяти. Разработчики более крупных комплексов должны учитывать наличие этих устройств (в виде кристаллов).

**Прямой доступ к памяти (ПДП).** Контроллер прямого доступа к памяти представляет собой программируемое периферийное устройство, которое позволяет проводить высокоскоростную передачу данных от источника в пункт назначения. Эти пересылки могут быть типа память — память, память — периферийное устройство или между любым сочетанием участвующих в обработке данных устройств. Все это осуществляется без участия главного процессора, за исключением установки в на-

чальное состояние контроллера прямого доступа памяти. В тех случаях, когда в прикладных задачах используется большая запоминающая среда (гибкий диск, твердый диск, блоки с лентой и т. д.), контроллер ПДП значительно улучшает рабочие характеристики системы.

### 9.6ж. Контроллеры ЭЛТ, УШИ, ОЗУ

Для выполнения многих функций, в частности указанных выше, имеются специализированные периферийные кристаллы. Каждое устройство будет снимать дополнительную нагрузку с процессора, и в имеющей такое обеспечение системе имеется возможность минимизировать число составных частей и время проектирования. Снова необходимо учитывать наличие таких составных частей в процессорном комплекте.

## 9.7. СИСТЕМНЫЙ ИНТЕРФЕЙС

Как отмечалось в этой главе ранее, системный интерфейс (или межсоединения) будет, вероятно, самым существенным ограничивающим фактором роста вашего комплекса. Конечно, это не основное соображение при решении, на каком процессоре остановиться, но необходимо отметить важность системного межсоединения в комплексе.

Расположенные между процессором и системной шиной дискретные цепи обычно позволяют разработчику провести сопряжение почти любого процессора с любой шиной. Нельзя сказать, что некоторые комбинации представляли бы большую задачу проектирования. Чем ближе по функционированию системная шина к шине процессора, тем легче становится задача сопряжения и синхронизации. Итак, вспомним предъявленные к процессору требования, когда оговариваем: 1) синхронную/асинхронную шину, 2) память (статическую/динамическую, перераспределяемую, ОЗУ/ПЗУ, виртуальную); 3) прерывания, 4) многопроцессорную совместимость.

## 9.8. СРЕДСТВА РАЗРАБОТКИ

### 9.8а. Эмуляторы

Эмулятор представляет собой наиболее мощный инструмент отладки системы, доступный разработчику микроЭВМ, и является обычно составной частью большого комплекса разработки микропроцессорных средств. Эмулятор имеет кабель, который

подключается непосредственно в микропроцессорный разъем эмулируемой схемы-прототипа. Тогда окончание кабеля функционирует почти так же, как и процессор, который эмулируется. Это позволяет разработчику производить контроль и управление процессором лучше, чем при использовании любого другого инструментального средства. При решении задачи выбора подходящего микропроцессора необходимо учитывать наличие эмулятора. Это окажет значительную помощь в отладке аппаратных средств, программного обеспечения и аппаратно/программной компоновки.

При рассмотрении вопросов покупки или аренды отладочной системы с эмулятором необходимо учесть следующие моменты: 1. Можно ли прогнать эмулятор при максимальной скорости процессора? 2. Позволит ли эмулятор использовать прозрачно все сигналы прерывания процессора и прерывания при возникновении непредусмотренной ситуации? 3. Отладочная система резервирует для собственных нужд некоторый диапазон адресации процессоров, или же это все предназначено для программы пользователя? 4. Обладает ли отладочная система возможностями логического анализатора для выполнения в реальном масштабе времени программы трассировки? Если это так, то возможно ли гибко создавать конфигурацию или программное обеспечение для точек прерывания, ограниченного сбора данных, распределения интервала времени и вычисления? 5. Применим ли обобщенный интерфейс пользователя системы?

### 9.8б. Отладка программного обеспечения

Некоторые компиляторы способны генерировать дополнительную машинную программу для оказания помощи в отладке программ пользователя. Такие компиляторы основываются на использовании операционной системы той вычислительной машины, на которой эта программа прогоняется. Возможности отладочного программного обеспечения различаются, но в типовом случае они способны отслеживать поток выполнения и отображать содержимое регистров и памяти.

### 9.8в. Имитационное моделирование

На больших вычислительных машинах имеются моделирующие программы многих микропроцессоров, и в типовом случае они могут арендоваться на вычислительной сети в режиме с разделением времени. Моделирующая программа позволяет проводить выполнение микропроцессорных программ без привлечения имеющихся микропроцессорных аппаратных средств. Воз-

возможности такой отладки аналогичны эмуляции, но при этом отсутствует какое-либо взаимодействие аппаратуры, так что имитационное моделирование ограничивается только отладкой программного обеспечения.

## 9.9. ОДНОПЛАТНЫЕ ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ ВМЕСТО СОБСТВЕННОЙ РАЗРАБОТКИ

Поскольку сложность процессора и связанных с ним схем обеспечения постоянно увеличивается, часто начинает возникать вопрос: строить ли вычислительную машину или закупить одноплатную вычислительную машину (ОВМ). Ниже будет приведено несколько надежных критериев для исследования проблемы, когда принимается какое-либо решение.

### 9.9а. Собственный опыт

Собственный опыт очень важен. Если вы собираетесь разработать плату, начиная с «нуля», то вам потребуются опытные сотрудники в области выбора прототипа, конструирования, травления плат под схемы (этот процесс можно арендовать) и отладки. Сами же изделия необходимо купить и иметь на складе. Собираетесь ли вы смонтировать изделие собственными силами? Имеются ли опытные техники, чтобы получить работающие надлежащим образом платы? Доступно ли испытательное оборудование, такое, как устройства отображения, логические анализаторы и прототипные системы? Где собираетесь заимствовать обеспечение программных средств? Предпочитаете ли написать диалоговую управляющую программу (они обычно прикладываются к ОВМ)?

Если ваша фирма достаточно велика и имеет все группы обеспечения для решения задачи создания вычислительной машины, то можно ответить «Да» на все перечисленные выше вопросы, но какое количество машин вы собираетесь выпустить? Какую прибыль вы собираетесь получить, продавая их для покрытия затрат на проектирование?

Некоторые ограничения присущи и ОВМ, и необходимо оценить их пригодность для решения поставленных задач. Если же ОВМ несовместима с предъявленными требованиями, то у вас нет выбора. Все рассмотренные ранее разделы этой главы также подтверждают это. Что изготовители ОВМ предлагают в части периферийного обеспечения (наиболее часто они снабжаются перфокартами, которые вводятся в ту же системную шину), памяти, запоминающих устройств сверхбольшой емкости и т. д.? Если вы выбираете ОВМ и соответствующую ей

систему для обеспечения ваших нужд в виде вычислительной машины-изготовителя оригинального оборудования (ИОО), вспомним, что если в ней отсутствуют желательные для вас специальные функции, то всегда можно спроектировать дополнительную плату (перфокарту), которая подойдет для этой системы.

Выбор между ОВМ и созданием своими силами машины не простая задача. Прибыль от собственной разработки получается выше, зато затраты на проектирование и конструирование гораздо выше. При использовании же ОВМ время разработки короче, и имеются обычно операционная система и программные средства обеспечения совместно с платой (перфокартой).

На рынке сбыта появляется все больше и больше изделий совместно с вычислительной машиной ИОО. В то же время фирмы проводят огромную дополнительную работу по разработке собственных вычислительных машин. Иногда большие размеры и специфические характеристики приводят к тому, чтобы вычислительная машина разрабатывалась «с нуля», но равным образом об этом можно заключить и договор. Итак, как часть методики выбора процессора, т. е. при решении вопроса о том, необходимо ли действительно разрабатывать собственную машину или ИОО-вычислительную машину, ОВМ часто недооценивают.

## 9.10. ПРОЕКТИРОВАНИЕ ЛАБОРАТОРНОГО КОНТРОЛЛЕРА

### 9.10а. Задача

В этом примере рассмотрим потребности лаборатории контроля качества, которой необходимо получить большой объем полуавтоматических данных испытаний, быстро обработать эти данные для выработки оценки типа годен — нет — годен, а затем передать их в кратком изложении в большую главную вычислительную машину для дальнейшего анализа и подготовки отчетного сообщения.

1. Функционирующее испытательное и измерительное оборудование в большей части совместимо с УШИ, за исключением части оборудования, для которого необходим специальный параллельный интерфейс.

2. Обработываемые данные представляются как набор чисел с плавающей и фиксированной запятой и точностью  $4^{1/2}$  цифры.

3. Проводится приблизительно 50 000 вычислений в режиме с плавающей запятой, которые позволяют рассчитать, исходя из накопленных сырых данных, требуемые параметры.

4. После того как данные получены и обработаны, их перезагружают в виде пакетов в главную вычислительную машину для статистического анализа и отчета. Сырые данные нежелательно сразу посылать из-за их большого объема и времени реакции главной машины.

5. Лабораторная среда является довольно зашумленной, но соответствующее экранирование позволит решить эту проблему. Не существует также никаких ограничений на потребляемую мощность, а окружающая среда имеет нормальную комнатную температуру.

6. Разрабатываемая система рассматривается как прототип, который желательно расширять для реализации многих испытательных пунктов путем или построения дополнительных блоков, или возможностей самого прототипа.

### 9.10б. Методика выбора

**Аппаратурные средства интерфейса.** Процессор должен осуществлять связь с внешним миром через порт УШИ, через специальный параллельный интерфейс и два порта RS-232 (один для главного, а другой для местного терминала).

Для настоящего момента необязательно учитывать необходимость наличия местного запоминающего устройства сверхбольшой емкости, хотя это и может потребоваться в будущем.

### 9.10в. Программные средства интерфейса

Вследствие большого количества вычислений в формате с плавающей запятой крайне желательно иметь язык высокого уровня с плавающей запятой, доступный для разработки программного обеспечения. Главная вычислительная машина серии PDP-11 с операционной системой UNIX имеет в наличии «С» кросс-компиляторы для процессоров Z-80, 6800, Z-8000, PDP-11 и 68000.

Первоначальная проработка числового алгоритма обработки на главной вычислительной машине показывает, что для него требуется машинная программа приблизительно 30 кбайт. Предоставляя другие 20 кбайт для ограниченной специализированной операционной системы, получим, что для начального варианта потребуется непосредственно 50 кбайт машинных слов. Области памяти в 64К процессоров Z-80 или 6800, вероятно, в настоящий момент достаточно, но если предполагается совершенствование данной прикладной задачи, то необходимо перейти к страничной или оверлейной системе, которая позже доставит больше беспокойства. Поэтому основное внимание будет уделяться машинам с большим диапазоном адресации.

В первоначальном варианте не предполагается необходимость в применении местного запоминающего устройства сверхбольшой емкости. Это позволяет применить более простую операционную систему, поскольку не требуется управления файлами, но как это связано с загрузкой системы? Потребуется ли операционная система ПЗУ? Если главная вычислительная машина может обеспечивать обмен со скоростью 4800 бит/с, тогда она может откачивать информацию со скоростью ~480 байт/с. Для разгрузки (откачки) при такой скорости 64 кбайт потребуется около 138 с для одного непрерывного пакета или, учитывая наличие некоторых перерывов работы главной машины, около 5 мин. Поскольку нормально система функционирует в таком режиме передачи только один раз в день, это не вызывает возражений. Для запуска этого режима перекачки системы потребуется только небольшой монитор ПЗУ.

Одно из принципиальных соображений при построении такой системы связано с возможностью ее наращивания в будущем. Это может потребоваться, например, при увеличении числа пунктов проведения испытаний и при наращивании для получения местной собственной операционной системы. В этом случае необходимо учитывать возможность такого наращивания на данном этапе. Особое внимание следует обратить на используемую операционную систему (см. список операционных систем различных процессоров, приведенный ниже).

Процессор	Операционная система	Назначение	Фирма
LSI 11/23	RT-11	Универсальный	Digital Equipment Co.
	RSX-11M	»	
68 000	RSX-11S	Управляющий	Bell Labs
	UNIX	Универсальный	
	VERSADOS	Управление в реальном масштабе времени	Motorola
	MSP-68000	Управляющий	Hemenway Assoc. Inc.
Z-8000	UNIX	Универсальный	Control Systems Inc.
	IDRIS	»	Whitesmiths Ltd.
	MTOS-68K	Управляющий и универсальный	Industrial Programming Inc.
Z-8000	IDRIS	Универсальный	Whitesmiths Ltd.

### 9.10г. Что выбирать и почему?

**Связи.** Обмен должен производиться по стандартным УШИ-шинам и последовательным каналам RS-232. В виде набора интегральных микросхем предлагаются контроллеры УШИ и

функций «источник сообщений-приемник», так что нагрузка при обменах не потребует использования любого особого процессора, отличного от данного, который обеспечивает сопряжение с одним из имеющихся в наличии кристаллов.

**Количество.** Задача непосредственно связана с оценкой единственного прототипа при окончательном его производстве от 10 до 20 блоков. Поэтому не существует особой необходимости стараться обеспечить стоимость входящих частей на минимальном уровне. Затраты инженерного труда могут легко превысить их стоимость, и компромиссный вариант лежит на пути проведения быстрой и малотрудоемкой разработки, а не минимизации стоимости составных частей. При этом можно указать, что одноплатная вычислительная машина, которая удовлетворяет всем вышеизложенным требованиям, является более предпочтительным вариантом, чем разработка «с нуля».

**Диапазон адресации.** Размер прикладной задачи, отсутствие загромождающего устройства сверхбольшой емкости и желание исключить нестандартные схемы страничной организации предполагают необходимость использования одной из машин с большим диапазоном адресации.

**Точность вычислений.** Наша точность вычислений составляет  $4\frac{1}{2}$  десятичной цифры, или  $5 \times 10^{-5}$ . Для оперирования таким числом в одном регистре требуется по крайней мере 16-разрядный регистр, таким образом, снова желательно использовать 16-разрядный процессор. Можно еще применить микропроцессор Z-80, но при некотором наказании быстродействием.

**Реальное время.** Наша прикладная задача не для «реального времени», в котором необходимо поддерживать ее быстродействие, но быстродействие важно для пропускной способности. Снова это диктует выбор одного из новых высокопроизводительных процессоров.

Исходя из этой точки зрения, ограничим выбор одним из следующих процессоров: LSI 11/23, 68000, Z-8000, 8086. Любой из этих процессоров может выполнить задачу. Для этого можно еще проконсультироваться в опубликованных торговых каталогах. Например, в журнале *Electronic Design* (April 1, 1981) дан набор рекламных листов, где проведено сравнение этих четырех процессоров. Конечно, хотя эти анализы и двусмысленны, из них вытекает некоторое преимущество по совокупности характеристик прибора 68000, хотя по некоторым показателям выигрывают и процессор Z-8000, и процессор 8086.

С точки зрения программного обеспечения лучше других процессор 11/13, он совместим с большинством мини ЭВМ с десятичной арифметикой, что важно при дальнейшем наращивании системы, но это один из наиболее медленнодействующих 16-разрядных процессоров.

Исходя из этого, частные показатели — имеющиеся инструментальные средства, знакомство разработчика с функционированием различных процессоров, персональное предпочтение определенного типа архитектуры и, наконец, хотя и в меньшей степени, текущая стоимость — будут определяющим фактором. Для этого примера, а именно конструирования нашего лабораторного комплекса, была выбрана модульная система 68000 VERSA. В этой системе используется плата ЦП с двумя последовательными портами, четырем параллельными портами, памятью 64 кбайт, таймером и соответствующими контрольными аппаратными средствами. Одна дополнительная плата разрабатывается по заказу для обслуживания интерфейса УШИ, поскольку во время написания этого материала никакие из блоков ОВМ, предлагаемых для рассматриваемых процессоров, не имеют платы УШИ.

## 9.11. ПРОЕКТИРОВАНИЕ КЛАВИАТУРНОГО ИНТЕРФЕЙСА

### 9.11а. Задача

В этом втором примере рассмотрим клавиатурный интерфейс. В наличии имеется процессор Z-80, который используется в системе обработки текстов. Устройство ВВ состоит из гибкого диска, печатающего устройства и терминала/клавиатуры. Используемая клавиатура (уже использованная в другом изделии) имеет последовательный интерфейс.

Дополнительное сканирование клавиатуры приводит к ненужной нагрузке на процессор. Для облегчения решения этой проблемы желательно использовать микроЭВМ, которая дополнительно обеспечивает клавиатуру. В качестве таковой представляем процессор Z-80 для кода ASCII с клавиатуры.

1. Клавиатурный интерфейс такой, что импульсы тактовой синхронизации посылаются на клавиатуру с контроллера, и после каждого импульса считываются данные последовательного канала, которые показывают, нажата ли клавиша: т. е. после того, как сороковой тактовый импульс послан к клавиатуре, линия последовательных данных будет указывать, нажата ли определенная клавиша.

2. Необходимо запомнить таблицу, которая позволяет осуществлять поиск, основанный на счете тактовых импульсов, когда в последовательный канал вводится истинное значение.

3. В программном обеспечении нужно предусмотреть алгоритм предотвращения дребезга клавиши. Другие же функции, такие, как клавиши автоповтора и опознания, желательны, но

необязательны. Необходимо реализовать  $N$ -клавишное одновременное нажатие (распознавание многократно нажимаемых клавиш), поскольку это система обработки текстов.

4. Сопряжение с расположенными на клавиатуре шестью СД осуществляется аналогичным образом. Последовательный канал данных совместно с каналом тактовых импульсов используется для синхронизации данных в сдвиговом регистре. Поскольку требуется восемь тактовых импульсов, данные проходят в триггер-защелку  $D$ -типа с запаздыванием на постоянную времени  $RC$ . Это как раз время включения СД.

5. Программное обеспечение этого процессора будет написано на языке ассемблера и по оценке будет занимать приблизительно 1 кбайт.

6. Уровень производства составляет приблизительно от 500 до 1000 штук в год.

7. Не существует проблем при организации питания, но общая система должна удовлетворять стандартам предприятия по статическим характеристикам, ЭМИ и температурному диапазону. Отсутствуют какие-либо специальные климатические требования, за исключением испытания на влагостойкость.

8. Этот процессор клавиатуры должен обеспечивать обмен с прибором Z-80. Сам метод еще не определен, но среди возможностей имеются разделенный порт ВВ, раздельное ОЗУ (двойной порт) и т. д.

9. Рассматривая возможность функции программируемой клавиши для ее обеспечения, следовало бы предусмотреть простое введение к процессору дополнительного ОЗУ. Соответствующую структуру программного обеспечения необходимо разрабатывать исходя из идеи введения программируемой клавиши.

### 9.11б. Методика выбора

**Аппаратные средства интерфейса.** Процессор клавиатуры будет подсоединяться к системной шине, которая позволит процессору Z-80 проводить считывание данных с порта ВВ, содержащих символ кода ASCII, вычисляемый процессором клавиатуры.

### 9.11в. Программные средства интерфейса

Благодаря относительно низкому уровню задачи обзора клавиатуры и устранению дребезга клавиш набор команд этого процессора не представляет существенного интереса.

При разработке прототипа желательно иметь вариант кристалла типа СППЗУ. Имеется отладочная система на микроЭВМ, которая обеспечивает разработку на многих однокрис-

тальных микроЭВМ. Выбранный процессор должен иметь поддержку на этой системе для разработки программного обеспечения и отладки прототипа.

### 9.11г. Что выбирать и почему?

#### 1. Потребности процессора:

а) Побитно адресуемое устройство ВВ по тактовым импульсам к клавиатуре и входным данным читаемой клавиши;

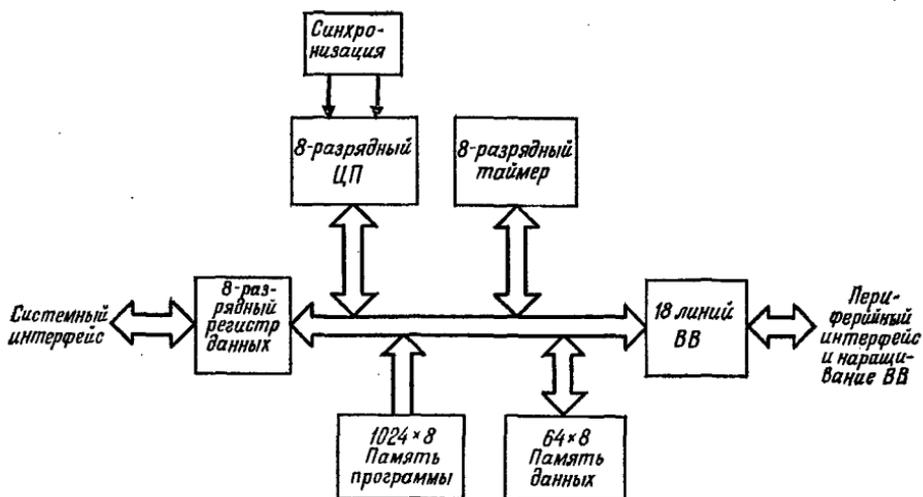


Рис. 9.4. Однокристалльная микроЭВМ типа 8041.

б) если возможно, шину сопряжения типа Z-80/8080; в) в прототипе вариант кристалла типа СППЗУ; г) ПЗУ объемом 1 К и ОЗУ с минимальным объемом 64 кбайт; д) указатель стека ОЗУ для поддержки структурного кода; е) наращивание внешними ПЗУ/ОЗУ для дальнейшего развития.

2. Возможные выборы: а) 8048/8748: содержит таймер, ОЗУ объемом 64 кбайт, ОЗУ/СППЗУ объемом 1 К, выходы последовательного входа и 27 линий ВВ; б) 8041/8741: специализированный кристалл периферийной вычислительной машины. Содержит асинхронный интерфейс типа «главный — подчиненный», ПЗУ объемом 1 К, ОЗУ объемом 64 кбайт; таймер, 18 программируемых линий ВВ и 2 последовательных входа; в) 6801/68701: содержит ПЗУ объемом 2 К, ОЗУ объемом 128 байт, 3 таймера, 31 линию ВВ, имеет возможность наращивания памяти до 65 кбайт, но затруднено сопряжение с шиной процессора Z-80; г) исходя из приведенных сравнительных таблиц, следует, что имеется много других кристал-

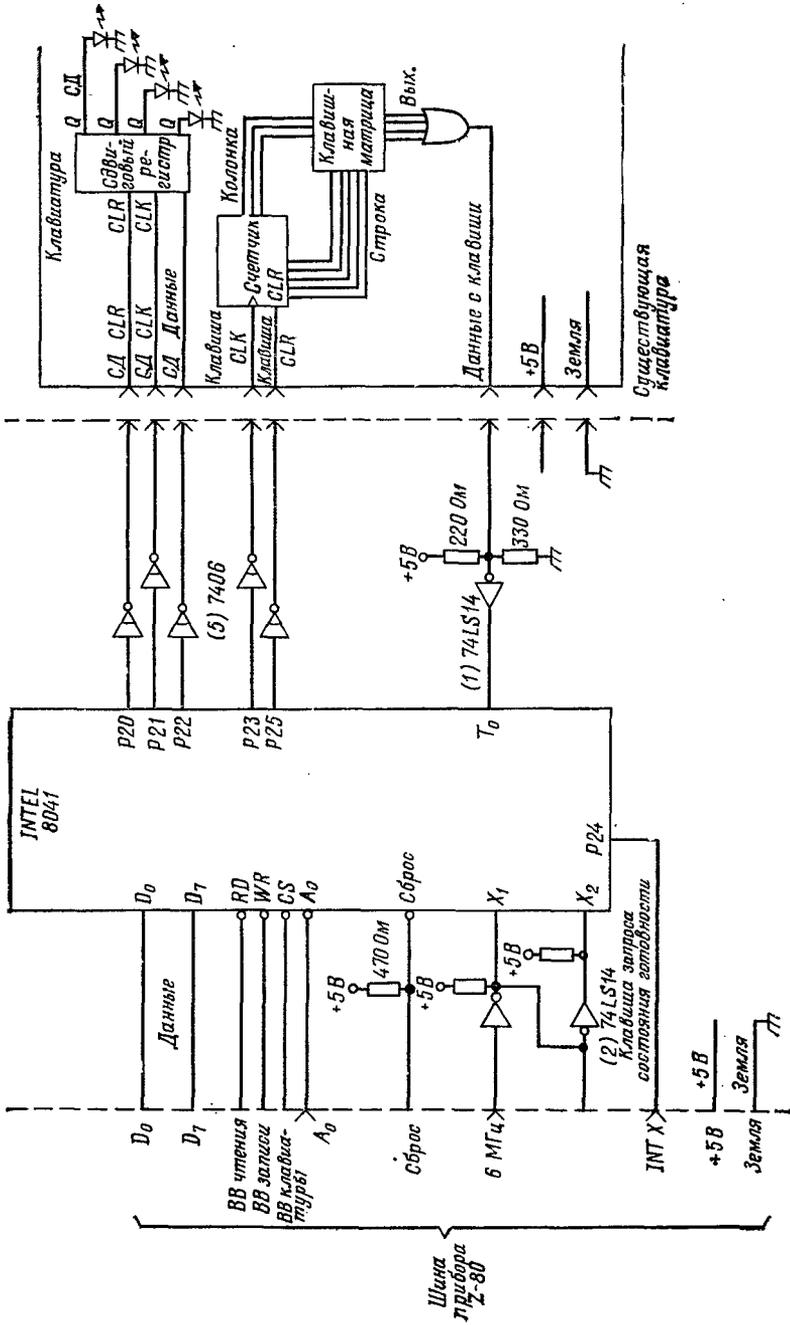


Рис. 9.5. Новый интерфейс для облегчения функционирования системы (Z-80).

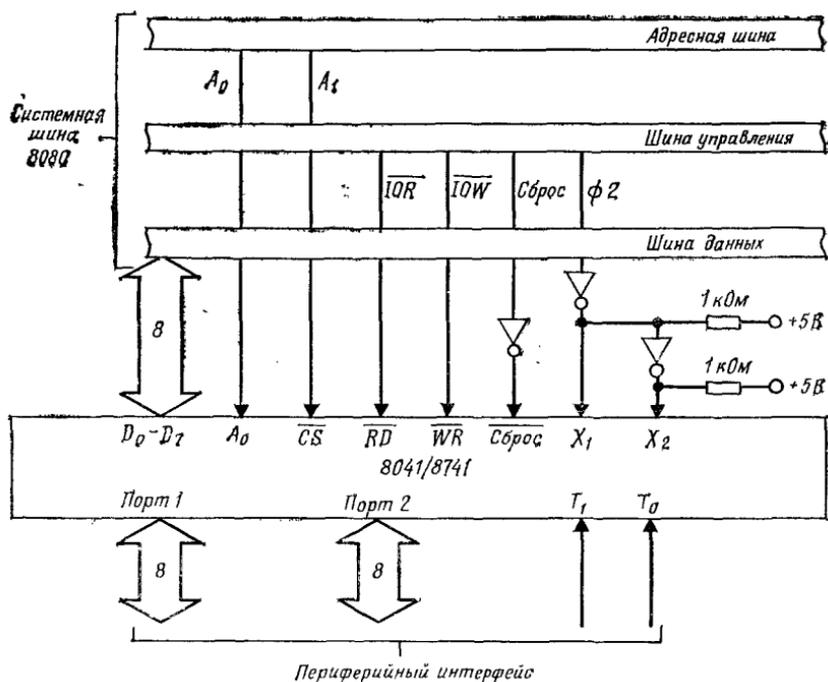


Рис. 9.6. Интерфейс 8041/8741 для сопряжения с системной шиной 8080.

лов, кроме описанных выше, которые можно применить для решения этой задачи. Эти же три имеют обеспечение на нашей отладочной системе и используются для сравнения только в этом примере.

**Какой процессор?** Мы выбрали процессор типа 8041/8741 (изображенный на рис. 9.4) из-за его уникального интерфейса типа «главный — подчиненный». При использовании в качестве процессора клавиатуры процессора 8041 составными частями в показанную на рис. 9.5 схему входят три кристалла. Процессор 8041 сопрягается с процессором Z-80 аналогично периферийному кристаллу, как представлено на рис. 9.6, но это также законченная микроЭВМ. Совместно с линиями ВВ и таймером он подходит для решения нашей прикладной задачи. Процессор 8041 будет обеспечивать нужды клавиатуры с четырьмя каналами ВВ и одним последовательным входным каналом. Когда же необходимо послать символ в системный процессор (Z-80), другая линия ВВ используется для задания прерывания на Z-80. Хотя процессор 8041 нельзя наращивать внешними ОЗУ/ПЗУ, было принято решение о том, что системный процессор будет обеспечивать выполнение функции программи-

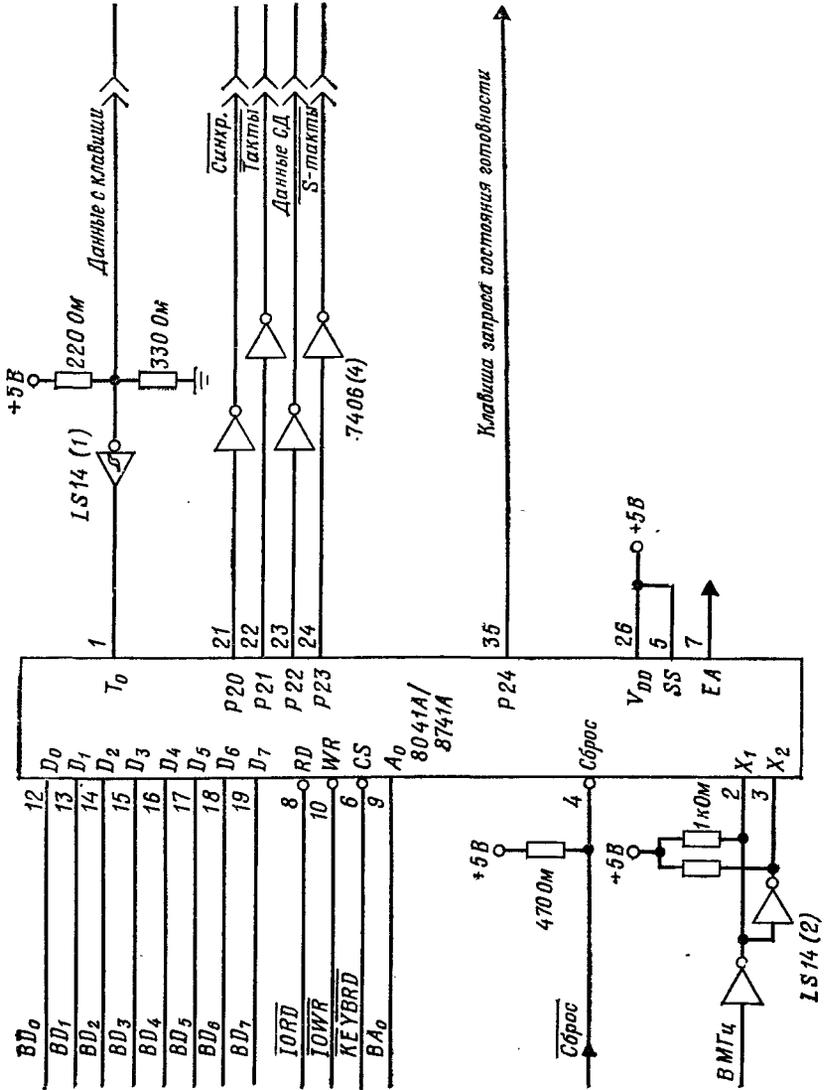


Рис. 9.7. Процессор 8041 в качестве процессора клавиатуры с последовательным сканированием.

Таблица 9.2. Краткие сведения о языках микроЭВМ

Языки	Поставщик	Выполняется на	Переменные	
			Число типов	Длина имени
MacBasic	Analog Devices	Macsym 32	5	2
Ext. Basic	Data General	Nova, Eclipse	2	2
Bns. Basic	Data General	(μ) Nova, Eclipse	4	6
Basic-11	Digital Equip.	LSI-11/21, 23	6	2
Basic/1000/L	Hewlett-Packard	Серии -L	3	2
Basic-80	Microsoft	8080, 8085, Z80 <sup>1</sup>	4	40
6800 Basic	Motorola	6800, 09 EXORciser	1	2
Basic-M	Motorola	EXOR набор, микромодуль <sup>1</sup>	4	Π
6809 Basic	Motorola	6809 EXORciser <sup>1</sup>	6	80
Basic 1	RCA Corp.	CDP 18 S007	4	1
Basic 2	RCA Corp.	CDP 18 S007	3	1
Power Basic	Texas Inst.	TM990 модуль <sup>1</sup>	4	5
12-k Basic	Winter Corp.	6800-базовый	2	2
Industr. Basic	Winter Corp.	6800-базовый	1 <sup>1</sup>	1
BCD Basic	Zilog Inc.	MCZ, ZDS	3	2
C-язык	Whitesmiths	8080, PDP, LSI-11	10	8
C-язык	Wintek Corp.	6800-базовый	7	8
C-язык	Yourdon Inc.	LSI-11, PDP-11	6	Π <sup>1</sup>
Intersct Cobol <sup>1</sup>	Data General	CS20, 30 (μ NOVA)	Н	30
Cobol 80	Microsoft	8080, 8085, Z80	6	30
ANSI-74 Cobol	Zilog Inc.	MCZ, PDS	3	30
Dabil	Ithaco Inc.	CompuDAS	1	160
Forth	Ancon	8080/85/86, Z80 <sup>1</sup>	Π	31
PolyForth	Forth Inc.	8080/86, 6800/09 <sup>1</sup>	8 <sup>2</sup>	128
MP/Fortran IV	Data General	(μ) NOVA, Eclipse	7	31
Fortran IV	Digital Equip.	LSI-11/21, 23	7 <sup>1</sup>	6
Fortran IV	Hewlett-Packard	HP1000	5	6
Fortran 80	Intel	Intellec. 8080/85 <sup>1</sup>	4	6
Fortran 80 <sup>1</sup>	Microsoft	8080, 8085, Z80	4	6
Fortran	Motorola	MC6800, 6809 <sup>1</sup>	2	6
Fortran 77	Softtech	8080/86, 6800/09 <sup>1</sup>	4	6
Fortran	Texas Inst.	TM9900 модуль <sup>1</sup>	66	6
Fortran IV <sup>1</sup>	Zilog Inc.	MCZ-1, PDZ, ZDS	4	6
Jovial J73	Softtech	LSI-11, Z8000 <sup>1</sup>	7	31
MDL/μ	Tektronix	8080/85, Z80, 6800/02	6	6
MPL	Motorola	6800/09 микромодуль <sup>1</sup>	11	Π
BSO Pascal	Boston Systems	6800, 8086 <sup>1</sup>	8	132
MP/Pascal	Data General	μ NOVA, Eclipse	6	32 <sup>4</sup>
Pascal/I	Hemenway Assoc.	M6800, Z8000	2	6
Pascal 1000 <sup>1</sup>	Hewlett-Packard	HP1000 M, E, F	6	150 <sup>2</sup>
Pascal 80 <sup>1</sup>	Intel	Intellec/Isis II	10+	8
MS-Pascal	Microsoft	8080, 8086 <sup>1</sup>	14	19
Pascal	Motorola	6809, 68000 <sup>1</sup>	10	32
Pascal (UCSD)	Softtech	8080/86, 6800/09 <sup>1</sup>	8	736
μP Pascal	Texas Instr.	FS, DS990 <sup>1</sup> , TM990	14	72
Pascal	Whitesmiths	8080, PDP, LSI-11	6	8
Industr. Pascal	Xycom	Z80-базовый	5	8
Pascal	Zilog Inc.	MCZ, PDS, ZDS	8+	1
PL/M-80	Intel	8080/85, MDS800 <sup>1</sup>	2	32
PL/M-86	Intel	8080/88, MDS800 <sup>1</sup>	5	32
PLM	RCA	CDP 183007	2	31
PL/85, CLS/65	Rockwell	6500 комплект	2	6
PL/W	Winter Corp.	6800 <sup>1</sup>	3	31
PLZ/SYS	Zilog Inc.	MCZ, ZDS	5+	255
Strubal +	Hemenway Assoc.	M6800	3 <sup>1</sup>	6

Матем. функции	Операторы			Размерности массивов	Динам. индекс	Уровень вложения циклов	Обращение к памяти	Программирование в свободном формате	Многооператорность
	Логика/разряд	Строка	Файл						
21	5	7	24	4	Да	4	Нет	Да	Да
7	6	2	7 <sup>1</sup>	Π	»	20	»	Нет	Нет
8	6	6	15	Π	Н	8 <sup>1</sup>	Да	»	»
12	0	9	11	2	Нет	Π	Нет	Да	Да
12	3/3	3	4	2	Да	256	»	»	Нет
17	8	7	11	Π	Нет	Π	Да	»	»
7	0	8	5	2	»	8	Да <sup>1</sup>	Нет	»
20	4	10	Да	2	»	21	Да	»	»
25	13	11	5	2	»	21	»	»	»
11	3	0	9	Н	»	Π	»	Да	Да
17	4	4	9	2	»	Π	Да <sup>1</sup>	»	»
10	4	8	4 <sup>2</sup>	(мин.) Π	Да	10	Да	»	»
13	2	10 <sup>1</sup>	8	8	»	Н	Нет	Нет	»
4	0	0	0	2	Нет	20	Да	»	Да
17	3	10	12	Π	Да <sup>1</sup>	Π	Нет	»	Нет
6	8	Да	Да	5	Нет	Π	Да	Да	Да
0	10/7	0	0 <sup>1</sup>	Π	»	10	»	»	»
0	3/3	0	0	256 <sup>2</sup>	Н	Π	»	»	»
4	0	2	5	3	Да	30	Нет	»	»
5	2	5	8 <sup>1</sup>	3	»	Π	»	»	»
4	6	Н	7	Π	»	Н	»	»	»
15	6/6	3	8	Π	Н	Π	Да	»	Да <sup>1</sup>
4	Π	Н	Н	Π	Да	Π	»	»	Да
21	18 <sup>2</sup>	16	82 <sup>3</sup>	Π	»	Π	»	»	»
72 <sup>1</sup>	9/3	0	10	128	»	Π	»	»	Нет
56	5/5	16	16 <sup>1</sup>	7	»	Π	»	Нет	»
58	3/3	0	5	3	Н	Π	Нет	»	»
38	5/5	0	8	7	Нет	Π	»	Да	Да
Н	4/4	0	Да <sup>2</sup>	3	»	Π	»	Нет	Нет
9	4	0	4	Н <sup>2</sup>	»	Н	»	Да	»
35	3	0	7	3	Да	Н	»	Нет	»
12	8	0	6	3	»	Н	»	Да	»
60	4	0	7	3	»	Н	»	Нет	»
0	5/5	7	0 <sup>2</sup>	3	Н	Π	»	Нет	Да
8	14/8	1 <sup>1</sup>	7 <sup>1</sup>	7	Да	Н	»	Да	Нет <sup>2</sup>
0	5/5	Да	0 <sup>2</sup>	3	Нет	Н	»	Нет	Да
21+	8+	0	10	Π	»	Π	Да	»	»
11	13	13	19 <sup>2</sup>	Π	»	Π	»	»	»
11	9/3 <sup>1</sup>	0	0	1	»	Π	»	»	»
11	3/3	2	22	Π	»	Π	»	»	»
24	3/3	6	19	Π	Да	Π	»	»	»
31	16	12	18	Π	Да <sup>2</sup>	Π	»	»	»
6	11/4	5	18	Π	Нет	Π	»	»	»
17	11	6	12	Π	Да	Π	»	»	»
14	10	10	9	72	Нет	31	»	»	»
11	Н	Да	Да <sup>1</sup>	5	»	Π	»	»	»
14	3/3	10	10	Π	»	Π	»	»	»
5	3	2	5	Π	»	Π	»	»	»
5	4	1	2	1	»	255	»	»	»
5	4	17	4 <sup>2</sup>	1	»	255	»	»	»
5	4	0	0	1	»	18	»	»	»
0	3 <sup>1</sup>	0	0	1	Да	255	»	»	»
5	3/3	0	0	1	Нет	Π	»	»	»
8	4/2	0	0	Н	»	Π	»	»	»
21	10/4	7	7	2	»	8	Да <sup>2</sup>	»	Нет

Продолжение

Языки	Поставщик	Повторно используемые подпрограммы	Совмещение	Совместимость с другими языками *
MacBasic	Analog Devices	Да	Да <sup>1</sup>	Никакой
Ext. Basic	Data General	Нет	Да <sup>3</sup>	М
Bus. Basic	Data General	Н	Да <sup>2</sup>	А
Basic-11	Digital Equip.	Нет	Нет	Mac <sup>1</sup>
Basic/1000/L	Hewlett-Packard	>	>	А, F <sup>1</sup>
Basic-80	Microsoft	>	Нет <sup>2</sup>	С, F, M, P
6800 Basic	Motorola	>	Нет	А
Basic-M	Motorola	>	Да	А
6809 Basic	Motorola	>	>	А
Basic 1	RCA Corp.	Да	Нет	А, M <sup>1</sup>
Basic 2	RCA Corp.	>	>	М
Power Basic	Texas Inst.	Нет	Нет <sup>3</sup>	А
12-k Basic	Winter Corp.	>	Нет	Никакой
Industr. Basic	Winter Corp.	>	>	А
BCD Basic	Zilog Inc.	>	>	А, PLZ/ASM/SYS
С-язык	Whitesmiths	Да	Да	М, P
С-язык	Wintek Corp.	>	Нет	Связующие файлы <sup>2</sup>
С-язык	Yourdon Inc.	>	>	Выполняется пользователем
Interact Cobol <sup>1</sup>	Data General	>	>	А, F, M
Cobol 80	Microsoft	Нет	>	А, F <sup>2</sup>
ANSI-74 Cobol	Zilog Inc.	>	>	А, PLZ/SYS <sup>1</sup>
Dabii	Ithaco Inc.	Н	Да <sup>2</sup>	М
Forth	Ancon	Да	Да	М, А
PolyForth	Forth Inc.	>	>	Mac
MP/Fortran IV	Data General	>	Да <sup>2</sup>	А
Fortran IV	Digital Equip.	Нет	Да	А, Mac, Syslib
Fortran IV	Hewlett-Packard	>	Нет	А, P <sup>2</sup>
Fortran 80	Intel	Да	>	ASM80, PL/M-80
Fortran 80 <sup>1</sup>	Microsoft	Нет	Нет	А, B, C
Fortran	Motorola	>	>	А, MPL <sup>3</sup>
Fortran 77	Softtech	Да	>	А, P
Fortran	Texas Inst.	>	>	А <sup>2</sup>
Fortran IV <sup>1</sup>	Zilog Inc.	Нет	>	А, PLZ/SYS
Jovial J73	Softtech	Да	>	F, M
MDL/μ	Tektronix	>	Да	М
MPL	Motorola	Нет	Нет	А, F <sup>3</sup>
BSO Pascal	Boston Systems	Да	>	А
MP/Pascal	Data General	>	Да	А
Pascal/1	Hemenway Assoc.	>	>	А
Pascal 1000 <sup>1</sup>	Hewlett-Packard	Нет	Нет	F, M
Pascal 80 <sup>1</sup>	Intel	Да	>	F, M, PL/M <sup>2</sup>
MS-Pascal	Microsoft	>	Да	B, C, F, M, PL/M
Pascal	Motorola	>	Нет	А, M <sup>2</sup>
Pascal (UCSD)	Softtech	Да <sup>2</sup>	Да	А, F
μP Pascal	Texas Instr.	>	>	А <sup>3</sup>
Pascal	Whitesmiths	Да	>	М, С-язык
Industr. Pascal	Xycom	>	>	А
Pascal	Zilog Inc.	>	Нет	А, PLZ/ASM, SYS
PL/M-80	Intel	>	>	ASM80
PL/M-86	Intel	>	>	ASM86
PLM	RCA	>	>	А
PL/65, CLS/65	Rockwell	>	>	А
PL/W	Winter Corp.	>	>	А (время прогона)
PLZ/SYS	Zilog Inc.	Да <sup>1</sup>	>	А, PLZ/ASM <sup>2</sup>
Strubai +	Hemenway Assoc.	Да	>	А

\* Ассемблер; С — Кобол; F — Фортран; M — машинный код; Mac — Макроассемблер

Комментарии
<sup>1</sup> Вплоть до 18 мультизадачных программ
<sup>1</sup> Число типов файлов. <sup>2</sup> Свежая копия передается для использования. <sup>3</sup> Реализуется пользователем
<sup>1</sup> Может изменяться программистом. <sup>2</sup> Интерпретатор используется совместно
<sup>1</sup> Может также совмещаться с языком Syslib
<sup>1</sup> Имеет директивы CHAIN и INVOKE
<sup>1</sup> Интерпретируется: 8080, Z80; компилируется: все. <sup>2</sup> Обеспечение ВВ в реальном масштабе времени
<sup>1</sup> Функции PEEK и POKE
<sup>1</sup> Компилируется на 6809 EXORciser MDOS, использует библиотеку времени прогона
<sup>1</sup> Компилируется и интерпретируется
<sup>1</sup> Для расширения возможностей языка используется функция USR
<sup>1</sup> Функции PEEK и POKE
<sup>1</sup> Компилируется на FS990. <sup>2</sup> Конфигурация P-Basic. <sup>3</sup> Да, если прерывающ
<sup>1</sup> Операции над подстроками
<sup>1</sup> Только целые числа от -99999 до +99999. Версия ПЗУ и ОЗУ
<sup>1</sup> Могут быть переписаны логически, IF/THEN/ELSE
<sup>1</sup> Доступны как внешние функции. <sup>2</sup> Действительная машинная программа во время прогона
<sup>1</sup> Первые 8 символов — значащие. <sup>2</sup> Ограничивается адресацией
<sup>1</sup> ANSI-74 стандарт
<sup>1</sup> Относительные и независимые файлы. <sup>2</sup> Компилятор, ассемблер
<sup>1</sup> Использует интерпретатор
<sup>1</sup> Максимально 160 символов на линию. <sup>2</sup> Доступность для многих пользователей
<sup>1</sup> Также 6502, 6800/09, 68000, TI-990, LSI-11, μNOVA, HP21
<sup>1</sup> Также 1802, LSI-11, TI-990. <sup>2</sup> Плюс тип, определяемый пользователем. <sup>3</sup> Необязательно
<sup>1</sup> 65 арифметических и перекодирований, i7 тригон. <sup>2</sup> Мультизадачность
<sup>1</sup> Каждый также, как массив. <sup>2</sup> Расширения языка Syslib
<sup>1</sup> ANSI-66 <sup>2</sup> Можно вызывать программы Ассемблер и Паскаль
<sup>1</sup> Компилируется на Intellec/Isis II, исполняется на 8080/85 базовых микроЭВМ
<sup>1</sup> ANSI-66 <sup>2</sup> Форматный/бесформатный, последовательный/произвольный
<sup>1</sup> Компилируется на EXORciser MDOS. <sup>2</sup> 32K макс. <sup>3</sup> Библиотека реального масштаба времени
<sup>1</sup> Также Z80, 9900, LSI-11, μ Engine (Western Digital)
<sup>1</sup> Компилируется на DS990, FS990. <sup>2</sup> Библиотека функций пользователя
<sup>1</sup> ANSI-66 без комплексных переменных. Считывание разрядов с портов
<sup>1</sup> Компилируется на IBM370. <sup>2</sup> Имеет указатели действия ВВ машины
<sup>1</sup> Каскадное включение. <sup>2</sup> Необходимы числа последовательного канала
<sup>1</sup> Компилируется на EXORciser. <sup>2</sup> Используется MDOS. <sup>3</sup> Эффективная комп.
<sup>1</sup> Компилируется на DEC10
<sup>1</sup> 10 значащих символов. <sup>2</sup> ii из варианта INCLUDE
<sup>1</sup> И, ИЛИ, НЕ являются побитовыми
<sup>1</sup> Супернабор Wirth Pascal. <sup>2</sup> Все значащие
<sup>1</sup> Супернабор Wirth Pascal. <sup>2</sup> Вторая версия
<sup>1</sup> Компилируется на «неупорядоченном массиве».
<sup>1</sup> Компилируется на EXORciser. <sup>2</sup> Интерпретатор использует M-код, P-код
<sup>1</sup> Также 6502, 68000, LSI-11, Z80, μEngine. <sup>2</sup> Также рекурсивная
<sup>1</sup> Для компиляции. <sup>2</sup> Рекурсивная. <sup>3</sup> Также программное обеспечение компонента
<sup>1</sup> Использует библиотеку языка
<sup>1</sup> Компилируется на любой отладочной системе Xycom. <sup>2</sup> Указатели
<sup>1</sup> Первые восемь — значащие
<sup>1</sup> Для компиляции. <sup>2</sup> Обработка порта
<sup>1</sup> Для компиляции. <sup>2</sup> Обработка порта
<sup>1</sup> Зависит от размера памяти. <sup>2</sup> Включает процедуры ВВ для телетайпа
<sup>1</sup> Компилируется на любую 16-разрядную микроЭВМ с Fortran. <sup>2</sup> Только ассемблер
<sup>1</sup> Динамическое размещение данных. <sup>2</sup> Также вызываемый из B, C, F, P
<sup>1</sup> Плюс типы, определяемые пользователем. <sup>2</sup> Магазиновая конструкция
<sup>1</sup> P — Паскаль. Н — не оговаривается. П — произв.

Таблица 9.3. Универсальные микропроцессоры

Изготовитель исходного изделия	Процессор	Технологический процесс	Длина слова (данное/команда)	Диапазон прямой адресации (слов)
Motorola	MС14500	КМОП	1/4	0
Intel	4004	p-МОП	4/8	4к
Intel	4040	p-МОП	4/8	8к
NEC Microcomputers	μPD555	p-МОП	4/10	1920×10
National Semiconductor	СОР402	n-МОП	4/8	1к
National Semiconductor	СОР402М	n-МОП	4/8	1к
National Semiconductor	СОР404L	n-МОП	4/8	2к
NEC Microcomputers	μPD556	p-МОП	4/8	2к
Panasonic	MN1498	n-МОП	4/8	1к
Panasonic	MN1499	n-МОП	4/8	2к
Panasonic	MN1499A	n-МОП	4/8	2к
Panasonic	MN1599	n-МОП	4/8	4к
Fairchild	2 кристалла F8 (3850)	n-МОП	8/8	64к
General Instrument	8000	p-МОП	8/8	1к
Intel	8008	p-МОП	8/8	16к
Intel	8035/8039	n-МОП	8/8	64к
Intel	8080A	n-МОП	8/8	64к
Intel	8085	n-МОП	8/8	64к
MOS Technology	MCS-650X	n-МОП	8/8	64к
MOS Technology	MCS-651X	n-МОП	8/8	64к
Mostec	3874	n-МОП	8/8	64к
Motorola	6800	n-МОП	8/8	64к
Motorola	6802/6808	n-МОП	8/8	64к
Motorola	6803	n-МОП	8/8	64к
Motorola	6839	n-МОП	8/8	64к
National Semiconductor	INS8060	n-МОП	8/8	4к
National Semiconductor	NSC800	КМОП	8/8	64к
National Semiconductor	INS8040	n-МОП	8/8	64к
National Semiconductor	INS8070	n-МОП	8/8	64к
NEC Microcomputer	μPD8080A	n-МОП	8/8	64к
RCA	1892	КМОП	8/8	64к
RCA	8385AC	КМОП	8/8	64к
Signetics	2650	n-МОП	8/8	32к
Signetics	8×300	Биполярный	8/16	8к
Zilog	Z80	n-МОП	8/8	64к
Intersil	6100	КМОП	12/12	4к
Toshiba	T3190	p-МОП	12/12	4к
Advanced Micro Devices	Am29116	ЭСЛ	16/16	64к
Data General	mN601	n-МОП	16/16	32к
Data General	mN602	n-МОП	16/16	64к
Fairchild	9440	И <sup>2</sup> Л	16/16	64к <sup>5</sup>
Fairchild	9445	И <sup>2</sup> Л	16/16	64к
Ferranti	F100L	Биполярный	16/16	32к
General Instrument	СР1600/1610	n-МОП	16/16	64к
Intel	8086	n-МОП	16/16	1М <sup>5</sup>
Intel	8088	n-МОП	16/16 <sup>1</sup>	64к <sup>5</sup>
Motorola	MC58000	n-МОП	16/16	16М <sup>5</sup>
National Semiconductor	INS8900	n-МОП	16/16	64к
National Semiconductor	NS16008	n-МОП	16/16 <sup>1</sup>	64к <sup>5</sup>
National Semiconductor	NS16016	n-МОП	16/16	64к
National Semiconductor	NS16032	n-МОП	16/16	16М <sup>5</sup>
Panafacom	MN1610	n-МОП	16/16	64к
Texas Instruments	TMS9980/9981	n-МОП	16/16 <sup>1</sup>	8к
Texas Instruments	TMS9985	n-МОП	16/16 <sup>1</sup>	32к
Texas Instruments	TMS/SBP9900	n-МОП/И <sup>2</sup> Л	16/16	32к
Western Digital	WD-16	n-МОП	16/16	64к
Western Digital	Pascal Microengine	n-МОП	16/16	64к
Zilog	Z8000	n-МОП	16/16	48М <sup>5</sup>

<sup>1</sup> Имеет внешние 80-разрядные шины и внутренние 16-разрядные. <sup>2</sup> При максимальной частоте ТТЛ или МОП-схемы. <sup>3</sup> Диапазон в байтах. <sup>4</sup> Также указатель кадра. <sup>5</sup> Имеются две тактовой частоты на 4 или 6 в зависимости от команды. <sup>6</sup> Не применяется. <sup>7</sup> Только 993

Число основных команд	Макс. частота такт. импульсов (МГц)/фазы	Время выполнения команды (наим./наиб. <sup>2</sup> ), мкс	Совместимость с ТТЛ	Арифметика ДДК	Внутрикристиальные прерывания/уровни	Число внутренних регистров общего назначения	Число регистров стека	Генератор такт. импульсов
15	1/1	1/1	Да	Нет	Да/1	1	0	Да
46	0,74/2	10,8/21,6	Нет	Да	Да/1	16	3×12	Нет
60	0,74/2	10,8/21,6	»	»	Да/1	24	7×12	»
72	0,2/1	10/20	Да	»	Да/2	96×4	4	Да
49	1/1	4	»	»	Да/3	64×4	ОЗУ	»
49	1/1	4	»	»	Нет	64×4	ОЗУ	»
49	0,25/1	16	»	»	Да/3	128×4	ОЗУ	»
80	0,44/1	4,5/9	»	»	Да/2	96×4	3	»
66	0,3/1	10/20	»	»	Да/1	64×4	ОЗУ	»
75	0,3/1	10/20	»	»	Да/1	64×4	ОЗУ	»
75	0,3/1	10/20	»	»	Да/1	128×4	ОЗУ	»
125	1/1	2/4	»	»	Да/4	256×4	ОЗУ	»
69	2/1	2/13	»	»	Да/1	64	ОЗУ	»
48	0,8/2	1,25/3,75	Нет	»	Да/1	48	0	Нет
48	0,8/2	12,5/37,5	»	»	Да/1	6	7×14	»
96	6/1	2,5/5	Да	»	Да/1	64	ОЗУ	Да
78	2,6/2	1,5/3,75	Да <sup>3</sup>	»	Да/1	8	ОЗУ	Нет
80	5,5/1	0,8/5,2	Да	»	Да/4	8	ОЗУ	Да
56	4/1	0,5/3,5	»	»	Да/1	0	ОЗУ	»
56	4/2	0,5/3,5	»	»	Да/1	0	ОЗУ	Нет
70+	4/1	1/6,5	»	»	Да/4	64	ОЗУ	Да
72	2/2	1/2,5	»	»	Да/1	0	ОЗУ	Нет
72	2/1	2/5	»	»	Да/1	128/0	ОЗУ	Да
82	3,58/1	2/12	»	»	Да/1	128	ОЗУ	»
59	2/1	2/5	»	»	Да/1	0	ОЗУ	»
46	4/1	5/22	»	»	Да/1	8	ОЗУ	»
150+	8/1	0,5/2,88	»	»	Да/5	14	ОЗУ	»
96	11/1	1,4/2,8	»	»	Да/1	256	ОЗУ	»
74	4/1	3/1000 <sup>8</sup>	»	Нет	Да/2	9	ОЗУ	»
78	2/2	1,92/8,16	Да <sup>3</sup>	Да	Да/1	8	ОЗУ	Нет
91	6,4/1	2,5/3,75	»	»	Да/1	16	ОЗУ	Да
80	5,5/1	0,8/5,2	»	»	Да/4	8	ОЗУ	»
75	2/1	1,5/6	»	»	Да/1	7	8×15	Нет
Н <sup>10</sup>	4/1	0,25	»	Нет	Нет	8	0	»
150+	4/1	1/5,75	»	Да	Да/1	14	ОЗУ	»
81	4/1	2,5/5,5	»	Нет	Да/1	0	ОЗУ	Да
108	2,5/1	10/30	»	»	Да/8	8	ОЗУ	»
30+	10/1	0,1/0,2	»	»	Нет	32	32	Нет
42	8,33/2	1,2/29,5	»	»	Да/1	4	ОЗУ	Да
82	8,3/2	2,4/53	»	»	Да/16	4 <sup>6</sup>	ОЗУ	Нет
42	12/1 <sup>4</sup>	1,25/3,5	»	»	Да/16	4	ОЗУ	Да
100	20/1 <sup>4</sup>	0,3/5,7	»	»	Да/16	4	ОЗУ	Нет
153	14/1	1,94/14	»	»	Да/1	ОЗУ	ОЗУ	»
87	4/2	1,6/4,8	»	»	Да/1	8	ОЗУ	»
97	5/1	0,4/37,8	»	Да	Да/1	8	ОЗУ	Да
97	5/1	0,4/37,8	»	»	Да/1	8	ОЗУ	»
61	8/1	0,5/Н <sup>10</sup>	»	»	Да/1	16	ОЗУ	Нет
45	2/1	2,5/5	»	»	Да/6	4	Ю×16	»
78/100+	Н <sup>10</sup>	Н <sup>10</sup>	»	»	Да	8	ОЗУ	»
78/100+	Н <sup>10</sup>	Н <sup>10</sup>	»	»	»	8	ОЗУ	»
100+	Н <sup>10</sup>	Н <sup>10</sup>	»	»	»	8	ОЗУ	»
33	2/2	2/6	Да <sup>3</sup>	Нет	Да/3	5	ОЗУ	Нет
69	4/4	3,2/49,6	Да <sup>3</sup>	»	Да/4	16	ОЗУ	Да
68	5/1	2,4/50	Да	»	Да/4	ОЗУ	ОЗУ	»
69	4/4	2/31	Да <sup>3</sup>	»	Да/16	16	ОЗУ	Нет
116	3,3/4	2,1/780	Да	Да	Да/16	6	ОЗУ	»
150+	3/4	2,4/300 <sup>8</sup>	»	»	Да/4	ОЗУ	ОЗУ	»
110+	8/1	0,75/90	»	»	Да/1	16	ОЗУ	»

<sup>10</sup> Тот же тактовых импульсов. <sup>3</sup> Кроме линий тактовых импульсов. <sup>4</sup> Будут достаточны стандартные ТТЛ или МОП-схемы. <sup>5</sup> Диапазон в байтах. <sup>6</sup> Также указатель кадра. <sup>7</sup> Имеются две тактовой частоты на 4 или 6 в зависимости от команды. <sup>8</sup> Не применяется. <sup>9</sup> Только 993

Изготовитель исходного изделия	Воз- мож- ность ПДП	Нали- чие спе- циализ. памяти и схем ВВ	Нали- чие прото- типной сис- темы	Размер кор- пуса, число выводов	Напряжение питания, В	Си- стема разраб. и от- ладки на языке ассем- блера	Языки высо- кого уровня	Кросс- про- грам- ное обесп. режиме разде- ления времени	Комментарии
Motorola	Нет	Нет <sup>4</sup>	Да	16	3-18	Нет	Нет	Нет	Необходим внешний счетчик команд
Intel	»	Да	»	16	15	Да	Да	Да	Заменяется 4040
Intel	»	»	»	24	15	»	»	»	Универсальный 4-разрядный МП
NEC Microcomputers	»	Нет	»	64	-10	»	Нет	»	Версия $\mu$ PD548 без ПЗУ
National Semiconductor	»	Да	»	40	4,5-6,3	»	»	»	402, 402M и 404L — версии без ПЗУ SOP420 и 440
National Semiconductor	»	»	»	40	4,5-6,3	»	»	»	Однокристалльная микроЭВМ. Все три имеют последовательный ВВ и возмож- ность счета событий
National Semiconductor	»	»	»	40	4,5-9,5	»	»	»	20 линий ВВ
NEC Microcomputers	»	Нет	»	64	-10	»	»	»	Версия PD546 без ПЗУ
Panasonic	»	Да	»	40	5	»	»	»	Версия MN1402 без ПЗУ, но 66 команд и входит в корпус с 40 выводами
Panasonic	»	»	»	64	5	»	»	»	Версия MN1400 без ПЗУ
Panasonic	»	»	»	64	5	»	»	»	Версия MN1400 без ПЗУ, но 128 полубайтов внутрикристалльного ОЗУ
Panasonic	Да	»	»	64	5	»	»	»	Версия MN1564 без ПЗУ; кристалл имеет 12 4-разрядных портов ВВ
Fairchild	»	»	»	40	5, 12	»	Да	»	Обычно используется с блоком программной памяти
General Instrument	Нет	»	»	40	5, -12	Нет	»	»	Предшественник F8
Intel	»	»	»	18	5, -9	Да	»	»	Предшественник 8080, еще широко используется
Intel	Да	»	»	40	5	»	»	»	Версия 8048/8049 без ПЗУ
Intel	»	»	»	40	5, 12, -5	»	»	»	Все еще самый популярный
Intel	»	»	»	40	5	»	»	»	Машинная программа совместима с 8080, имеет встроенный тактовый генератор
MOS Technology	Нет	»	»	40	5	»	»	»	Обеспечивает 13 режимов адресации
MOS Technology	»	»	»	40	5	»	»	»	Аналогичен 650X, но требует 2-фазных тактовых импульсов
Mostec	»	»	»	40	5	»	Нет	»	Совмещенная версия 3870 без ПЗУ, допускает УФ СППЗУ сверху
Motorola	Да	»	»	40	5	»	Да	»	Имеется в наличии в версии с очищением нагрузки
Motorola	»	»	»	40	5	»	»	»	6802 имеет 128 × 8 внутрикристалльное ОЗУ; в 6808 отсутствует ОЗУ
Motorola	»	»	»	40	5	»	»	»	Версия однокристалльной микроЭВМ 6801 без ПЗУ
Motorola	»	»	»	40	5	»	»	»	Улучшенный набор команд 6800
National Semiconductor	»	Нет <sup>4</sup>	»	40	5	»	»	»	Имеет удобную возможность выполнения последовательности команд
National Semiconductor	»	Да	»	40	3-12	»	»	»	Выполняет команды Z80 и имеет структуру шины 8085
National Semiconductor	»	»	»	40	5	»	»	»	Версия однокристалльной микроЭВМ INS8050 без ПЗУ
National Semiconductor	»	Да <sup>4</sup>	»	40	5	»	»	Нет	Версия INS8072 без ПЗУ; 64 байта внутрикристалльного ОЗУ
NEC Microcomputer	»	Да	»	40	5, 12, -5	»	»	Да	Совместим по выводам, но выполняет вычитание в ДДК
RCA	»	»	»	40	3-12	»	»	»	Заменяется двухкристалльной версией
RCA	»	»	»	40	5	»	»	»	КМОП эквивалентен 8085A, совместим по выводам
Signetics	»	»	»	40	5	»	»	»	Имеет версии на 1,25 и 2 МГц
Signetics	Нет	Нет <sup>4</sup>	»	50	5	»	Нет	»	Предназначен для быстродействующих контроллеров
Zilog	Да	Да	»	40	5	»	Да	»	Команды 8080 являются подмножеством
Intersil	»	»	»	40	4-11	»	»	»	Эмулирует набор команд PDP-8
Toshiba	»	»	»	36	5, -5	»	»	»	Имеет команды умножения и деления
Advanced Micro Devices	»	»	»	48	5	»	Нет	»	Ориентированный на управление микропрограммируемый ЦП, может вырабаты- вать биты CRC
Data General	»	»	Нет	40	5, 10, 14, -4,25	»	Да	»	Эмулирует набор команд NOVA
Data General	»	»	»	40	3, 12, $\pm 5$	»	»	»	Эмулирует набор команд NOVA и адресует удвоенную память 601
Fairchild	»	»	»	40	5	Нет	Нет	Нет	Эмулирует набор команд NOVA
Fairchild	»	»	»	40	5	Да	Да	Да	Выполняет наборы команд NOVA 3 и 4
Ferranti	»	»	»	40	5, 1, 2	»	»	»	Может выполнять операции с удвоенными словами
General Instrument	»	»	»	40	5, 12, -3	»	»	»	Все внутренние регистры могут быть аккумуляторами
Intel	»	»	»	40	5	»	»	»	Имеет 24 режима адресации
Intel	»	»	»	40	5	»	»	»	Версия 8-разрядной шины микропроцессора 8086
Motorola	»	»	»	64	5	»	»	»	Имеет 32-разрядную внутреннюю структуру
National Semiconductor	»	»	»	40	5	»	»	»	Архитектура ориентирована на управление данными
National Semiconductor	»	»	»	40	5	»	»	Нет	Версия 8 разрядной шины ЦП двоенного языка (8080/местный), имеет 16-раз- рядную внутреннюю шину
National Semiconductor	»	»	»	40	5	»	»	»	Полная 16-разрядная версия, предлагает набор команд 8080A и местный
National Semiconductor	»	»	»	48	5	»	»	»	Наращиваемая 16-разрядная версия с восемью 32-разрядными регистрами, шестью 24-разрядными регистрами и двумя 16-разрядными регистрами, может адресовать 16 Мбайт
Panafacom	»	»	»	40	5, 12, -3	»	Нет	»	9981 требуется внешний тактовый генератор
Texas Instruments	»	»	»	40	5, 12, -5 <sup>11</sup>	»	Да	»	Версия 9940 без ПЗУ, с шинами
Texas Instruments	»	»	Да	40	5	»	»	»	Эмулирует мини-команды 990
Texas Instruments	»	»	Нет	64	5, 12, -5	»	»	»	Очень похож на DEC LSI-11
Western Digital	»	»	Да	40	5, 12, -5	»	»	Нет	Набор из пяти кристаллов непосредственно выполняет р-код Паскаль
Western Digital	»	»	»	40	+12, $\pm 5$	»	»	Да	В корпусе с 40 выводами является Z8002; с 24 выводами — Z8001
Zilog	»	»	»	40/48	5	»	»	»	

Таблица 9.4. Однокристалльные процессоры

Изготовитель исходного изделия	Прибор	Технологический процесс	Длина слова в битах (данные/команда)	Объем внутрикристалльного ОЗУ	Объем внутрикристалльного ПЗУ/ППЗУ (слов)
AMI	S2000	n-МОП	4/8	64×4	1024×8
	S2150	n-МОП	4/8	64×4	1533×8
	S2200	n-МОП	4/8	128×4	2048×8
	S2400	n-МОП	4/8	128×4	4096×8
Essex International	SX-200	p-МОП	4/8	64×4	1024×8
	HMCS42	p-МОП	4/10	32×4	512×10
Hitachi	HMCS43/43C	p-МОП/КМОП	4/10	80×4	1024×10
	HMCS44	p-МОП	4/10	160×4	2048×10
	HMCS45	p-МОП	4/10	160×4	2048×10
ITT Semiconductor	7150	p-МОП	?	?	N <sup>1</sup>
National	MM57109	p-МОП	4/8	5×32	N <sup>1</sup>
Semiconductor	COP410L	n-МОП	4/8	32×4	512×8
	COP411L	n-МОП	4/8	32×4	512×8
	COP420	n-МОП	4/8	64×4	1024×8
	COP420L	n-МОП	4/8	64×4	1024×8
	COP420C	КМОП	4/8	64×4	1024×8
	COP421	n-МОП	4/8	64×4	1024×8
	COP421L	n-МОП	4/8	64×4	1024×8
	COP421C	КМОП	4/8	64×4	1024×8
	COP440	n-МОП	4/8	128×4	2048×8
	COP444L	n-МОП	4/8	128×4	2048×8
	μPD548	p-МОП	4/10	96×4	1920×10
	μPD546	p-МОП	4/8	96×4	2000×8
	μPD553	p-МОП	4/8	96×4	2000×8
	μPD650	КМОП	4/8	96×4	2000×8
	μPD547	p-МОП	4/8	64×4	1000×8
	μPD547L	p-МОП	4/8	64×4	1000×8
	μPD552	p-МОП	4/8	64×4	1000×8
	μPD651	КМОП	4/8	64×4	1000×8
	μPD550	p-МОП	4/8	32×4	640×8
	μPD554	p-МОП	4/8	32×4	1000×8
	μPD652	КМОП	4/8	32×4	1000×8
	μPD551	p-МОП	4/8	64×4	1000×8
	MN1400	n-МОП	4/8	64×4	1024×8
	MN1402	n-МОП	4/8	32×4	768×8
	MN1403	n-МОП	4/8	16×4	512×8
	MN1404	n-МОП	4/8	16×4	512×8
	MN1405	n-МОП	4/8	128×4	2048×8
	MN1430	p-МОП	4/8	64×4	1024×8
	MN1432	p-МОП	4/8	32×4	768×8
	MN1435	p-МОП	4/8	128×4	2048×8
	MN1450	КМОП	4/8	64×4	1024×8
	MN1453	КМОП	4/8	16×4	512×8
MN1454	КМОП	4/8	16×4	512×8	
MN1455	КМОП	4/8	128×4	2048×8	
MN1542	n-МОП	4/8	152×4	2048×8	
MN1544	n-МОП	4/8	256×4	4096×8	
MN1562	n-МОП	4/8	152×4	2048×8	
MN1564	n-МОП	4/8	256×4	4096×8	
Rockwell	PPS-4	p-МОП	4/8	0	0
	PPS-4/1, 4/2	p-МОП	4/8	0	0
	MM77/MM77L	p-МОП	4/8	96×4	1344×8
	MM78/MM78L	p-МОП	4/8	128×4	2048×8
	MM76	p-МОП	4/8	48×4	640×8
	MM76/C	p-МОП	4/8	48×4	640×8
	MM76/E	p-МОП	4/8	48×4	1024×8
	MM76/L	p-МОП	4/8	48×4	640×8
	MM76/EL	p-МОП	4/8	48×4	640×8
	MM75	p-МОП	4/8	48×4	670×8

Нарушение памяти вне кристалла	Число основных команд	Макс. частота такт. импульсов, кГц	Генератор такт. импульсов	Время выполнения команды (наим./наиб.), мкс	Совместимость с ТТЛ	Арифметика ДДК	Внутрикристалльные прерывания/уровни
Нет	51	1000	Да	4,5/9	Да	Да	Да/1
»	51	1000	»	4,5/9	»	»	»
Да	59	1000	»	4,5/9	»	»	Да/3
»	59	1000	»	4,5/9	»	»	»
Нет	41	400	»	20/20	Нет	»	Да/1
»	74	730	»	10	»	»	Нет
»	74	780/500	»	10	Нет/да	»	Да/2
»	69	780	»	20	Нет	»	»
»	69	780	»	20	»	»	»
?»	?»	25	»	?»	?»	?»	?»
Да	70	400	Нет	1220/1 S	Да	Да	Да/1
»	40	250	Да	16/32	»	»	Нет
»	40	250	»	16/32	»	»	»
»	49	1000	»	4/8	»	»	Да/1
»	49	250	»	16/32	»	»	»
»	49	250	»	16/32	»	»	»
»	49	1000	»	4/8	»	»	Нет
»	49	250	»	16/32	»	»	»
»	49	250	»	16/32	»	»	»
»	49	1000	»	4/8	»	»	Да/1
»	49	250	»	16/32	»	»	»
»	72	200	Нет	10/20	»	»	Да/2
Нет	80	440	Да	4,5/9	»	»	Да/1
»	80	440	»	4,5/9	»	»	»
»	80	440	»	4,5/9	»	»	»
Да	58	440	»	4,5/9	»	»	»
»	58	180	»	11/22	»	»	»
Нет	58	440	»	4,5/9	»	»	»
Да	58	440	»	4,5/9	»	»	»
Нет	58	440	»	4,5/9	»	»	»
»	58	440	»	4,5/9	»	»	»
»	58	440	»	4,5/9	»	»	»
Да	58	440	»	4,5/9	»	»	»
Нет	75	300	»	10/20	»	»	»
»	57	300	»	10/20	»	»	»
»	50	300	»	10/20	»	Нет	»
»	48	300	»	10/20	»	»	»
»	75	300	»	10/20	»	»	Да/2
»	75	200	»	15/30	Нет	»	Да/1
»	57	200	»	15/30	»	»	»
»	75	200	»	15/30	»	»	Да/2
»	75	500	»	6/12	Да	»	Да/1
»	50	500	»	6/12	»	»	»
»	48	500	»	6/12	»	»	»
»	75	500	»	6/12	»	»	Да/2
Да	124	1000	»	2/4	»	Да	Да/4
»	124	1000	»	2/4	»	»	»
»	124	1000	»	2/4	»	»	»
»	124	1000	»	2/4	»	»	»
»	50	200/400	Нет	5/15	Нет	»	Да/1
»	50	2 такт. ген.	»	»	»	»	»
»	50	200/400	Да	5/15	»	»	Нет
ОЗУ только	50	100/4	»	10/40	Да	»	Да/1
То же	50	100/4	»	10/40	»	»	»
»	50	100/4	»	10/40	»	»	»
»	50	100/4	»	10/30	»	»	»
»	50	100/4	»	10/30	»	»	»
»	50	100/4	»	10/30	»	»	»
»	50	100/4	»	10/30	»	»	»
»	50	100/4	»	10/30	»	»	»

Изготовитель исходного изделия	Уровни вложения циклов	Внутренние регистры общего назначения	Число каналов ВВ	Дополнительные спец. схемы обеспечения	Размер корпуса, число выводов в два ряда	Напряжения питания, В	Наличие прототипной системы	Система программирования на языке ассемблера
AMI	ОЗУ	ОЗУ	29	Нет	40	9	Нет	Да
	ОЗУ	ОЗУ	29	»	40	9	Да	»
	5	ОЗУ	29	»	40	9	»	»
Essex International	1	ОЗУ	16	»	28	10 ÷ 20	»	»
	ОЗУ	ОЗУ	22	»	28	-10	Нет	»
Hitachi	ОЗУ	ОЗУ	32	»	42	-10/+5	»	»
	ОЗУ	ОЗУ	31	Да	42	-10	Да	»
	ОЗУ	ОЗУ	40	»	54	-10	»	»
ITT Semiconductor	?	?	14	»	14/18/24	-15	Нет	Нет
National	4	1	11	»	28	9	»	»
Semiconductor	2	ОЗУ	16	»	24	4,5 ÷ 9,5	Да	Да
	2	ОЗУ	15	»	20	4,5 ÷ 9,5	»	»
	3	ОЗУ	20	»	28	4,5 ÷ 6,3	»	»
	3	ОЗУ	20	»	28	4,5 ÷ 9,5	»	»
	3	ОЗУ	20	»	28	2,4 ÷ 6,3	»	»
	33	ОЗУ	16	»	24	4,5 ÷ 6,3	»	»
	3	ОЗУ	16	»	24	4,5 ÷ 9,5	»	»
	3	ОЗУ	16	»	24	2,4 ÷ 6,3	»	»
	3	ОЗУ	32	»	40	4,5 ÷ 6,3	»	»
	3	ОЗУ	20	»	28	4,5 ÷ 9,5	»	»
	4	ОЗУ	35	Нет	42	-10	»	»
	3	ОЗУ	35	»	42	-10	»	»
	3	ОЗУ	35	»	42	-10	»	»
	3	ОЗУ	35	»	42	+5	»	»
	1	ОЗУ	35	»	42	-10	»	»
	1	ОЗУ	35	»	42	-8	»	»
	1	ОЗУ	35	»	42	-10	»	»
	1	ОЗУ	35	»	42	+5	»	»
	1	ОЗУ	21	»	28	-10	»	»
	1	ОЗУ	21	»	28	-10	»	»
	1	ОЗУ	21	»	28	-10	»	»
	2	ОЗУ	21	»	42	+5	»	»
	2	ОЗУ	28	»	40	-10	»	»
	2	ОЗУ	30	»	40	5	Нет	»
	2	ОЗУ	19	»	28	5	»	»
	2	ОЗУ	13	Да	18	5	Да	»
	2	ОЗУ	10	»	16	5	»	»
2	2+ОЗУ	34	»	40	5	»	»	
2	ОЗУ	30	»	40	-15	»	»	
2	ОЗУ	19	»	28	-15	»	»	
2	2+ОЗУ	34	»	40	-15	»	»	
2	ОЗУ	30	»	40	4,25 ÷ 6	»	»	
2	ОЗУ	13	»	18	4,25 ÷ 6	»	»	
2	ОЗУ	10	»	16	4,25 ÷ 6	»	»	
2	2+ОЗУ	34	»	40	4,25 ÷ 6	»	»	
16	4+ОЗУ	24	»	40	5	»	»	
16	4+ОЗУ	24	»	40	5	»	»	
16	4+ОЗУ	48	»	64	5	»	»	
16	4+ОЗУ	48	»	64	5	»	»	
Rockwell	2	1	12+	»	42	-17/+5, -12	»	»
	2	1	12+	»	42	-17/+5, -12	»	»
	2	2+ОЗУ	31	»	42	-15/+5, -10	»	»
	2	2+ОЗУ	31	»	42	-15/+5, -10	»	»
	1	1+ОЗУ	31	»	42	-15/+5, -10	»	»
	1	1+ОЗУ	39	»	52	-15/+5, -10	»	»
	1	1+ОЗУ	31	»	42	-15/+5, -10	»	»
	1	1+ОЗУ	31	»	40	6 ÷ 11	»	»
	1	1+ОЗУ	31	»	42	-15/+5, -10	»	»
	1	1+ОЗУ	22	»	28	-15/+5, -10	»	»

Система программирования на языке высокого уровня	Кросс-програмное обеспечение в режиме разд. времени	Комментарии
Нет	Нет	Включает формирующие устройства дисплея и переключаемый интерфейс
Да	Да	Версия с расширенным ПЗУ
»	»	Как 2200, так и 2400 включают в себя 8-разрядный ЦАП и 8-разрядный АЦП. Все процессоры S2000 также входят в «А»-версию, которая может непосредственно задавать сигнал на вакуумный люминесцентный индикатор
»	»	Имеет клавишно-переключаемый интерфейс
»	»	Версия с минимальным устройством отображения
»	»	Имеется в версиях КМОП и р-МОП
»	»	Легко управляет запуском дисплея
»	»	Предлагается в плоском корпусе с 54 выводами
Нет	Нет	Разработана для стиральных машин
»	»	Имеет возможность проведения научных вычислений
»	Да	Все процессоры типа калькуляторного имеют последовательный ВВ и возможность счета событий. Главные отличия между моделями состоят в устройстве ВВ — только ввод, двунаправленность, только вывод и т. д.
»	»	Варианты ВВ имеют запуск непосредственного СД-сегмента, запуск непосредственного СД-цифры, двухтактный с тремя состояниями, двухтактный открытый сток и стандартный (активный прибор с выходными уровнями «земля» и напряжения питания)
»	»	Хорошо приспособлена для применений в кассовых и торговых автоматах
»	»	Совместимые с ТТЛ линии ВВ
»	»	ВВ управляет запуском (-35 В) вакуумного люминесцентного индикатора
»	»	КМОП-версия 546 (4 % общей мощности)
»	»	Совместимые с ТТЛ линии ВВ
»	»	Маломощная версия 547 (половина общего тока)
»	»	ВВ управляет запуском (-35 В) вакуумного люминесцентного индикатора
»	»	КМОП-версия 547 (4 % общей мощности)
»	»	ВВ управляет запуском (-35 В) вакуумного люминесцентного индикатора
»	»	ВВ управляет запуском (-35 В) вакуумного люминесцентного индикатора
»	»	КМОП-версия 550 (5 % общей мощности)
Да	»	Включает АЦП с разрешающей способностью 2 % и точностью 4 %
Нет	»	Совершенно законченный контроллер
»	»	Версия 1400 с сокращенным ВВ
»	»	Все процессоры комплекта MN1400 имеются и выполнены по другой технологии. Наименьшими доступными микроЭВМ являются версии с 18 и 16 выводами, хотя в большинстве из них остается по крайней мере 2/3 набора команд 1405. КМОП-версия может также функционировать с напряжениями вплоть до 10 В
»	»	Во все процессоры комплекта MN1500 входят 8-разрядный счетчик/таймер и 8-разрядный последовательный сдвиговый регистр. Все линии ВВ являются двунаправленными, а сами кристаллы изготовлены с целью минимизации мощности рассеивания
»	»	Имеется комбинация ПЗУ/ОЗУ/ВВ
»	»	Некоторые, такие, как PPS-4, имеют внутренний dk
»	»	ВВ включает последовательный канал
»	»	Программное обеспечение совместимо с 77
»	»	Первоначально используется для клавишного дисплея
»	»	Имеет высокоскоростной счетчик
»	»	Большее ПЗУ, чем у MM76
»	»	Маломощная версия 76
»	»	Версия с расширенным ПЗУ
»	»	Версия 76 с сокращенным ВВ

Продолжение

Изготовитель исходного изделия	Прибор	Технологи- ческий процесс	Длина слова в битах (данные/команда)	Объем внутрен- него ОЗУ	Объем внутр- него кристалльного ПЗУ/ППЗУ (слов)
Texas Instruments	TMS-1000	p-МОП	4/8	64×4	1024×8
	TMS-1000C	КМОП	4/8	64×4	1024×8
	TMS-1100	p-МОП	4/8	128×4	2048×8
	TMS-1018	p-МОП	4/8	64×4	1024×8
	TMS-1022	p-МОП	4/8	64×4	2048×8
	TMS-1117	p-МОП	4/8	128×4	2048×8
	TMS-1121	p-МОП	4/8	128×4	2048×8
	TMS-1400	p-МОП	4/8	128×4	4096×8
	TMS-1600	p-МОП	4/8	64×4	512×8
	TMS-1700	p-МОП	4/8	64×4	512×8
Toshiba	T3444	n-МОП	4/8	16×8	256×24
	T3472	n-МОП	4/8	16×4	256×24
Western Digital	1872	p-МОП	4/10	32×4	512×10
Fairchild	F38E70	n-МОП	8/8	64×8	2048×8
	F3878	n-МОП	8/8	64×8	4096×8
General Instrument	PIC1645	n-МОП	8/12	24×8	256×12
	1650	n-МОП	8/12	32×8	512×12
	1655	n-МОП	8/12	32×8	512×12
	1670	n-МОП	8/12	48×8	1024×12
Intel	8021	n-МОП	8/8	64×8	1024×8
	8022	n-МОП	8/8	64×8	2048×8
	8041/8741	n-МОП	8/8	64×8	1024×8
	8048/8748	n-МОП	8/8	64×8	1024×8
	8049	n-МОП	8/8	128×8	2048×8
Intersil	87C41	КМОП	8/8	64×8	1024×8
	80C48/87C48	КМОП	8/8	64×8	1024×8
Mostek	3870	n-МОП	8/8	64×8	2048×8
	3872	n-МОП	8/8	128×8	4096×8
	3873	n-МОП	8/8	64×8	2048×8
	3876	n-МОП	8/8	128×8	2048×8
Motorola	6801/68701	n-МОП	8/8	128×8	Да
	6805/705	n-МОП	8/8	64×8	1100×8
	6805R2	n-МОП	8/8	64×8	2048×8
	146805	КМОП	8/8	64×8	1100×8
National Semiconductor	INS8050	n-МОП	8/8	256×8	4096×8
	INS8072	n-МОП	8/8	64×8	2560×8
RCA	CDP1804	КМОП/SOS	8/8	64×8	2048×8
Rockwell	PPS-8	p-МОП	8/8	0	0
	PPS-8/2	p-МОП	8/8	0	0
	R6500/1	n-МОП	8/8	64×8	2048×8
Zilog	Z8	n-МОП	8/8	144×8	2048×8
Texas Instruments	TMS9940E/9940M	n-МОП	См. <sup>2</sup>	128×8	2048×8
Intel	2920	n-МОП	25/25	40×25	192×24

<sup>1</sup> Н — не применяется. <sup>2</sup> Внешние 8 разрядов, внутренние 16 разрядов. <sup>3</sup> Определяется

Нарращение памяти вне кристалла	Число основных команд	Макс. частота такт. импульсов, кГц	Генератор такт. импульсов	Время выполнения команды (наим./наиб.), мкс	Совместимость с TTL	Арифметика ДДК	Внутрикристалльные прерывания/уровни	Уровни вложения циклов	Внутренние регистры общего назначения
Нет	43	400	Да	15/15	Да	Да	Нет	1	2+ ОЗУ
»	43	1000	»	6/6	»	»	»	3	2+ ОЗУ
»	40	400	»	15/15	»	»	»	1	2+ ОЗУ
»	43	400	»	15/15	»	»	»	Н <sup>1</sup>	Н
»	43	400	»	15/15	»	»	»	Н	Н
»	43	400	»	15/15	»	»	»	Н	Н
»	42	400	»	15/15	»	»	»	Н	Н
»	41	550	»	11/11	»	»	»	3	2+ ОЗУ
»	41	550	»	11/11	»	»	»	3	2+ ОЗУ
»	43	400	»	15/15	»	»	»	3	2+ ОЗУ
Да	3	800	»	3	»	3	Да/1	8	ОЗУ
»	67	1000	»	33/360	»	Да	Да/2	8	ОЗУ
Нет	37	150	»	6,25/12,5	»	»	Да/1	1	ОЗУ
Да	70+	4000	»	1/6,5	»	»	Да/4	ОЗУ	ОЗУ
»	70+	4000	»	1/6,5	»	»	»	ОЗУ	ОЗУ
Нет	30	1000	»	4/8	»	»	Да/1	2	ОЗУ
»	30	1000	»	4/8	»	»	»	2	ОЗУ
»	30	1000	»	4/8	»	»	»	2	ОЗУ
»	30	1000	»	4/8	»	»	»	2	ОЗУ
»	70	3000	»	10/20	»	»	»	ОЗУ	ОЗУ
»	70	3000	»	10/20	»	»	»	ОЗУ	ОЗУ
Да	90	6000	»	2,5/5	»	»	»	ОЗУ	ОЗУ
»	96	6000	»	2,5/5	»	»	»	8	ОЗУ
»	96	11000	»	1,4/2,8	»	»	»	8	ОЗУ
»	90	6000 (5B)	»	2,5/5	»	»	»	8	6+ ОЗУ
»	96	6000 (5B)	»	2,5/5	»	»	»	8	ОЗУ
»	70+	4000	»	1/6,5	»	»	Да/4	ОЗУ	ОЗУ
»	70+	4000	»	1/6,5	»	»	»	ОЗУ	ОЗУ
»	70+	4000	»	1/6,5	»	»	»	ОЗУ	ОЗУ
»	70+	4000	»	1/6,5	»	»	»	ОЗУ	ОЗУ
»	82	3580	»	2/12	»	»	Да/1	ОЗУ	ОЗУ
»	61	3580	»	2/4	»	»	»	0	ОЗУ
»	61	3580	»	2/4	»	»	»	0	ОЗУ
»	61	3580	»	2/4	»	»	»	0	ОЗУ
»	96	11000	»	1,4/2,8	»	»	»	8	ОЗУ
»	74	4к	»	3/1000	»	»	Да/2	ОЗУ	ОЗУ
»	113	8000	»	2/3	»	»	Да/1	ОЗУ	ОЗУ
»	100	256/4	Нет	4/12	Нет	»	Да/3	16	2
»	100	200/4	»	5/15	»	»	»	16	2
»	56	2000	Да	1/3,5	Да	»	Да/1	ОЗУ	ОЗУ
»	47	8000	»	1,5/3,75	»	»	Да/6	ОЗУ	ОЗУ
Нет	68	5000	»	2/452	»	»	Да/4	64	ОЗУ
»	21	2500	»	0,4/0,4	»	Н	Н	0	ОЗУ

пользователем. ? — не имеется.

Продолжение

Изготовитель исходного изделия	Число каналов ВВ	Дополнительные спец. схемы обеспечения	Размер корпуса, число выводов в два ряда	Напряжение питания, В	Наличие прототипной системы	Система программирования на языке ассемблера	Система программирования на языке высокого уровня	Кросс-программное обесп. в режиме разд. времени	
Texas Instruments	23/25	Да	28/40	9 или 15	Да	Да	Нет	Да	
	22/32	»	28/40	3 + 6	»	»	»	»	
	23/28	»	28/40	9 или 15	»	»	»	»	
		Н	Н	28	15	Н	Н	Н	Н
		Н	Н	28	15	Н	Н	Н	Н
		Н	Н	28	15	Н	Н	Н	Н
		Н	Н	40	15	Н	Н	Н	Н
	19	Да	28	9	Да	Да	Нет	Да	
	32	»	40	9	»	»	»	»	
	21	»	28	9 или 15	»	»	»	»	
Toshiba	16	Нет	40	5	»	»	Да	»	
	16	Да	42	5	»	»	»	»	
Western Digital	27	Нет	40	12	»	»	»	»	
Fairchild	32	Да	40	5	»	»	»	»	
	32	»	40	5	»	»	»	»	
General Instrument	4	»	24	5	»	»	»	Нет	
	32	»	40	5	»	»	»	»	
	8	»	28	5	»	»	»	»	
	32	»	40	5	»	»	»	»	
Intel	21	Нет	28	5	»	»	»	Да	
	27	»	40	5	»	»	»	»	
	18	Да	40	5	»	»	»	»	
	27	»	40	5	»	»	»	»	
	27	»	40	5	»	»	»	»	
Intersil	18	»	40	5 + 10	»	»	»	»	
	27	»	40	5 + 10	»	»	»	»	
Mostek	32	»	40	5	»	»	»	»	
	32	»	40	5	»	»	»	»	
	32	»	40	5	»	»	»	»	
	32	»	40	5	»	»	»	»	
Motorola	31	»	40	5	»	»	»	»	
	20	»	28	5	»	»	»	»	
	20	»	28	5	»	»	»	»	
National Semiconductor	27	»	40	5	»	»	»	»	
	0	»	40	5	»	»	»	»	
RCA	13	»	40	5 + 10	»	»	»	»	
Rockwell	15	»	42	-17/+5, -12	»	»	Нет	»	
	15	»	42	-17/+5, -12	»	»	»	»	
	32	»	40	5	»	»	Да	»	
Zilog	32	»	40	5	»	»	»	»	
Texas Instruments	16	Нет	40	5	»	»	»	»	
Intel	12	»	28	5, -5	»	»	Нет	»	

Комментарии
Помимо двух версий по питанию имеется версия для запуска (-35 В) вакуумного люминесцентного индикатора (TMS 1070/1270)
КМОП-версия TMS-1000
Имеет также версию для запуска ВЛИ (TMS1170/1370) и совместимую по выводам с TMS-1000
Специализированное устройство обработки числовых данных
Специализированный контроллер
Специализированный контроллер микроволновой печи
Специализированный приборный таймер/контроллер
Имеются версия для запуска ВЛИ (1470) и модель с питанием 15 В
Имеются версия для запуска ВЛИ (1670) и модель с питанием 15 В
Версия TMS-100 с сокращенным ПЗУ и ВВ
Предназначен для специализированных контроллеров
Разработка для сопряжения с клавиатурой/дисплеем
В ПЗУ записаны двоично-десятичные числа
Однокристальное УФ СППЗУ вместо версии 3870 с маскируемыми ПЗУ
Аналогично Mostek 3872, но не имеет надежного ПЗУ
Минимальный комплект ВВ
32 программируемые линии ВВ
Сокращенная версия ВВ 1650
Версия с увеличенной памятью
Версия ЦП с минимальным ВВ
Содержит два канала с АЦП
8041 имеет ПЗУ, а 8741 — УФ СППЗУ
8748 имеет УФ СППЗУ
Версия 8048 с расширенной памятью
КМОП-версия эквивалентна Intel 8041, мощность рассеивания 50 мВт
КМОП-версия эквивалентна Intel 8048/8748; мощность рассеивания 50 мВт
Имеет 16-разрядный счетчик команд
Удвоенная память 3870, с возможностью добавления надежного ОЗУ в 64 байта
Некоторые линии ВВ специализированы как последовательный порт
Подобен 3870, но удвоенное ОЗУ
6801 имеет маскируемое ПЗУ, 701 имеет УФ СППЗУ
Низкая стоимость, но микроЭВМ имеет 8-разрядный таймер и предварительное масштабирование, 705-версия имеет УФ СППЗУ
В ЦП входит 8-разрядный АЦП (доступен в середине 80-х годов)
КМОП-версия 6805
Расширенная собственная версия процессора Intel 8049 с улучшениями по прозрачности
Шина данные/адрес с тремя состояниями для выбираемого пользователем ВВ
Совместимо с программным обеспечением 1802
Комбинация обеспечения ОЗУ/ПЗУ/ВВ
В кристалл ВВ входит тактовый генератор
Однокристальная версия 6502
Имеет два счетчика/таймера и УАПП
Имеются две версии: одна имеет 2К СППЗУ, другая — 2К ПЗУ
Аналоговый процессор обслуживает четыре входа и может выдавать сигнал на восемь аналоговых выходов, сама же обработка цифровая

Таблица 9.5. Комплекты процессоров с разрядной структурой

Изготовитель исходного изделия	Серия	Технологический процесс	Обозначение АЛУ	Длина слова АЛУ, бит
Advanced Micro Devices	2900	ТТЛШ	2901А	4
		ТТЛШ	2903	4
Fairchild	Macrologic	ТТЛШ КМОП	9405/34705	4
Motorola	F100220 10800	ЭСЛ	F100220	8
		ЭСЛ	10800	4
Signetics	3000	ТТЛШ	3002	2
Texas Instruments	SBP-0400A SBP-0401A 54/74S481	И <sup>2</sup> Л	BP-0400	4
		И <sup>2</sup> Л	BP-0401	4
		ТТЛШ	S481	4
		или маломощн. ТТЛШ	LS481	

Изготовитель исходного изделия	Размер стека блока упр.	Размер корпуса блока упр. (число выводов в два ряда)	Совместимы ли с ТТЛ изделия комплекта?	Напряжения питания, В	Наличие прототипной системы
Advanced Micro Devices	4×4	28/20	Да	5	Да
Fairchild	5×12	40	»	5	»
	16×4	24	»	5	»
Motorola	Н	Н	Н	-4,2 + -5,7	»
Signetics	4×4	48	Нет	-2 + -5,2	»
	0	40	Да	5	»
Texas Instruments	4×4	20	»	Ток	»
	4×4	20	»	»	»
	4×4	20	»	5	»

\* Кристаллодержатель с выводами. Н — не имеется.

Число команд АЛУ	Может ли АЛУ выполнять арифметику ДДК?	Макс. такт. частота АЛУ, МГц	Число регистров общего назначения в АЛУ	Размер корпуса АЛУ (число выводов в два ряда)	Блок управления микропрограммой	Число разрядов адреса	Макс. такт. частота блока упр., МГц	Число директив блока упр.
16	Нет	16,67	16	40	2908/11	4	10	12
25	»	10	16	48	2910	12	10	16
64	»	10	8	21	9406	4	10	4
27	Да	50	1	68*	100224	Н	Н	Н
100+	»	20	0	48	10801	4	20	16
40	Нет	10	11	28	3001	9	10+	11
512	»	5	10	40	74/S482	4	20	64
512	»	5	10	40	74/S482	4	20	64
4780	»	10	0	48	74/S482	4	20	64

Продолжение

Наличие отладочно-программного обесп.	Наличие специализ. схем обеспечения	Комментарии
Да	Да	Имеет широкий ряд вторичных источников
»	»	АЛУ имеет на девять команд больше, чем 2901, включая умножение и деление
»	»	КМОП версия (34705) работает при 2 МГц
»	»	Только секция 8 разрядов, суб-команды
»	»	Самый быстродействующий 4-разрядная имеющаяся секция
»	»	Имеется только 2-разрядное АЛУ
Нет	Нет	Имеет конвейерный регистр
»	»	Не имеет конвейерного регистра
»	Да	Очень гибкий набор команд

Таблица 9.6. Указатель поставщиков микропроцессоров

Фирма-изготовитель	Изготавливаемые образцы процессоров
AEG Telefunken	Серии 8000
Advanced Micro Devices	2900, 2903, 29116, Z8000 *, 8048 *, 8080A *, 8085 *
American Microsystems	S2000, S2150, S2200, S2400, 6800 *, 6802/8 *, 6809 *, 9900 *, 9980/81 *, 9985 *
Data General	mN601, mN602
EFCIS	MC68000
EMM Semiconductor	R6500/1 *, CP1600/10 *, PIC1645, 50, 55, 70 *
Fairchild Semiconductor	Macrologic (9405), F100220 (ECL), 9440, 9445, 3850, 38E70, 3878, 2900 *, 3870 *, 6800 *, 6802 *
Ferranti Ltd.	F100-L
Fujitsu	6800 *, 6802 *, 6809 *
General Instrument	CP1600, CP1610, PIC1645, PIC1650, PIC1655, PIC1670
Harris Semiconductor	6100 *
Hitachi Ltd.	MC6800, MC68000
Hughes, Semi Div.	1802
Intel	3000, 4004/4040, 8008, 8021, 8022, 8035, 8039, 8041, 8048, 8049, 8080A, 8085A, 8086, 8088, 8089, 2920
Intersil	6100, 87C41 **, 87C48 **, IM80C41 **, IM80C48 **
ITT Semi	7150, 1600 *
Mitel Semiconductor	6802 (КМОП-версия)
MOS Technology	6502, 6503, 6504, 6505, 6506, 6507, 6512, 6513, 6514, 6515
Mostek	3870, 3872, 3874, 3876, 3850 *, 8086 *, Z80 *
Motorola	6800, 6801/701, 6802, 6803, 6805/705, 6808, 6809, 68000, 146805, 14500, 10800, 2900 *, 3850 *, 3870 *
National Semiconductor	COP402, 402M, 404L, 410L, 411L, 420, 420L, 420C, 421, 421L, 421C, 440, 444L, IMP-4, IMP-8, IMP-16, INS8060, INS8900, INS8070, INS8072, INS8040, INS8050, NS16008, NS16016, NS16032, NSC800, 29103, 8035 *, 8039 *, 8048 *, 8049 *, 8080A *, 2900 *
NEC Microcomputers	μPD555, 556, 548, 546, 553, 650, 547, 547L, 552, 651, 550, 554, 652, 551, 8048 *, 8080A *, 8085A *
Panafacom	MN1600
Panasonic (Matsushita)	MN1498, 1499, 1499A, 1599, 1403, 1404, 1405, 1430, 1432, 1435, 1450, 1453, 1454, 1455, 1542, 1544, 1562, 1564
Philips	8080A *
RCA	CDP1802, 1804
Raytheon	2900 *
Rockwell International	PPS-4, 4/2, MM77/77L, 78/78L, 76, 76/C, 76/E, 76/L, 76/EL 75, R6500/1, 6502 *, 6503 *, 6504 *, 6505 *, PPS-8, 8/2, MC68000 *
SGS-ATES	Серии 8000 *
Sharp	SM-4, SM-5, Z80A *, Z8001 *, Z8002 *
Siemens	8080A *, 8085A *, 8086 *
Signetics	8 × 300, 2650A, 8021 *, 8035 *, 8048 *, 8080A *, 8085A *, 9405 *, 34705 *
Solid State Scientific	1802 *

Продолжение табл. 9.6

Фирма-изготовитель	Изготавливаемые образцы процессоров
Synertek	Z8 *, 6502 *, 6503 *, 6504 *, 6505 *, 6506 *, 6507 *, 6512 *, 6513 *, 6514 *, 6515 *
Texas Instruments	74S481, SBP0400A/0410A, TMS-1000, 1000C, 1100, 1018, 1022, 1117, 1121, 1400, 1600, 1700, 1070, 1270, 1170, 1370, 1470, 1670, TMS/SBP9900, 9980/81, 9985, 9940, 8080A *
Thomson CSF/Sescosem	2900 *, 6800 *, 6802 *, 6809 *
Toshiba	T3190, 3444, 3472
Western Digital	1872, MCP1600, Pascal Microengine, INS8060 *, COP4020 *, 4200 *
Zilog	Z8, Z80A, Z8001, Z8002

\* Запасное исходное деление.

\*\* Функционально-эквивалентно, но отличается технологией.

руемой клавиши. Малое число составных частей и низкая стоимость изготовления представляют основной интерес, влияя на выбор, так же как и простые требования на отладку и межсоединения.

Для любой другой из указанных микроЭВМ или приведенных в сводных таблицах потребовалось бы дополнительное схемное оборудование для установления связи между системным процессором клавиатуры. При встроенной в процессор 8041 схемотехнике интерфейс минимален (рис. 9.7).

Обеспеченность отладочной системой представляет собой другую причину для выбора одного из процессоров, указанных выше. Исходя из нашего опыта, можно сказать, что пакет эмулятор/ассемблер/отладка, который содержится в отладочной системе, значительно уменьшает время разработки и отладки в режиме аппаратурных средств/встроенных программ.

## 9.12. ТАБЛИЦЫ ВЫБОРА ПРИБОРОВ <sup>1)</sup>

Приводимые таблицы дают информацию о языках микроЭВМ, универсальных микропроцессорах, однокристалльных процессорах, комплектах с разрядной организацией, а также о поставщиках микропроцессоров.

### ЛИТЕРАТУРА

1. Beizer G., Micro-Analysis of Computer System Performance, Van Nostrand-Reinhold Co., 1978.

<sup>1)</sup> Табл. 9.2.—9.6 перепечатаны с разрешения из *Electronic Design*, Vol. 28, No. 24, November 22, 1979; © Hayden Publishing Co., Inc., 1980.

2. Blakeslee T. R., Digital Design with Standard MSI and LSI, Wiley, 1975.
3. MCS-48 Microcomputer User's Manual, Intel Corp., 1978.
4. UPI-41 User's Manual, Intel Corp., 1978.
5. Madnik S. E., Donovan J. J., Operating Systems, McGraw-Hill, 1974.
6. Mano M. M., Computer Logic Design, Prentice-Hall, 1972.
7. McNamara J. E., Technical Aspects of Data Communication, Digital Equipment Corp., 1978.
8. M68000 Family (M68KFM), Motorola Inc., 1980.
9. MC68000 User's Manual (MC68000UM(AD2), Motorola Inc., 1980.
10. Peatman J. B., Digital Hardware Design, McGraw-Hill, 1980.
11. Peterson W. W., Introduction to Programming Languages, Prentice-Hall, 1974.
12. Smith C. L., Digital Computer Process Control, Intext Educational Publishers, 1972.
13. Stone H. S., Introduction to Computer Architecture, Science Research Associates, 1975.
14. Taub H., Schilling D., Digital Integrated Electronics, McGraw-Hill, 1977.
15. Wester J. W., Software Design for Microprocessors, Texas Instruments Learning Center, 1976.

## Оптоэлектроника

В. Отсука, Э. Бриз, Э. Коль<sup>1)</sup>

### 10.1. СВЕТОДИОДНЫЕ ИЗЛУЧАТЕЛИ

#### 10.1а. Введение

**Источники света.** В прошлом к источникам искусственного света для бытового освещения и промышленного оборудования относили электрические лампы накаливания, люминесцентные лампы, газоразрядные источники света, наполненные

Таблица 10.1. Единицы измерения длин волн

Наименование	Обозначение	Значение, м	Эквивалент
Микрон	мкм	$1 \cdot 10^{-6}$	1 мкм = 1000 нм 1 мкм = 10 000 Å
Нанометр	нм	$1 \cdot 10^{-9}$	1 нм = 10 Å
Ангстрем	Å	$1 \cdot 10^{-10}$	1 Å = 0,1 нм

парами, и неоновые лампы. Излучение этих источников лежит в широком диапазоне длин волн спектра, значительная часть которого выходит за пределы видимой области. Достижения полупроводниковой электроники за последнее десятилетие позволяют включить в этот перечень новые источники света — светодиоды (СД). Отличительной особенностью этих полупроводниковых приборов является то, что создаваемое ими излучение лежит в весьма узком спектральном диапазоне (рис. 10.1). В табл. 10.1 приведены используемые в оптоэлектронике единицы измерения длин волн  $\lambda$ . Наиболее распространенной среди них является нанометр.

<sup>1)</sup> William M. Otsuca, President, Optomiconix Inc., Cupertino, Calif.  
Eric G. Breeze, Earl V. Cole, Atari Corp., Sunnyvale, Calif.

**Теория проводимости.** Согласно теории проводимости твердого тела, при прохождении тока через  $p-n$ -переход в результате рекомбинации дырок или электронов с носителями заряда противоположного знака всегда выделяется световая (фотоны) или тепловая (фононы) энергия. Одним из положений квантовой теории является то, что в твердых кристаллах электроны могут иметь только определенную энергию; запрещенная энергетическая зона представляет собой промежуток между верхом

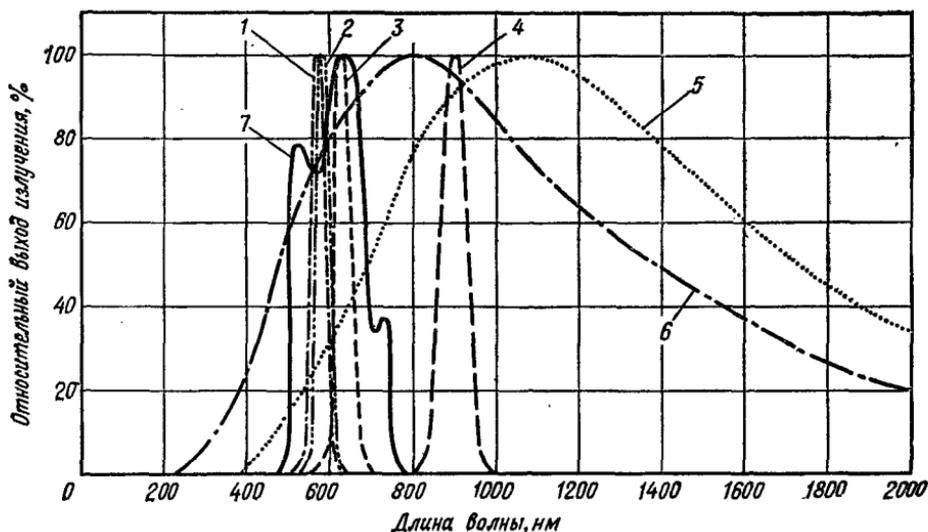


Рис. 10.1. Нормализованные спектры некоторых источников излучения. 1 — зеленый СД; 2 — желтый СД; 3 — красный СД; 4 — инфракрасный СД; 5 — лампа накаливания с вольфрамовой нитью, температура 2500 К; 6 — лампа накаливания с вольфрамовой нитью, температура 3400 К; 7 — неоновая лампа.

валентной зоны и дном зоны проводимости. Эта зона характеризует полупроводник, а ее ширина, выраженная в электронвольтах (эВ), определяет длину волны испускаемого излучения. Проведенный изготовителями анализ различных полупроводниковых материалов с точки зрения их пригодности для изготовления светодиодов по таким параметрам, как длина волны, эффективность преобразования энергии и легкость легирования, позволил остановить выбор на арсениде галлия (GaAs), фосфиде галлия (GaP) и соединении (GaAsP).

**Характеристики светодиодов.** Хотя цвет (длина волны) излучения определяется использованным материалом, количество света, испускаемого светодиодом, зависит от тока возбуждения и быстро увеличивается с ростом плотности тока. На рис. 10.2 показаны зависимости прямого тока от прямого па-

дения напряжения для светодиодов, изготовленных из различных материалов. Положение точки перегиба этих кривых непосредственно связано с шириной запрещенной зоны и для красных светодиодов соответствует меньшему прямому падению напряжения. Согласно рисунку, динамическое сопротивление красных светодиодов равно 1—2 Ом, в то время как для материалов, дающих более коротковолновое излучение, оно составляет 7—15 Ом. По мере роста плотности тока через  $p-n$ -переход большее число электронов и дырок инжектируется в запрещенную зону. При их движении возникают вторичные эффекты, повышающие число дырок и электронов, которые могут излучательно рекомбинировать. В результате световая

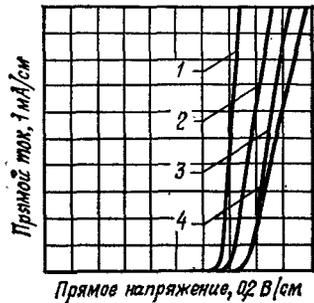


Рис. 10.2. Зависимость тока  $I_F$  от напряжения  $V_F$ .

1—красный СД  $GaAs_{0.5}P_{0.5}$ ; 2—оранжевый СД  $GaAs_{0.3}P_{0.7}N$ ; 3—желтый СД  $GaAs_{0.1}P_{0.9}N$ ; 4—зеленый СД  $GaN$ .

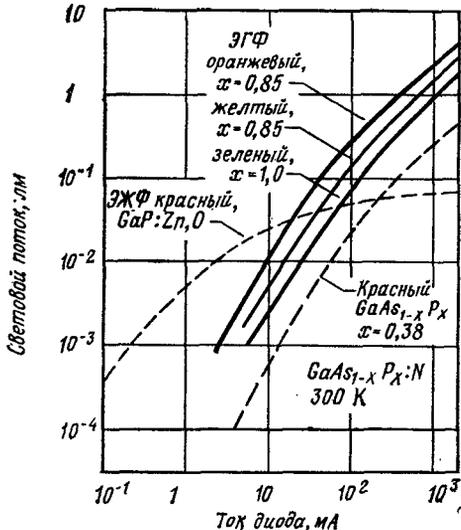


Рис. 10.3. Зависимость светового потока от плотности тока.

ЭЖФ—технология эпитаксии из жидкой фазы; ЭГФ—технология эпитаксии из газовой фазы.

эффективность светодиодов увеличивается. На рис. 10.3 показаны зависимости светового потока от тока возбуждения свето-

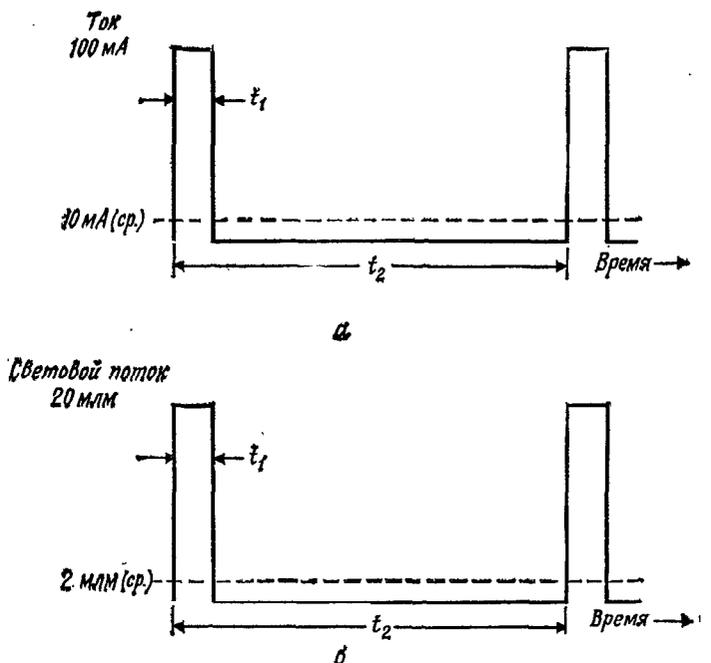


Рис. 10.4. Временные диаграммы: возбуждающего тока (а); светового потока (б). Коэффициент заполнения  $t_1/t_2 = 10\%$ ; частота регенерации  $= 1/t_2$ .

диодов для ряда материалов. Следует отметить, что красные GaP-светодиоды начинают излучать при малых плотностях тока, однако их излучение достигает насыщения при относительно низких плотностях тока по сравнению со светодиодами из других материалов.

**Схемы возбуждения, обеспечивающие высокую световую эффективность светодиодов.** Наклон кривых для GaAsP на рис. 10.3 показывает, что удвоение тока возбуждения приводит к более чем двукратному увеличению светового потока. Это говорит о росте световой эффективности таких светодиодов при больших возбуждающих токах и указывает на то, что импульсные схемы возбуждения позволяют получить больший световой поток по сравнению со статическими. Достигаемое таким образом увеличение световой эффективности иллюстрируется числовым примером, относящимся к характеристике красного GaAsP-светодиода и к форме импульсов возбуждающего тока, изображенной на рис. 10.4, а. Как видно из рис. 10.4, б, при возбуждении постоянным током 10 мА создается световой поток около 0,7 мВт, а при импульсном возбуждении средний

световой поток составляет 2,0 млм ( $\sim 10\%$  от 20 млм). При возбуждении большими токами длительность и коэффициент заполнения импульса влияют на температуру перехода. Возникающие при этом явления обсуждаются в следующем подразделе. Если светодиоды возбуждаются импульсами частотой, значительно превышающей 30 Гц, то не возникает ни мельканий, ни других ощущений вспышки, заметных человеческому глазу.

**Влияние температуры.** С ростом температуры прямое падение напряжения на светодиоде падает, соответствующий коэффициент составляет от  $-1,3$  до  $-2,5$  мВ/°С. Длина волны максимальной интенсивности излучения увеличивается с ростом температуры, коэффициент равен приблизительно  $0,2$  нм/°С или меньше в зависимости от материала светодиода. Кроме того, излучение светодиода ослабевает с ростом температуры, типичное значение отрицательного температурного коэффициента приблизительно равно  $1\%$ /°С.

**Срок службы.** Поскольку светодиод является твердотельным прибором, его срок службы должен превышать долговечность оборудования, где он установлен. Однако чрезвычайно медленная естественная диффузия примесей в кристаллическое полупроводниковое соединение наряду с другими не совсем ясными механизмами приводит к тому, что с течением времени световой поток несколько уменьшается. Из кривых испытаний на срок службы, приведенных на рис. 10.5 и 10.6, видно, что спад светового потока больше при больших токах, однако, как правило, он меньше  $10\%$  даже после 1000 ч непрерывной работы.

Обычно срок службы светодиода определяется как время, за которое световой поток понижается до  $50\%$  своего первоначального значения. Для светодиодов с излучением в видимом диапазоне обычно приводятся цифры срока службы в 100 000 ч (свыше 11 лет) для нормальных рабочих условий. Скорость деградации также зависит от выбранного рабочего тока, его снижение ослабляет деградацию и увеличивает срок службы.

**Ограничение тока.** Из кривых зависимости  $I_F$  от  $V_F$ , изображенных на рис. 10.2, видно, что после достижения точки перегиба ток  $I_F$  резко возрастает при небольшом увеличении прямого падения напряжения  $V_F$ . Для ограничения тока последовательно со светодиодом должен быть включен резистор (рис. 10.7). Этим обеспечивается эксплуатация светодиода при токе, равном или меньшем задаваемого техническими условиями. Величина сопротивления резистора получается из уравнения

$$R = (V_{CC} - V_F) / I_F, \quad (10.1)$$

где  $V_{CC}$  — напряжение питания. Уравнение (10.1) выполняется для всех применений светодиодов (в качестве индикаторов,

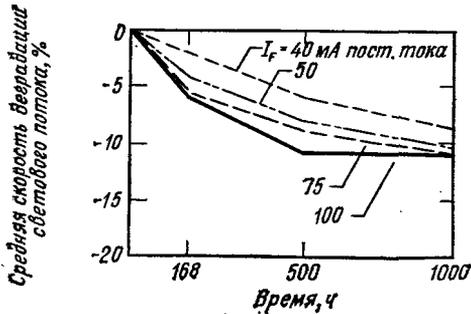


Рис. 10.5. Кривые испытаний на срок службы для образца А. GaAsP с красным цветом свечения.

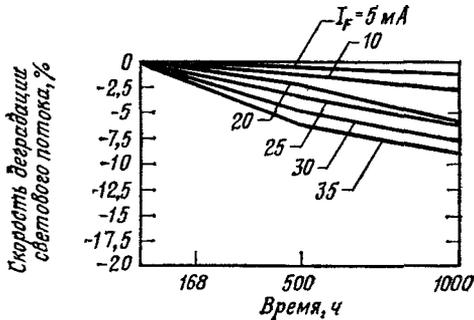


Рис. 10.6. Кривые испытаний на срок службы для образца В. Эпитаксия из газовой фазы, оранжевое, желтое, зеленое свечение.

осветителей, шкальных индикаторов, буквенно-цифровых индикаторов или оптронов).

Если несколько светодиодов подсоединяются параллельно ((через общий резистор), непосредственно к одному и тому же

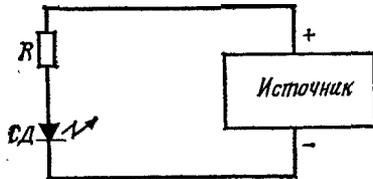


Рис. 10.7. Схема ограничения тока резистором.

стабилизированному источнику питания, то прибор с наименьшим  $V_F$  будет отбирать большую часть тока, в результате чего его световой поток заметно превысит световой поток других светодиодов. Для того чтобы избежать этого, необходимо

последовательно с каждым светодиодом включить отдельный токоограничивающий резистор.

В качестве эмпирического правила можно ориентироваться на следующее: сила света 4—5 мкд достаточна для того, чтобы четко различать свечение светодиода в условиях ярко освещенного помещения (освещенность около 1000 лк). Для высо-

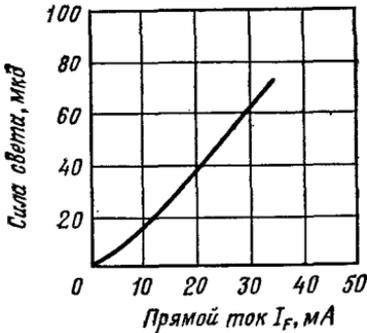


Рис. 10.8. Зависимость силы света от тока  $I_F$  для MV5752.

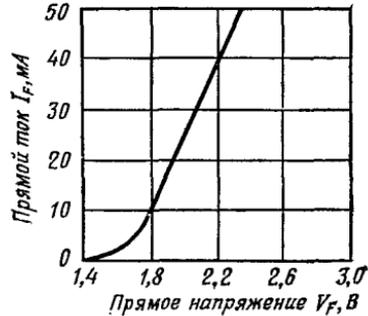


Рис. 10.9. Зависимость тока  $I_F$  от напряжения  $V_F$  для MV5752.

коэффициентных красных светодиодов видимого диапазона излучения требуемый ток  $I_F$  обычно равен  $\sim 10$  мА, для других цветов — обычно 20 мА.

**Пример 10.1.** Расчет тока возбуждения светодиода. Красный светодиод типа MV5752 должен питаться от источника +5 В и давать силу света 15 мкд. Рассчитать сопротивление токоограничивающего резистора.

**Решение.** На рис. 10.8 и 10.9 показаны характеристики, взятые из справочных листов для этого светодиода. Из них можно найти, что ток  $I_F = 10$  мА необходим для получения силы света 15 мкд; при этом токе напряжение  $V_F = 1,8$  В. Используя эти значения, получим

$$R = (V_{CC} - V_F) / I_F = (5 - 1,8) / 0,01 = 3,2 / 0,01 = 320 \text{ Ом.} \quad (10.1)$$

Ближайший номинал резистора равен 330 Ом (0,5 Вт).

### 10.16. Список терминов

**Ангрстрем (Å):** единица длины, равная  $10^{-10}$  м и обычно используемая для выражения длины волны света.

**Анод:** вывод прибора, обычно находящийся под положительным потенциалом (по отношению к другому выводу, называемому катодом).

**ASCII:** сокращенное название американского стандартного кода обмена информацией — двоичного кода, который позволяет представлять буквы, цифры, знаки препинания и специальные символы, а также определенные символы управления

(например, «перевод строки», «возврат каретки» и т. д.). Для полного представления этого кода необходимо семь битов, позволяющих реализовать набор из 128 символов, включая заглавные и строчные буквы. С помощью 6 битов можно реализовать поднабор 64 символов, в который входят только заглавные буквы.

*Бланкирование*: схемотехнический метод, с помощью которого индикатор может затемняться на необходимое время.

*Вакуумная люминесценция*: технология изготовления индикаторов, основанная на электронных лампах с анодом, покрытым люминофором. Электроны, эмиттируемые термокатодом, бомбардируют аноды и заставляют люминофор испускать свет.

*Ватт*: основная единица измерения мощности, равная одному джоулю в секунду.

*Встроенные программы*: команды программы или ее части, постоянно хранящиеся внутри компьютера (в постоянном запоминающем устройстве — ПЗУ). Команды ПЗУ отличаются от команд программного обеспечения, которые отдельно загружаются в компьютер.

*Выходная мощность излучения*: основная радиометрическая единица измерения светового потока (в ваттах).

*Газоразрядный экран постоянного тока*: индикатор, излучение в котором создается благодаря ионизации неона или другого газа в результате приложения к выводам большого постоянного напряжения.

*Гибридная конструкция*: конструкция прибора, в которой внутренние части выполняются в виде двух или большего числа полупроводниковых кристаллов, соединенных посредством проволочек или металлизации, нанесенной на подложку прибора (см. также монолитные конструкции).

*Дарлингтона схема*: способ соединения двух или большего числа транзисторов, обеспечивающий высокий коэффициент усиления по току. Эмиттер первого каскада соединяется непосредственно с базой следующего каскада, а коллекторы соединяются между собой.

*Двоичный код*: код, представляющий любые числа посредством всего двух символов, 0 и 1. Например, в двоичном коде первые четыре цифры 0 ... 3 представляются как 0000, 0001, 0010, 0011.

*Держатель*: механическая рамка или опорное кольцо, которое окружает (или поддерживает) оптоэлектронный прибор или индикатор.

*Детектор*: любой прибор, регистрирующий или чувствующий изменение значения некоторой физической величины, например силы света.

**Диаграмма направленности излучения:** угловое распределение силы света источника излучения по отношению к главной оси для данной плоскости индикации.

**Длина волны  $\lambda$ :** расстояние, проходимое электромагнитной волной за один период;  $\lambda = c/f$ , где  $c$  — скорость света (в вакууме),  $f$  — частота,  $\lambda$  выражено в метрах.

**ДКД (двоично-кодированный десятичный код):** представление цифр 0...9 посредством четырех двоичных разрядов. ДКД иногда называется кодом 8-4-2-1, так как старший двоичный разряд имеет вес 8, следующий — 4 и т. д. Двоичные эквиваленты десятичных чисел от 10 (1010) до 15 (1111) в этом коде запрещены.

**Жидкие кристаллы:** органические жидкие соединения, степень пропускания света которыми меняется от прозрачности до поглощения в зависимости от приложенного электрического поля.

**Индикатор с движущейся точкой:** шкальный индикатор, в котором информация представляется посредством одного светящегося в данный момент времени элемента; положение этого элемента внутри столбика таких элементов отражает аналоговую величину.

**Интерактивный дисплей:** дисплей, работающий совместно с ведущей компьютерной системой и имеющий внутренний ведомый микропроцессор и память, обеспечивающие обновление данных и регенерацию изображения.

**Инфракрасное излучение:** невидимое излучение в области длин волн электромагнитного спектра от 750 до 1000 нм.

**Кандела:** единица измерения силы света, определяемая как поток в один люмен, испускаемый в элементарном телесном угле (один стерадиан).

**Кандела на квадратный метр:** единица измерения яркости (фотометрической яркости), равная однородной яркости идеальной рассеивающей свет поверхности, отражающей свет при освещенности 1 лк.

**Катод:** вывод прибора, на который обычно подается отрицательное напряжение (по отношению к другому выводу, называемому анодом).

**Контрастность:** отношение яркости элементов отображения индикатора или излучателя к яркости фона (обусловленной отражением света, создаваемого окружающей средой).

**Коэффициент заполнения:** отношение времени работы к полному времени для приборов, эксплуатируемых в прерывистом режиме.

**Коэффициент передачи по току:** для оптронов отношение выходного тока к входному.

**Кремний (Si):** широко используемый в твердотельной электронике материал.

**Кривая относительной спектральной чувствительности:** кривая, характеризующая относительную чувствительность человеческого глаза к различным цветам. Часто называется кривой МКО по имени определившей ее в 1931 г. Международной комиссии по освещению.

**Курсор:** маркер, указывающий или другим способом задающий положение определенного символа в текстовой строке. В ЭЛТ-дисплеях в качестве курсора обычно используется мерцающий подстрочный знак, в других дисплеях — звездочка или подобный ей символ.

**Легирование:** введение примесей в полупроводниковый материал с целью получения требуемых характеристик, например создания полупроводников *p*- или *n*-типа.

**Люкс:** единица измерения освещенности, определяемая как освещенность поверхности в  $1 \text{ м}^2$ , на которую падает равномерный световой поток в 1 лм, или же как освещенность поверхности, все точки которой находятся на расстоянии 1 м от однородного точечного источника с силой света 1 кд.

**Люмен:** основная фотометрическая единица измерения светового потока. Один ватт энергетического потока при длине волны 555 нм эквивалентен 680 лм.

**Микрон:** единица измерения длины, равная  $10^{-6}$  м.

**Монолитная конструкция:** конструкция прибора, в которой все внутренние части схемы изготавливаются в виде одиого полупроводникового кристалла (см. также *Гибридная конструкция*).

**Монохроматический свет:** свет, содержащий только одну длину волны (или очень узкий диапазон длин волн).

**Мультиплексирование, мультиплексный режим управления:** метод построения схемы управления, обеспечивающий экономию аппаратных средств, при котором несколько индикаторных ламп или знакомест индикатора возбуждаются в режиме разделения времени от общего комплекта формирователей, причем частота регенерации выбирается достаточно высокой для того, чтобы мелькания не были заметны.

**Накальный индикатор:** лампа или индикатор, создающие излучение в результате нагрева в вакууме до белого каления металлической нити накала при пропускании через нее электрического тока.

**Нанометр:** единица измерения длины, равная  $10^{-9}$  м, и обычно используемая для выражения длины волны света.

**Напряжение изоляции:** параметр оптрона, определяющий минимальное напряжение изоляции между входом и выходом.

Определяется при заданном токе утечки и продолжительности воздействия.

*Нормализованное значение:* значение величины, выбранное таким образом, что в максимуме (при 100 %) оно равно 1.

*Облученность* (энергетическая освещенность): мощность электромагнитного излучения, проходящего через единицу площади или падающего на нее.

*Обратное пробивное напряжение:* значение приложенного к прибору обратного напряжения, превышение которого вызывает резкое увеличение электрического тока через прибор.

*Общий анод:* метод соединения выводов, при котором все аноды соединены между собой.

*Оптический предельный выключатель:* оптрон, заключенный в корпус и содержащий излучатель и приемник, разделенные воздушным промежутком. Прибор может работать как предельный выключатель, когда механический предмет вводится в воздушный зазор и прерывает луч света, обуславливая изменение выходного состояния.

*Оптоизолятор:* то же, что и оптрон.

*Оптрон:* прибор, состоящий из излучателя и фотоприемника, причем схемы их включения гальванически развязаны, а связь обеспечивается оптическим путем между излучателем и приемником.

*Осветитель:* тип светодиода, предназначенный для использования в качестве индикатора с высокой интенсивностью или источника света для подсветки.

*Освещенность:* световой поток, падающий на единицу площади, обычно измеряемый в люксах (лк).

*Отражательный детектор:* оптрон, заключенный в герметизированный корпус, у которого излучатель и приемник расположены рядом друг с другом таким образом, что прохождение света от излучателя к приемнику зависит от отражения света от некоторого физического объекта, расположенного перед приемником.

*Поверхностный источник* (см. также точечный источник): форма представления идеального источника излучения как обладающего определенным положением в пространстве и конечными размерами. Используется, когда расстояние до наблюдателя не велико по сравнению с истинными размерами источника.

*Полный световой поток:* световой поток источника, измеряемый в люменах (см. Люмен).

*Радиометрические единицы:* система единиц измерения электромагнитного излучения, относящаяся ко всему диапазону длин волн (см. также фотометрические единицы).

**Сегнетокерамический индикатор:** индикатор, изготовленный из керамики на основе цирконата—титаната свинца, легированного титаном (ЦТСЛ-керамика).

**Сигнализатор:** тип индикатора с движущейся точкой, используемый для представления неаналоговой информации. Типичным примером является цифровая индикаторная панель с подсветом, применяемая в лифтах для показа текущего номера этажа.

**Сила света:** фотометрический параметр, определяемый как световой поток, испускаемый внутри единичного телесного угла; общепринятая единица измерений кандела;  $1 \text{ кд} = 1 \text{ лм/ср}$ .

**Сопротивление изоляции:** параметр оптрона, определяющий минимальное сопротивление (в омах) между входными и выходными выводами. Определяется при заданных напряжениях между входом и выходом.

**Спектральная чувствительность:** кривая или таблица зависимости чувствительности фотоприемника от длины волны.

**Спектральное распределение:** кривая зависимости энергии источника излучения от длины волны.

**Спектральный максимум излучения:** длина волны, соответствующая максимальной энергии в спектре излучения источника.

**Стерadian (единица телесного угла):** телесный угол, вершина которого расположена в центре сферы, вырезающий на поверхности сферы площадь, равную квадрату радиуса сферы.

**Темновой ток (см. также Фототок):** ток, протекающий через фотопроводниковый прибор в отсутствие освещения.

**Точечный источник (см. также Поверхностный источник):** идеализированное представление источника излучения как имеющего определенное положение в пространстве при бесконечно малых размерах. Понятие справедливо, когда расстояние наблюдения много больше истинных размеров источника.

**Тройное соединение:** любое химическое соединение, состоящее из трех элементов.

**Угол обзора:** угол между направлениями к глазу наблюдателя и основной осью (проведенной в направлении максимума силы света) в плоскости, проходящей через наблюдателя и источник света.

**Фосфид галлия (GaP), арсенид фосфид галлия (GaAsP):** полупроводниковые материалы, используемые для изготовления светодиодов.

**Фотодиод:** фотопроводниковый прибор, представляющий собой диод со светочувствительной областью, реагирующей на облучение изменением выходного тока.

**Фотометрическая яркость:** см. Яркость.

**Фотометрические единицы:** система единиц измерения электромагнитного излучения, относящаяся только к длинам волн видимого диапазона спектра (см. также радиометрические единицы).

**Фотон:** физический термин, относящийся к минимальному кванту электромагнитного излучения, имеющему нулевую массу покоя и энергию  $E = hf$ , где  $h$  — постоянная Планка, а  $f$  — частота излучения.

**Фотоприемник:** часть фотопроводникового прибора, которая принимает внешние фотоны или фотоны, генерируемые внутри прибора, как это имеет место в некоторых оптронах.

**Фотопроводник:** любой проводящий прибор, выходной ток которого меняется в зависимости от количества падающих на него фотонов.

**Фотосимистор:** оптрон, содержащий два встречно включенных фототиристора (анод первого фототиристора соединен с катодом второго фототиристора, и наоборот).

**Фототиристор:** тиристор со светочувствительной управляющей областью, заключенный в корпус, снабженный либо внутренним источником света, либо средством передачи внешнего света.

**Фототок** (см. также *Темновой ток*): ток, возникающий в фотозлектронном приборе при облучении светом.

**Фототранзистор:** транзистор со светочувствительной управляющей областью, заключенный в корпус, снабженный либо внутренним источником света, либо средством передачи внешнего света.

**Фототранзисторная схема Дарлингтона:** прибор, состоящий из двух или большего числа фототранзисторов, соединенных по схеме Дарлингтона.

**Чувствительность по фототоку:** параметр, который характеризует ток отклика на облучение фотоприемника. Определяется как токовый отклик на заданный световой поток на единицу площади приемника, единица измерения мкА/мВт·см<sup>2</sup>.

**Шина:** линия или серия параллельных линий проводников для передачи идентичных сигналов (шина данных) или энергии (шина питающих напряжений). В общем случае сигналы поступают на шину от любого из нескольких источников (но только одного в данный период времени) и снимаются с шины одним или большим числом приемников (иногда одновременно). В новейших электронных системах (в особенности микропроцессорных) передача сигналов по шине может быть однопроводной (всегда в одном направлении) или двупроводной (в одном направлении в один период и в противоположном направлении в другой период).

*Ширина запрещенной зоны:* в квантовой теории твердого тела разность энергий (обычно выражаемая в эВ) между двумя разрешенными зонами для орбитальных электронов.

*Шкальный полосковый индикатор:* с помощью такого индикатора осуществляется отображение информации в виде полоски светящихся элементов, длина которой соответствует регистрируемой аналоговой величине.

*Шрифт:* термин, заимствованный из книгопечатания или машинной графики, а в оптоэлектронике относящийся к формату отдельных частей индикатора (например, сегментный или точечно-матричный формат).

*Электролюминесценция:* процесс испускания света, обусловленный не нагревом, а приложением электрического поля к некоторым материалам, обычно твердым.

*Электрохромный индикатор:* индикатор, выполненный из органических или неорганических твердых диэлектриков, цвет которых изменяется при инжекции положительных или отрицательных зарядов.

*Эмиттер:*<sup>1</sup> область транзистора, откуда неосновные носители инжектируются в базу; <sup>2</sup> источник электромагнитного излучения в видимой или инфракрасной области спектра.

*Энергетическая яркость:* радиометрическая единица, соответствующая потоку излучения, распространяющегося внутри элементарного телесного угла, к площади излучаемой поверхности (размерность: ватты настерадиан и на квадратный метр).

*Энергетическая светимость:* мощность, испускаемая на единицу площади излучающей поверхности.

*Эргономические факторы:* характеристики системы отображения информации, влияющие на оператора (например, расстояние наблюдения, высота символов, яркость, цвет, контрастность, шрифт, четкость и размытие изображения).

*Яркость* (фотометрическая яркость): фотометрический параметр, определяемый как световой поток, отнесенный к единичному телесному углу и к единичной площади эмиттирующей поверхности (т. е. к поверхностному источнику). Общепринятая единица измерения  $\text{кд/м}^2$ .

### 10.1в. Достоинства твердотельных излучателей

Благодаря малому рабочему напряжению, току и потребляемой мощности сопряжение светодиодов с электронными схемами возбуждения осуществляется проще, чем в случае ламп накаливания или газоразрядных источников света. Жесткие герметичные корпуса обеспечивают высокую ударную и вибрационную прочность СД, что позволяет использовать светодиоды

при таких тяжелых условиях воздействия окружающей среды, которые не выдерживают другие источники света. Применение твердотельных материалов для изготовления светодиодов обеспечивает большой срок службы, что увеличивает общую надежность и уменьшает расходы на эксплуатацию оборудования, где светодиоды установлены. Широкая гамма цветов излучения светодиодов: от красного до оранжевого, желтого и зеленого — дает разработчикам разнообразные возможности их применения. Светодиоды отличаются низким уровнем собственных шумов и высокой помехоустойчивостью, быстротой и стабильностью отклика на воздействие управляющей схемы; при этом они не создают бросков тока и не имеют периода разогрева, характерного для источников света с нитями накаливания.

### 10.1г. Оптические характеристики

**Линзы и диаграммы направленности.** Вследствие различных видов внутренних потерь, таких, как поглощение фотонов собственно полупроводниковым материалом, оптическое отражение и преломление, создаваемое линзой, только часть света, испускаемого светодиодом, выходит из корпуса наружу. Диаграмма направленности выходного света зависит от оптических свойств линзы. Ее влияние характеризуется изображенными на рис. 10.10 диаграммами для трех типов купольных линз. Как правило, в справочных листах для светодиодов приводятся диаграммы направленности излучения. Вертикальная по отношению к поверхности кристалла светодиода ось характеризуется углом  $0^\circ$  и 100%-ной относительной силы света, а оси с большим углом — меньшими относительными силами света. В качестве примера на рис. 10.11 приведена диаграмма направленности для светодиода типа MV5152. Угол обзора определяется как угол, при котором сила света падает до 50% по отношению к силе света для оси с углом  $0^\circ$ . Из рис. 10.11 следует, что благодаря фокусирующей линзе светодиода типа

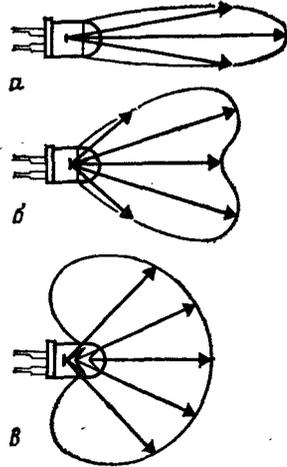


Рис. 10.10. Виды диаграмм направленности: нерассеивающая линза со сферическим куполом (а); нерассеивающая линза с несферическим куполом (б); рассеивающая линза (в).

определяется как угол, при котором сила света падает до 50% по отношению к силе света для оси с углом  $0^\circ$ . Из рис. 10.11 следует, что благодаря фокусирующей линзе светодиода типа

MV5152 половинный угол обзора равен  $10^\circ$ , а полный угол  $20^\circ$ .

**Радиометрические и фотометрические единицы измерения.**

На рис. 10.12 показаны кривые относительной спектральной чувствительности для человеческого глаза и для кремниевого фотоприемника (например, фототранзистора), а также спектр излучения типичного инфракрасного светодиода. Данные для

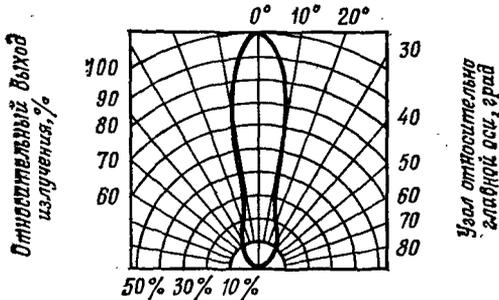


Рис. 10.11. Диаграмма направленности СД MV5152.

чувствительности глаза установлены в 1931 г. Международной комиссией по освещению (МКО).

Сравнение кривых для обоих приемников позволяет заметить сильную нелинейность кривой зрительного восприятия и более высокую и относительно постоянную чувствительность кремниевого фотоприемника в инфракрасной области спектра. Именно из-за этого в оптоэлектронике используются две системы единиц: радиометрические единицы, пригодные для всех длин волн излучения, и фотометрические единицы, относящиеся только к видимому спектру.

Согласно справочным листам, для инфракрасных светодиодов световой выход задается в единицах радиометрического потока мощности  $P$  или выходной мощности излучения  $ROP$ , выражаемой как энергия за единицу времени в ваттах (джоулях в секунду). В этот параметр входит общая энергия, испускаемая во всех направлениях линзой светодиода. Соответствующая фотометрическая единица потока называется люменом. В области максимальной чувствительности человеческого глаза, соответствующей 550 нм (зеленая область спектра), 1 Вт в радиометрических единицах соответствует 680 лм в фотометрических единицах. Для других длин волн в видимой части спектра 1 Вт соответствует световому потоку, меньшему 680 лм.

Световой выход светодиода можно характеризовать не только потоком, но и силой света, которая определяется как свето-

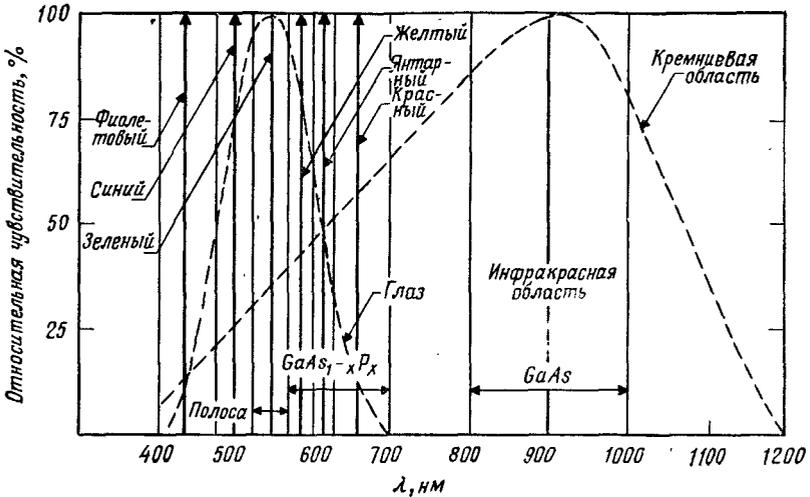


Рис. 10.12. Кривые чувствительности фотоприемников и глаза.

вой поток, испускаемый в произвольном телесном угле. Диаграмма рис. 10.13 иллюстрирует единичный телесный угол, называемыйстерадианом (ср). Анализ этого рисунка показывает,

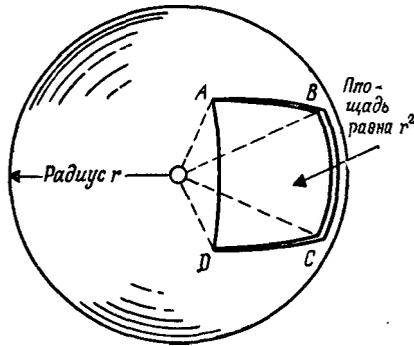


Рис. 10.13. Определениестерадиана: для сферы радиуса  $r$ стерадиан определяется как телесный угол, вырезающий на поверхности сферы площадь, равную квадрату радиуса (площадь фигуры с вершинами  $A, B, C, D$  равна  $r^2$ , где  $AB = BC = CD = DA = r$ ).

чтостерадиан можно образовать для любого радиуса, проведенного от источника света. Это означает, что сила света не зависит от расстояния до линзы вдоль основной оси наблюдения. В радиометрических единицах сила света измеряется в ваттах настерадиан, а в фотометрических — в канделах, где  $1 \text{ кд} = 1 \text{ лм/ср}$ .

Высказанное выше предположение, что источник света является точечным, представляет собой достаточно хорошее приближение для отдельных светодиодов, рассматриваемых с расстояния в один или несколько метров. Однако если наблюдатель имеет дело с прямоугольными или фигурными излучателями большого размера, осветителями или буквенно-цифровыми индикаторами, он визуально воспринимает их скорее как поверхностный, а не как точечный источник света. Это обстоятельство потребовало создания специальных единиц измерения. Радиометрическая единица, называемая энергетической яркостью, выражается в ваттах на стерадиан на единицу площади, а фотометрическая единица, называемая яркостью (иногда фотометрической яркостью), выражается в люменах на стерадиан на единицу площади (т. е. в канделах на единицу площади).

Другие фотометрические единицы измерений определены в терминологическом словаре, а дополнительные сведения можно получить из литературы, список которой приведен в конце главы.

### 10.1д. Возбуждение излучателей

**Основные схемы возбуждения светодиодов.** На рис. 10.14 и 10.15 показаны две основные схемы возбуждения светодиодов,

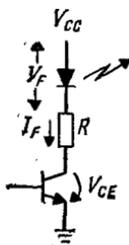


Рис. 10.14. Схема формирователя с активным низким уровнем.

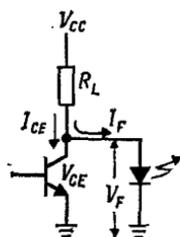


Рис. 10.15. Схема формирователя с активным высоким уровнем.

пригодные независимо от того, являются ли последние излучателями, осветителями, сегментами, шкалами, буквенно-цифровыми индикаторами или входными каскадами оптронов. В схеме с активным низким уровнем с проводящим транзистором светодиод смещен в прямом направлении и испускает свет. Сопротивление токоограничивающего резистора можно рассчитать по формуле

$$R = V_{res}/I_F = \frac{V_{CC} - (V_F + V_{CE, \text{нас}})}{I_F}, \quad (10.2)$$

где  $V_{CE, \text{нас}}$  — напряжение насыщения транзистора,

В схеме с активным высоким уровнем светодиод излучает, когда транзистор выключен (не проводит). В этом случае резистор должен удовлетворять двум критериям — гарантировать прохождение через светодиод тока  $I_F$ , достаточного для создания требуемого светового выхода при выключенном транзисторе,

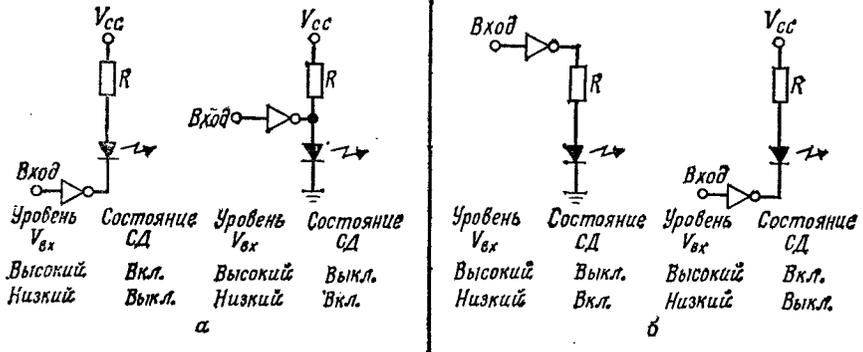


Рис. 10.16. Схема ТТЛ-формирователя: выходной каскад с открытым коллектором (а); выходной каскад с повышенным уровнем в активном состоянии (б).

и обеспечивать насыщение проводящего транзистора. При выключенном транзисторе уравнение для  $R$  имеет вид

$$R = (V_{CC} - V_F) / I_F, \tag{10.1}$$

а когда транзистор проводит,

$$R = (V_{CC} - V_{CE}) / I_{CE}, \tag{10.3}$$

где  $I_{CE}$  — ток насыщения транзистора.

На рис. 10.16 показано несколько ТТЛ-формирователей возбуждающих напряжений, а также приведены соотношения между включенными и выключенными состояниями СД и соответствующими логическими входными уровнями.

### 10.1е. Выбор типа светодиода

**Основные соображения для выбора типа светодиода.** Выбор конкретного типа для данного применения помимо требуемого светового выхода и тока возбуждения может зависеть и от других важных факторов. К их числу относятся: сочетание линзы с корпусом, место расположения, цвет излучения светодиода, условия освещенности окружающей среды, угол обзора, контраст с окружающим фоном и расстояние наблюдения.

Изготовители выпускают светодиоды в корпусах, заимствованных у ламп накаливания (стандартные и укороченные

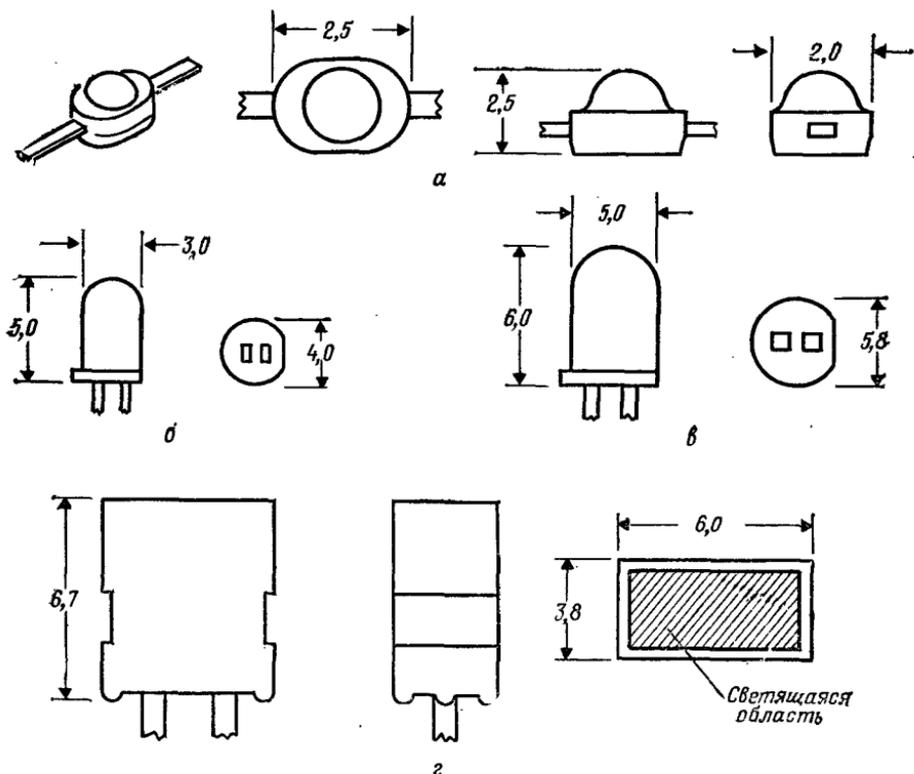


Рис. 10.17. Внешний вид и размеры корпусов: Т- $3/4$  (а); Т-1 (б); Т- $1\frac{3}{4}$  (в); прямоугольный 57124 (г).

корпуса Т- $3/4$ , Т-1, Т- $1\frac{3}{4}$ ), а также предлагают втулки и оправки для монтажа светодиодов на плоских панелях. Светодиоды также могут поставяться в транзисторных корпусах ТО-18 и в корпусах с осевым расположением выводов для низкопрофильного монтажа непосредственно на печатных схемных платах. Внешний вид и габаритные размеры нескольких наиболее распространенных корпусов изображены на рис. 10.17. Помимо них светодиоды выпускаются с прямоугольными, квадратными и другими конфигурациями корпуса. Некоторые из этих конфигураций показаны на рис. 10.18. Профилированный излучатель имеет форму стрелки, указывающей в светящемся состоянии направление, квадратные и прямоугольные излучатели могут иметь надписи непосредственно на подсвечиваемой поверхности корпусов.

Типичные места расположения светодиодов — это внутренние части или края печатных схемных плат, где они использу-

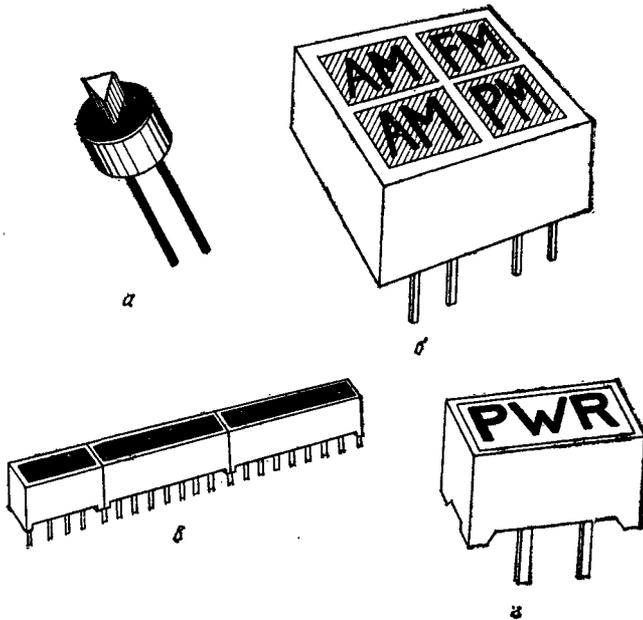


Рис. 10.18. Разновидности корпусов: профилированный (а); блочный (б); шкальные модули (в); прямоугольный (г).

ются для отображения логических состояний или диагностической информации, внешние поверхности (например, лицевые панели или подсвет светофильтров) индикаторов карманных калькуляторов, автономных электронных игр или консолей дистанционного управления.

Помимо светящегося или несветящегося состояний светодиода для передачи информации может быть дополнительно использован цвет (например, красный — обозначение опасности, желтый — предупреждающий, зеленый — для нормальных условий). Окружающее освещение может изменяться от наружных условий яркого солнечного света до условий закрытых помещений в учреждениях и домах или даже слабо освещенных помещений с радиолокационным оборудованием. Данные по освещенностям для ряда типичных случаев сведены в табл. 10.2.

При любых условиях освещенности окружающей среды должна быть задана минимальная сила света, позволяющая оператору четко различать включенное и выключенное состояния светодиода. При постоянных условиях на поверхности расположения индикатора (т. е. типах светодиодов и линзы, угле, расстоянии наблюдения и т. д.) сила света должна быть больше при большей освещенности окружающей среды. На рис. 10.19

Таблица 10.2. Значения освещенности <sup>1)</sup>

Окружающие условия		Освещенность, лк
Дневной свет:	ясно	85 000
	облачно	15 000
Учреждение:	обычные условия	1 000
	работа на пишущей машинке или с компьютером	1 500
Производство:	электрические испытания и монтаж	1 000
	грубая слесарная обработка	500
Квартира:	кухня	1 500
	кабинет	700
	гостиная	100

<sup>1)</sup> Данные взяты из Illuminating Engineering Society (IES) Handbook, 5 th ed., 1972.

показана эмпирическая кривая, устанавливающая это соотношение для светодиода типа MV 5754. Для одного и того же кристалла светодиода и значения  $I_F$  узкофокусирующая линза дает высокую силу света вдоль главной оси, но малый угол об-

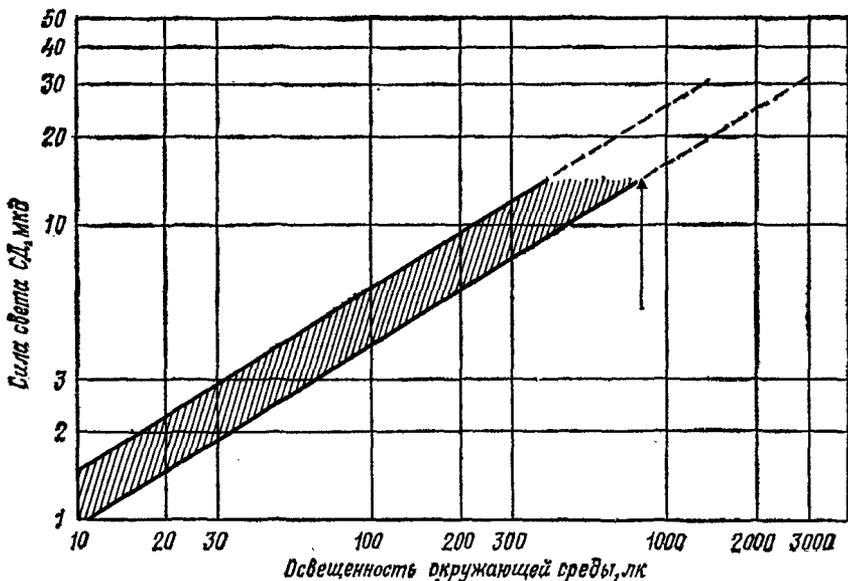


Рис. 10.19. Эмпирическая зависимость, определяющая условия хорошей читаемости СД при различных уровнях освещенности окружающей среды. Данные относятся к типичному СД с красным цветом свечения типа MV5754 (с-рассеивающей линзой) без фильтра при наблюдении с расстоянием  $\sim 1$  м и сером фоне. Стрелкой указана точка оптимальных характеристик данного СД.

зора (от 5 до 10°). В то же время линза с широкой диаграммой направленности обеспечивает большой угол обзора, но при значительно меньшей силе света. На восприятие человека сильное влияние может оказывать фон вокруг светодиода. Воспринимаемая яркость фона зависит от количества падающего света, коэффициента отражения и текстуры поверхности, а также от цветового контраста по отношению к излучению светодиода. Визуальное восприятие можно улучшить повышением контраста между светящимся светодиодом и его фоном с помощью

Таблица 10.3. Памятка разработчику

1. Тип оборудования
2. Наружное или внутреннее расположение индикатора
3. Метод монтажа
4. Освещенность окружающей среды
5. Цвет светодиода
6. Окружающий фон
7. Угол обзора
8. Расстояние наблюдения
9. Тип фильтра (если он применяется)
10. Другие используемые методы повышения контраста
11. Другие критерии конструирования
12. Типы потенциально применяемых светодиодов
13. Необходимая сила света
14. Ток  $I_F$ , требуемый для получения необходимой силы света
15. Постоянный или импульсный ток возбуждения
16. Напряжение  $V_F$ , соответствующее току  $I_F$
17. Тип схемы возбуждения
18. Величина сопротивления токоограничивающего резистора
19. Окончательный выбор светодиода

механических средств (козырьков, жалюзи, утопленного расположения индикатора) или введением оптических фильтров (последние эффективны, несмотря на то, что они несколько ослабляют силу света светодиода). Расстояние наблюдения влияет на выбор минимального размера кажущейся излучающей поверхности светодиода. Субминиатюрные корпуса (подобные  $T-3/4$ ) пригодны, когда расстояние наблюдения порядка метра; большие прямоугольные или профилированные излучатели могут потребоваться при значительном удалении светодиода от наблюдателя.

В некоторых применениях в результате выбора светодиода может первоначально оказаться, что предъявляемые требования не удовлетворяются никакими серийными светодиодами. В такой ситуации разработчик должен проанализировать различные компромиссные варианты конструкции и в ходе такого поиска найти доступный светодиод, который удовлетворяет по крайней мере большинству важнейших требований применения.

Можно, например, сделать фон более темным, используя анодированный черненый алюминий, и выбрать светодиод с большей силой света, взяв красный светодиод, имеющий более высокую световую эффективность, чем зеленый и т. д.

**Памятка разработчику.** В табл. 10.3 дается перечень критериев для правильного выбора светодиода. Ниже приводятся два примера, иллюстрирующие использование этой таблицы.

**Пример 10.2. Использование в промышленном оборудовании.** Оборудование представляет собой портативный лабораторный измерительный прибор для

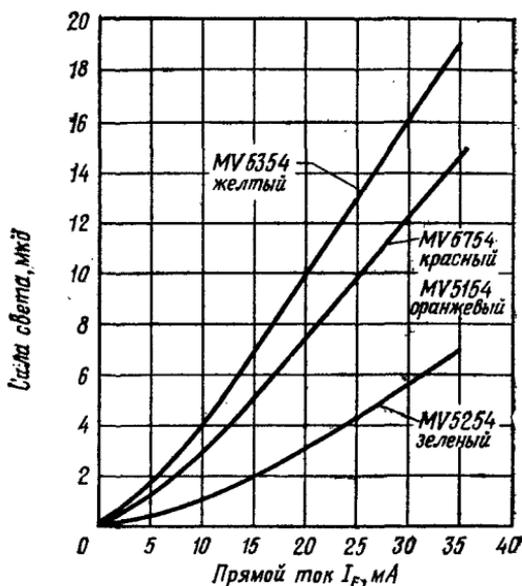


Рис. 10.20. Зависимость силы света от тока  $I_F$  для СД серии MV5X54.

размещения на стене. Светодиод монтируется на передней панели управления с помощью состоящей из двух частей съемной прокладки. Прибор предназначен для электрических испытаний в производственной зоне в условиях, когда ожидаемая освещенность равна 1000 лк. Функциями светодиода является индикация состояний прибора «включено», «выключено». Это позволяет использовать любой цвет свечения, кроме красного, который, согласно практике фирмы, предназначен для сигнализации об опасности. Фоном для светодиода является черная, не создающая бликов плоская поверхность из анодированного алюминия. Угол обзора может быть узким, а расстояние наблюдения составлять порядка 1 м, поскольку для улучшения условий наблюдения оператор может передвинуть прибор в удобное положение.

При конструировании также предусматриваются определенные потери света из-за рассеяния в линзе, что позволяет улучшить внешний вид светящегося светодиода. Кроме того, выбирается минимальное значение тока  $I_F$  для ограничения потребляемой мощности. Возможными типами светодиода яв-

ляются: MV5254 — с зеленым цветом свечения (наиболее желательный цвет, характеризующий включение оборудования); MV5354 — с желтым цветом свечения (возможный цвет); MV5154 — с оранжевым цветом свечения (наименее желательный цвет, слишком близкий к красному).

**Решение.** Из семейства кривых для этой серии СД, изображенных на рис. 10.19, видно, что для заданных окружающих условий — производственная зона, электрические испытания с освещенностью 1000 лк — минимальная сила света должна быть 4 мкд. Кривые зависимости силы света от  $I_F$  и  $I_F$  от  $V_F$ , взятые из справочных листов для СД серии MV5X54, показаны на рис. 10.20 и 10.21. Из них видно, что для зеленого светодиода типа MV5254 необходим ток  $I_F$ , равный 24 мА, для создания силы света 4 мкд. Этому току  $I_F$  соответствует  $V_F = 2,25$  В. Если светодиод подсоединен через резистор непосредственно к источнику напряжения  $V_s$ , постоянно протекающий ток будет поддерживать светодиод включенным. Величину сопротивления резистора можно рассчитать как

$$R = V_{res}/I_F = (V_{CC} - V_F)/I_F = (V_{CC} - 2.25)/0.024. \quad (10.1)$$

Если  $V_{CC} = 5$  В, то  $R = 115$  Ом.

**Пример 10.3. Применение в бытовой аппаратуре.** Оборудование представляет собой СВЧ-печь, в которой светодиод возбуждается контролирующим устройством температурного датчика и светится, когда достигается установленная температура. Печь предназначена для использования на домашней кухне. Светодиод помещается справа от дверцы, может иметь любой размер и цвет и припаивается к печатной схемной плате, изготавливаемой методом трафаретной печати. Угол обзора должен быть большим, а расстояние до наблюдателя может достигать ~3 м. Условия освещения на кухне изменяются от наиболее благоприятного случая люминесцентного освещения ночью с освещенностью 1500 лк до наихудшего случая яркого летнего дня с солнечными лучами, попадающими через окно и создающими освещенность до 30 000 лк. Светодиод должен быть смонтирован за темным пластмассовым фильтром. Схема возбуждения состоит из  $n-p-n$ -транзистора с открытым коллектором и последовательно включенного токоограничивающего резистора, присоединенного к источнику питания  $V_{CC}$ . Предпочтительным является светодиод с корпусом T-1 $\frac{3}{4}$ , а потенциально возможным — светодиод из серии MV5X53. Возможный конструктивный вариант — это использование вместо лицевой прозрачной пластмассовой панели светодиода специальной панели, цвет которой подобран по отношению к цвету светодиода таким образом, чтобы увеличить контраст.

**Решение.** Из вышеизложенного следует, что наихудшие условия освещения возникают в дневное время, когда солнце светит через кухонное окно. Из рис. 10.19 видно, что минимальная сила света, необходимая при освещенности 30 000 лк, не обеспечивается при применении светодиода типа MV5753, обладающего максимальным световым выходом в данной серии. Таким образом, использование предпочтительного светодиода потребует определенных компромиссов с точки зрения условий применения. Например, в солнечные дни наблюдатель должен ближе подходить к светодиоду ближе чем на 3 м или передвигаться таким образом, чтобы вместо 50-градусного угла наблюдения

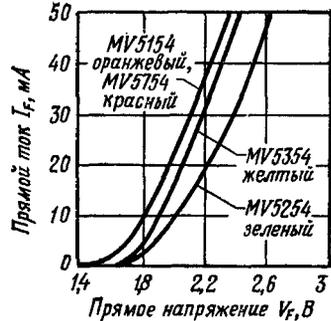


Рис. 10.21. Зависимость тока  $I_F$  от напряжения  $V_F$  для серии MV5X54.

получался угол, более близкий к оси. Если светодиод должен будет возбуждаться при максимальном токе  $I_F$ , то более высокая скорость деградации светового выхода может привести к недопустимому снижению параметров светодиода в течение запроецированного срока службы СВЧ-печи.

Таким образом, в этом применении разработчик должен рассмотреть следующие альтернативы: снижение определенных технических требований, накладываемых применением (например, ограничение диапазона допустимых освещенностей окружающей среды с тем, чтобы исключить наблюдение при солнечном свете, или сужение угла обзора, которое позволит использовать более узкофокусирующую линзу, дающую большую силу света), использование сложной импульсной формы тока, повышение контраста (для чего СД окружается неотражающим черным фоном). Можно также рассмотреть возможность применения других типов светодиодов (подобных MV5752).

**Проектирование СД-осветителей.** В то время как в случае индикатора наблюдатель непосредственно смотрит на светодиод, в случае осветителя излучение светодиода проецируется на

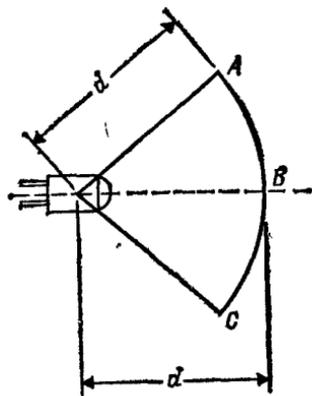


Рис. 10.22. Криволинейная поверхность  $ABC$ .

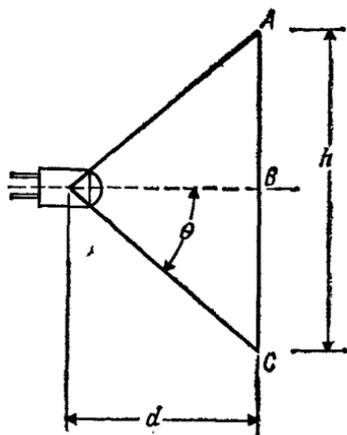


Рис. 10.23. Плоская поверхность  $ABC$ ,  $d = h/(2\text{tg } \theta)$ .

поверхность (обычно заднюю сторону изготовленной методом трафаретной печати прозрачной панели или блока). В справочных данных осветителя выходное излучение задается силой света, выраженной в канделах (люменах на стерадиан). Этот параметр не зависит от расстояния до светодиодного точечного источника.

После определения расстояния от СД-кристалла до освещаемой поверхности проектировщик может рассчитать фотометрическую освещенность  $E$  по паспортной силе света  $I$ . Освещенность измеряется в люксах — люменах на единицу поверхности. Например, освещенность в один люкс равна одному люмену, падающему на поверхность в  $1 \text{ м}^2$ .

Для криволинейной поверхности (рис. 10.22) и равномерно распределения силы света внутри угла обзора применено следующее простое соотношение:

$$E = I/d^2. \tag{10.4}$$

Когда поверхность плоская (рис. 10.23), должен учитываться также угол  $\theta$  по отношению к главной (вертикальной) оси. Тогда уравнение для  $E$  принимает вид

$$E_\theta = I \times (\cos \theta)^2/d^2. \tag{10.5}$$

После задания размера, формы и освещенности поверхности проектировщик должен выбрать тип светодиода, его положение по отношению к освещаемой поверхности и рассчитать ток  $I_F$ , который должна давать схема возбуждения для того, чтобы светодиод создавал необходимую освещенность.

**Пример 10.4. Проектирование осветителя.** Необходимо на плоской поверхности размерами  $19 \times 19$  мм<sup>2</sup> создать освещенность 215 лк (215 лм/м<sup>2</sup>), в ка-

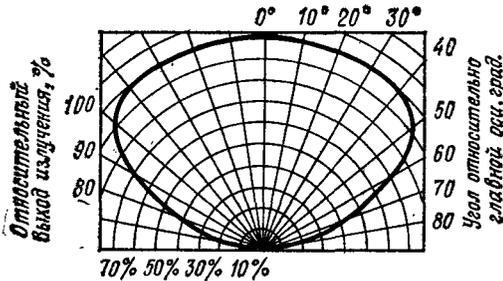


Рис. 10.24. Диаграмма направленности СД типа МК 9150-2.

честве источника излучения должен быть выбран осветительный светодиод типа МК9150-2 с оранжевым цветом свечения. Внутри корпуса МК9150 содержатся два СД-кристалла, соединенных последовательно; их кажущаяся излучающая поверхность расположена на 3,8 мм ниже поверхности линзы. Схема возбуждения должна создавать постоянный ток возбуждения светодиода.

**Решение.** На рис. 10.24 показана диаграмма направленности для этого светодиода. Из нее видно, что при углах менее 30° по отношению к главной оси сила света почти постоянна. Таким образом, исходя из  $\theta = 30^\circ$  для данного применения, получим изображенное на рис. 10.25 положение светодиода по отношению к освещаемой поверхности.

Решая для  $d_1$  и  $d_0$ , получим

$$d_1 = h/2 \operatorname{tg} \theta = 19/2 \operatorname{tg} 30^\circ = 19/(2 \times 0,577) = 16,5 \text{ мм}, \tag{10.6}$$

$$d_0 = d_1 - 5,8 = 16,5 - 3,8 = 12,7 \text{ мм}.$$

На рис. 10.26 и 10.27 показаны зависимости силы света от  $I_F$  и  $V_F$  от  $V_F$  для СД типа МК9150-2. Из них видно, что сила света равна 80 мкд при  $I_F = 100$  мА и  $V_F = 4,3$  В. На освещаемой поверхности вдоль главной оси

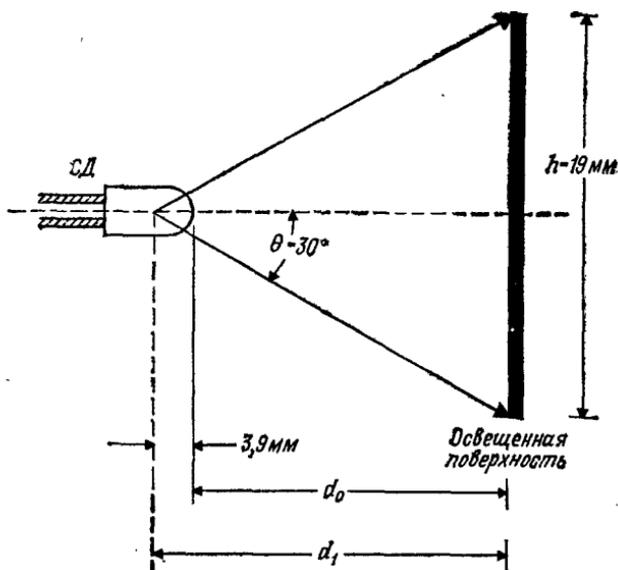


Рис. 10.25. Расположение СД для примера проектирования осветителя.

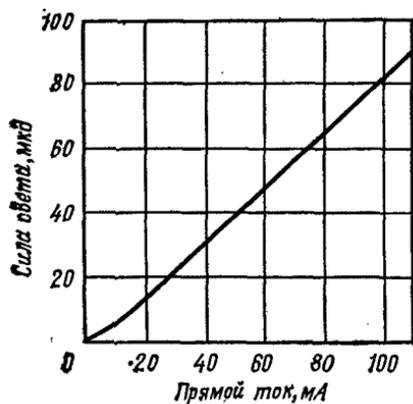


Рис. 10.26. Зависимость силы света от тока  $I_F$  для СД типа МК9150-2 с оранжевым цветом свечения.

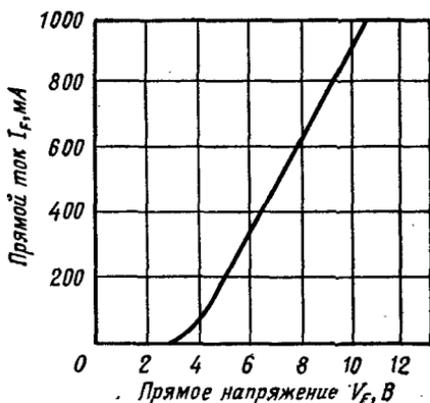


Рис. 10.27. Зависимость тока  $I_F$  от напряжения  $V_F$  для СД типа МК9150-2 с оранжевым цветом свечения.

освещенность

$$E = I/d^2 = (0,080 \text{ кд})/(16,5 \text{ мм})^2 = 290 \text{ лк.} \quad (10.4)$$

При угле  $30^\circ$  по отношению к главной оси освещенность

$$E_0 = I (\cos \theta)^2/d^2 = (0,080 \text{ кд}) (0,866)^2/(16,5 \text{ мм})^2 = 222 \text{ лк.} \quad (10.5)$$

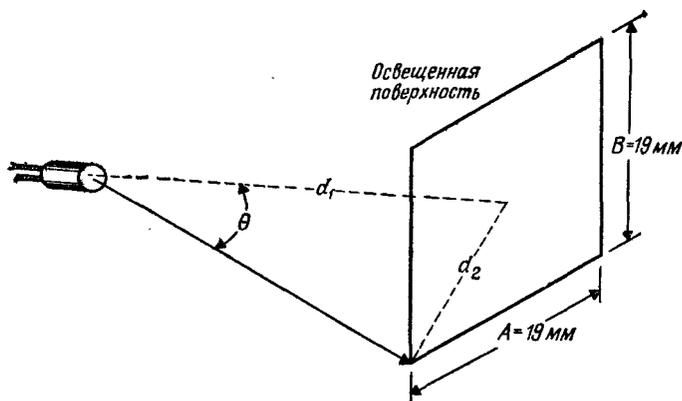


Рис. 10.28. К определению угла наклона векторов к уголкам поверхности.

В уголках площадки  $19 \times 19 \text{ мм}^2$  углы наблюдения будут больше  $30^\circ$ . Из рис. 10.28 следует

$$2d_2 = \sqrt{A^2 + B^2} \quad (10.7)$$

и 
$$\text{tg } \theta = d_2/d_1. \quad (10.8)$$

Решая для  $\theta$ , получим

$$d_2 = \sqrt{(16,5)^2 + (16,5)^2} / 2 = 13,4 \text{ мм},$$

$$\text{tg } \theta = 13,4 \text{ мм} / 16,5 \text{ мм} = 0,815, \quad \theta = 39^\circ.$$

Из диаграммы направленности МК9150, изображенной на рис. 10.24, видно, что при  $39^\circ$  сила света падает приблизительно до 98 % от своей величины 80 мкд на главной оси. Подставим новое значение  $\theta$  в уравнение (10.5), мы получим освещенность  $E$  в уголках поверхности:

$$E_0 = 0,98 \cdot 0,080 \cdot 0,777^2 / 16,5^2 = 174 \text{ лк}.$$

Таким образом, эти расчеты подтверждают, что при наружной поверхности линзы МК9150-2, удаленной на 12,5 мм от освещаемой поверхности, и при постоянном токе  $I_F = 100 \text{ мА}$  результирующая освещенность поверхности будет превышать 215 лк всюду, кроме области около уголков, где она падает в пределе до 175 лк. На рис. 10.29 показан ток возбуждения для этого примера. Величину сопротивления токоограничивающего резистора можно получить из выражения

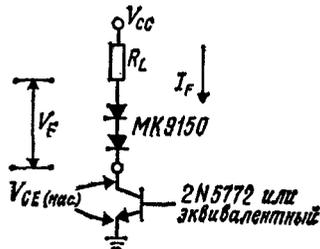


Рис. 10.29. Схема формирователя возбуждающих сигналов.

$$R_L = V_{res} / I_F = [V_{CC} - (V_F + V_{CE(nsc)})] / I_F \quad (10.2)$$

Более высокий уровень средней освещенности достигается, если транзистор переводится в насыщение импульсами, а не работает на постоянном токе.

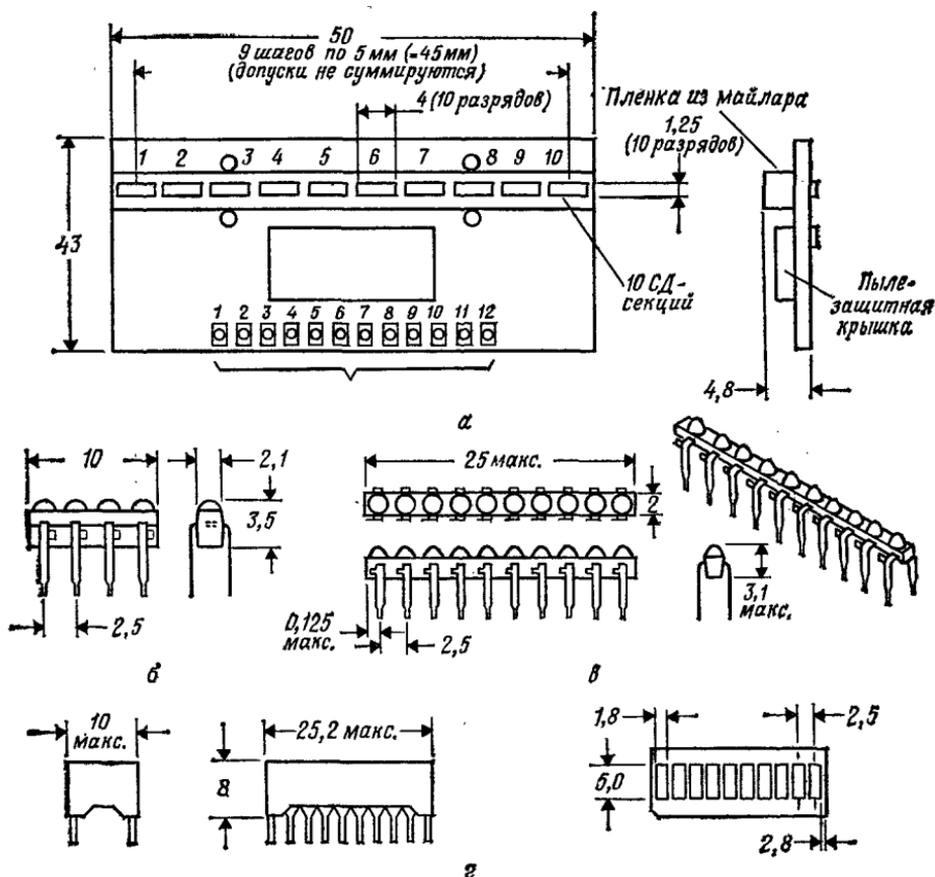


Рис. 10.30. Внды корпусов с набором СД-секций: модель NSM3914 (фирмы National Semiconductor), показаны 12 отверстий для электрического соединения (а); ВРХ84 (фирмы Litronix) (б); TIL280 (фирмы Texas Instruments) (в); MV57164 (фирмы General Instruments) (г). Все размеры даны в мм.

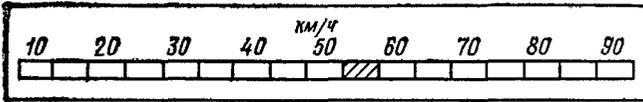
## 10.2. ШКАЛЬНЫЕ ИНДИКАТОРЫ

### 10.2а. Корпуса

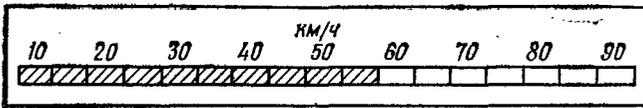
Простые шкальные индикаторы можно создать путем стыковки нескольких светодиодов с круглыми или прямоугольными корпусами. Если придается значение компактности конструкции или если светящаяся полоска должна быть очень длинной, то более практичным оказывается использование одного или нескольких корпусов, в каждом из которых содержится множество независимых СД-секций (примеры таких корпусов приведены на рис. 10.30).

### 10.26. Индикация движущейся точкой или полоской

Рис. 10.31 иллюстрирует два метода отображения информации посредством шкальных индикаторов. Когда в данный момент времени светится только один светодиод, значение входного сигнала преобразуется в положение светящегося светодиода относительно начала шкалы — таким образом реализуется индикатор с движущейся точкой. В другом методе один или большее



а



б

Рис. 10.31. Шкальный индикатор для спидометра. Индикация скорости с помощью одной светящейся секции (индикатор с движущейся точкой) (а); индикация скорости с помощью столбика секций (шкальный полосковый индикатор) (б).

число светодиодов высвечиваются последовательно, образуя светящуюся полоску, длина которой соответствует измеряемой величине. Такой шкальный индикатор называется полосковым или ленточным.

### 10.2в. Дешифрация и возбуждение шкальных индикаторов

*Схемы, работающие от входного аналогового напряжения.* На рис. 10.32 и 10.33 показаны схемы, в которых ряд индивидуальных светодиодов расположен в линию. В этих схемах аналоговые компараторы и цепочки делителей напряжения используются для того, чтобы осуществить и аналого-цифровое преобразование, и необходимую дешифрацию сигналов.

Формирователь, изображенный на рис. 10.32, позволяет создать индикатор с движущейся точкой, а формирователь на рис. 10.33 — полосковый индикатор. Для линейной индикации все резисторы в цепи резистивного делителя должны иметь равные сопротивления. Напротив, если аналоговая индикаторная система нелинейна (например, должна давать обратную квадратичную или логарифмическую зависимости), то сопротивления резисторов делительной цепочки масштабируются.

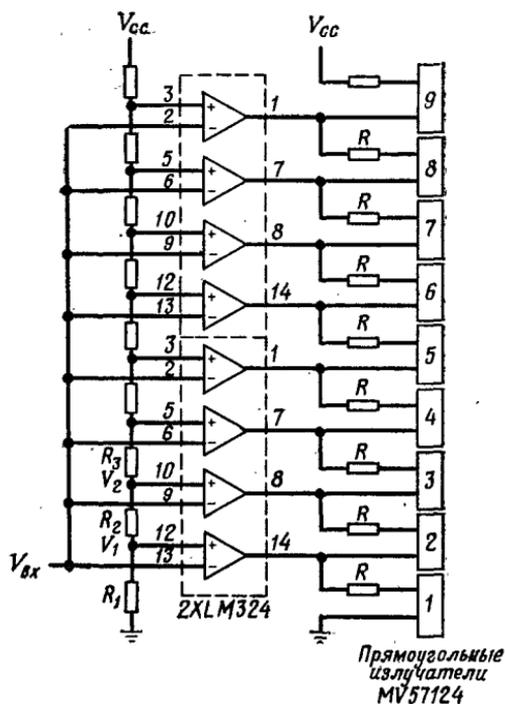


Рис. 10.32. Схема управления индикатором с движущейся точкой.

В схеме рис. 10.32 если  $V_{вх}$  меньше напряжения сравнения  $V_1$ , то СД-секция 1 будет светиться, выходы всех компараторов принимают высокий уровень и все остальные светодиоды остаются незасвеченными. Когда  $V_{вх}$  увеличивается и превышает  $V_1$ , выход компаратора 1 переходит в состояние низкого уровня, что вызывает выключение СД-секции 1 и высвечивание секции 2 (все остальные секции СД остаются незасвеченными). По мере дальнейшего увеличения  $V_{вх}$  более старшие СД-секции начинают светиться по очереди, остальные СД-секции остаются незасвеченными.

В изображенной на рис. 10.33 схеме, если  $V_{вх}$  меньше  $V_1$  (входного порогового напряжения первого компаратора), ни одна из СД-секций не светится. При увеличении  $V_{вх}$  сначала начинает светиться СД-секция 1, а при дальнейшем увеличении  $V_{вх}$  — также СД-секция 2 и т. д., чем и обеспечивается засветка полосы СД-секций.

В настоящее время ряд изготовителей выпускает интегральные схемы, осуществляющие описанные функции преобразования аналоговых сигналов в сигналы возбуждения шкальных индикаторов.

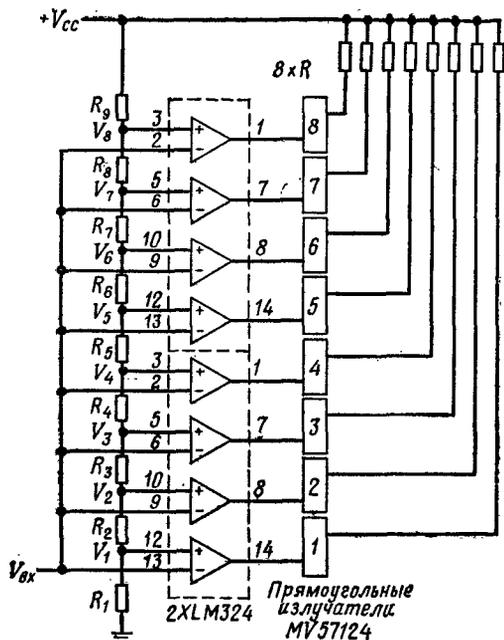


Рис. 10.33. Схема управления шкальным полосковым индикатором.

Для тех применений, где пространство, занимаемое компонентами, строго ограничено, изготовители разработали технологию размещения нескольких СД-секций в общем корпусе или расположения их на специальной подложке. При такой конструкции обеспечивается широкий угол обзора и большое число корпусов можно состыковать торцами, создавая таким образом шкальный индикатор практически произвольной длины. На рис. 10.34 показана схема включения, использующая две ИС с корпусами с плоским расположением 18 и 20 выводов. Формирователь LM3914 преобразует аналоговое входное напряжение в индивидуальные сигналы возбуждения десяти СД-секций сборки MV57164. Рис. 10.30 иллюстрирует внешний вид и размеры этих секций. Для схемы LM3914 способ соединения вывода 9 (выбора режима работы) с другими выводами определяет режим возбуждения светодиода. При соединении вывода с  $V_{CC}$  осуществляется высвечивание полосы СД-секций шкального индикатора, при соединении к выводу 11 одновременно высвечивается только одна СД-секция, чем реализуется режим индикатора с бегущей точкой.

**Работа схем с цифровыми входами.** Если отображаемая информация поступает в цифровой форме (либо от аналого-

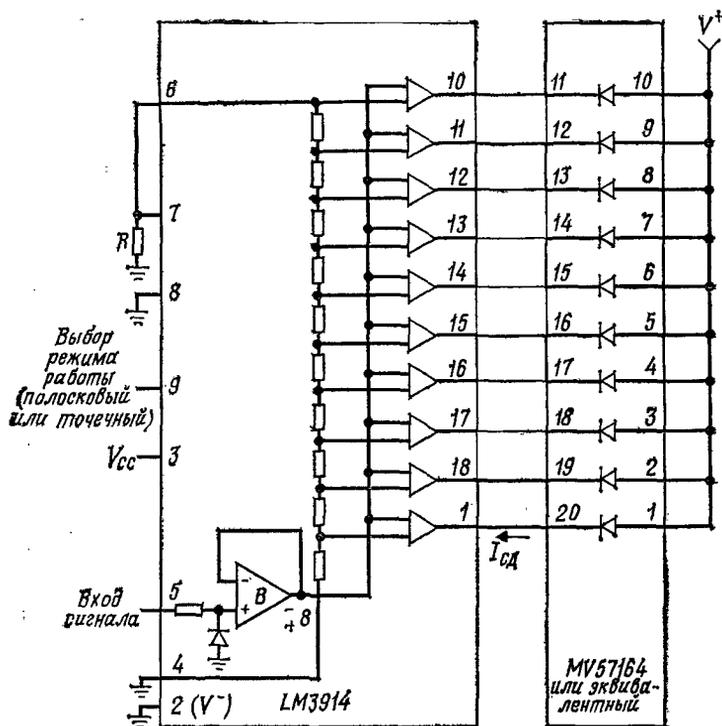


Рис. 10.34. Схема на двух корпусах ИС.

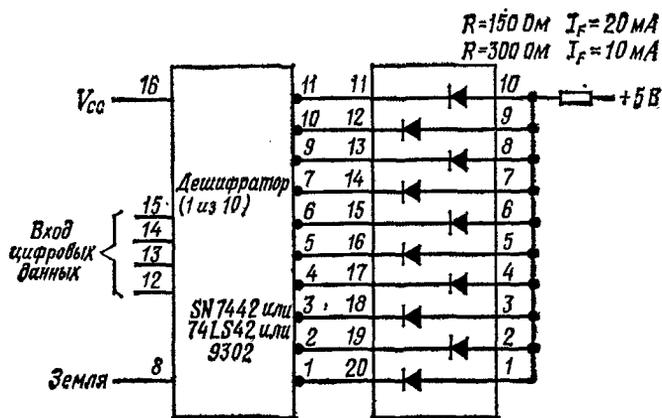


Рис. 10.35. Схема управления индикатором с движущейся точкой с цифровым входом. (Необходим только один токоограничивающий резистор, поскольку одновременно включается один СД.)

цифрового преобразователя, либо от управляющей логики), для формирования возбуждающих сигналов могут быть использованы цифровые ИС. На рис. 10.35 показана схема, содержащая ТТЛ-дешифратор, который возбуждает индикатор с движущейся точкой из десяти светодиодов. На рис. 10.36 изображена

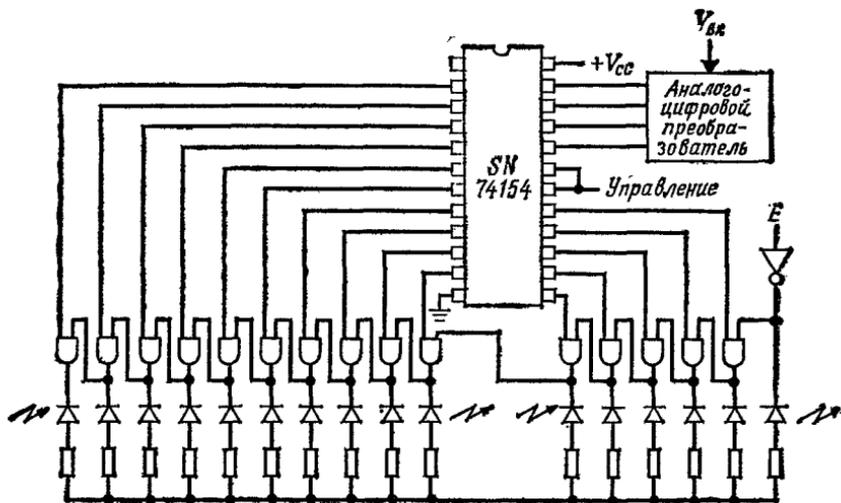


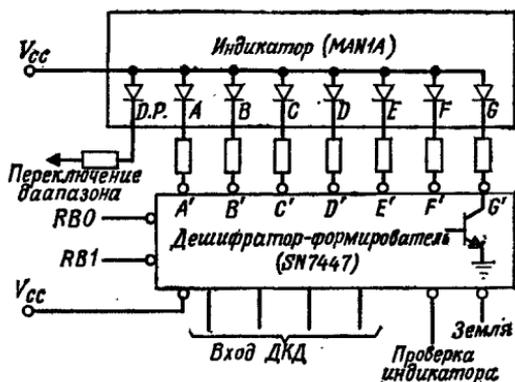
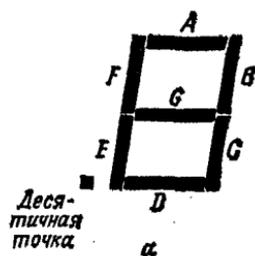
Рис. 10.36. Схема управления шкальным полосковым индикатором с цифровым входом.

схема с ТТЛ-демультиплексором, осуществляющим дешифрирование и возбуждение для шкального полоскового индикатора с 16 светодиодами.

### 10.3. ИНДИКАТОРЫ

#### 10.3а. Введение

**Уровни информации.** Рассмотренные в подразделах 10.1 и 10.2 дискретные светодиоды и шкальные сборки позволяют представлять наблюдателю двоичную информацию, используя для этого светящееся или не светящееся состояние, или же сигнальную информацию, используя для этого местоположение светящейся точки внутри полоски секций. В отличие от них индикаторы могут представлять значительно больший объем информации, поскольку они способны отображать не только светящееся или не светящееся, но и дополнительные состояния. На каждой позиции цифрового индикатора могут отображаться цифры 0...9, а на каждой позиции буквенно-цифрового — цифры или



б

Входной ДКД-код				Состояния дешифратора-формирователя						Отображаемые цифры	
$2^3$	$2^2$	$2^1$	$2^0$	A'	B'	C'	D'	E'	F'		G'
0	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	1	0	0	1	1	1	1	1
0	0	1	0	0	0	1	0	0	1	0	2
0	0	1	1	0	0	0	0	1	1	0	3
0	1	0	0	1	0	0	1	1	0	0	4
0	1	0	1	0	1	0	0	1	0	0	5
0	1	1	0	1	1	0	0	0	0	0	6
0	1	1	1	0	0	0	1	1	1	1	7
1	0	0	0	0	0	0	0	0	0	0	8
1	0	0	1	0	0	0	1	1	0	0	9

.Логический уровень 0-сегменты светятся, логический уровень 1-сегменты не светятся

в

Рис. 10.37. Семисегментный шрифт: формат и обозначение сегментов (а); типичная реализация схемы на СД (б); таблица истинности для СД MANIA и ИС SN7447 (в).

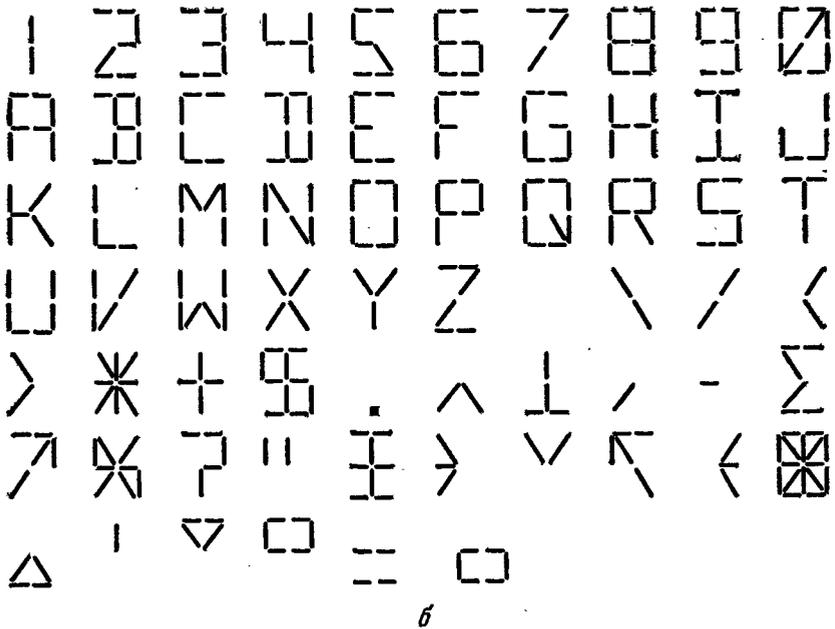
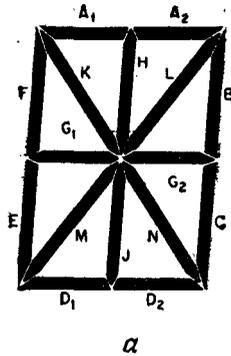


Рис. 10.38. 14-сегментный шрифт: формат и обозначение сегментов (сегменты *A* и *D* состоят из двух половинок, которые возбуждаются одновременно) (*а*); типичный набор отображаемых символов (*б*).

буквы (в некоторых случаях полный алфавит), а также несколько специальных символов.

**Шрифты.** Индикаторы могут содержать один или множество цифровых разрядов или знакомест. В свою очередь каждая позиция индикатора состоит или из набора прямоугольных сегментов, или из матрицы точек. На рис. 10.37—10.41 даны

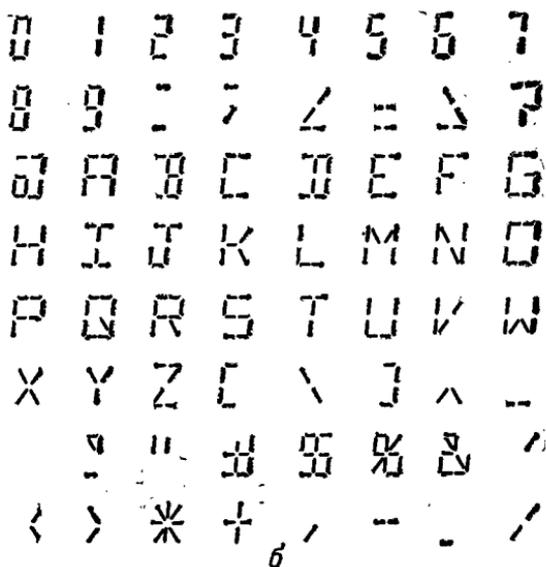
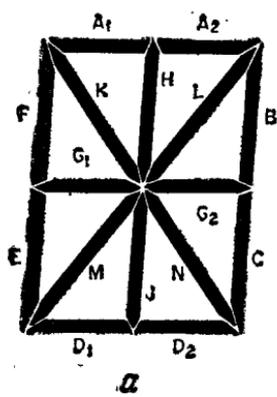
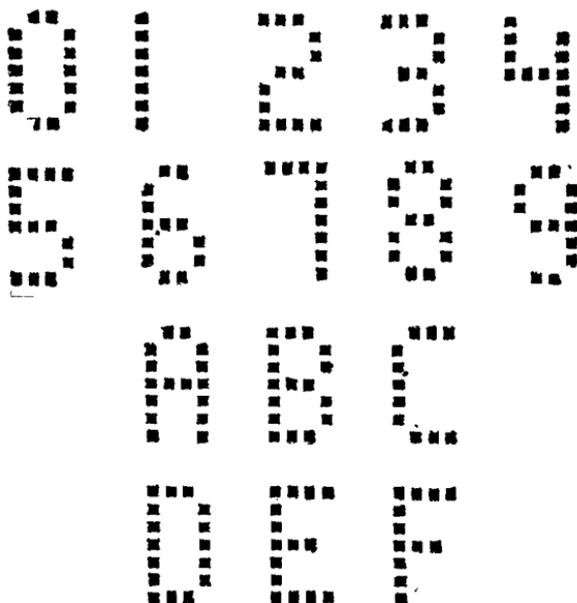


Рис. 10.39. 16-сегментный шрифт: формат и обозначение сегментов (а); типичный набор отображаемых символов (б).



а



б

Рис. 10.40. Модифицированный точечно-матричный шрифт 4+7; формат точек (а); типичный набор отображаемых шестнадцатеричных символов (б).

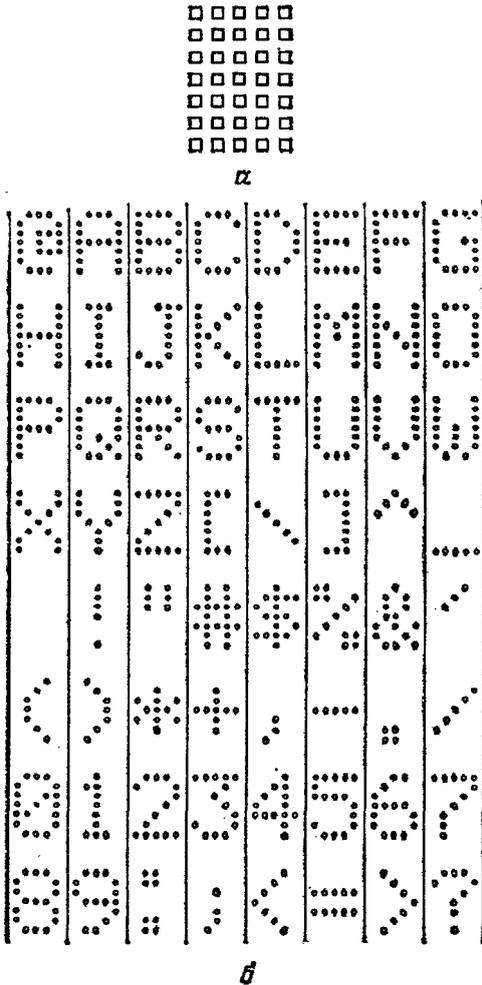


Рис. 10.41. Полный точечно-матричный шрифт  $5 \times 7$ : формат (а); типичный набор символов кода ASCII (б).

примеры наиболее употребительных форматов шрифтов и показаны типичные цифры, буквы и символы, которые они позволяют отображать.

#### 10.36. Типы индикаторов

Экономические и эргономические факторы стимулировали развитие помимо светодиодов ряда других конкурирующих типов индикаторов. Однако ни один из них в настоящее время не

занял доминирующего положения во всех областях применения.

В следующих разделах кратко описываются другие типы индикаторов, а в табл. 10.4 сравниваются характеристики главных пяти типов индикаторов, используемых в настоящее время.

**Вакуумные люминесцентные индикаторы.** Этот тип индикатора представляет собой электронную лампу, аноды которой покрыты люминофором. При пропускании тока через нить накала катод эмиттирует электроны, которые бомбардируют аноды и вызывают их свечение.

**Газоразрядные индикаторы постоянного тока.** Действие этих приборов основывается на ионизации неона, которым заполнен их стеклянный баллон. При приложении высокого постоянного напряжения между анодом и катодом неон, заполняющий промежуток между ними, ионизируется, создавая яркое свечение оранжевого цвета.

**Жидкокристаллические индикаторы (ЖКИ).** Эти индикаторы содержат соединения органических жидких веществ, светопропускающие свойства которых меняются при приложении электрического поля (переменного или постоянного). Слоистая структура ЖКИ содержит две стеклянные пластины, внутренние поверхности которых покрыты проводящими электродами, имеющими форму сегментов или точек. Приложение низкого напряжения к одному или большему числу сегментов (или точек) изменяет молекулярную структуру жидкого кристалла. В отсутствие напряжения жидкие кристаллы прозрачны для света (т. е. неконтрастны по отношению к окружающему стеклянному баллону). Однако при наложении напряжения свет поглощается жидким кристаллом и сегмент (или точка) становится видной наблюдателю на окружающем фоне.

Из изложенного вытекает основное отличие ЖКИ от других типов индикаторов — они являются не излучающими, а пропускающими или поглощающими свет, падающий на них от внешнего источника. Из описанного принципа работы ясно, почему ЖКИ не видны в темноте (если нет источника подсвета), а их читаемость улучшается с ростом освещенности окружающей среды. С этой точки зрения ЖКИ противоположны светоизлучающим индикаторам.

Было выполнено большое число работ по разработке схем сопряжения с источниками данных и мультиплексного управления ЖКИ. Благодаря малой потребляемой мощности ЖКИ могут непосредственно управляться функционально сложными ИС без дополнительных интерфейсных схем.

**Накальные индикаторы** представляют собой отдельные вольфрамовые нити накала (по одной нити на сегмент индикатора), запаянные в стеклянный баллон. При пропускании тока

Таблица 10.4. Параметры различных типов индикаторов

Параметр	Тип индикатора					Наказивания
	Светодиод	Вакуумный люминесцентный	Газоразрядный матричный постоянного тока	Жидкокристаллический	Жидкокристаллический	
Яркость	Хорошая — отличная	Хорошая	Хорошая — отличная	—	—	Отличная
Цвет свечения	Красный, оранжевый, желтый, зеленый	Красный, желтый, зеленый, синий	Оранжевый	Зависит от внешнего света	Любой в зависимости от фильтра	
Тип шрифта	7—16-сегментный, точечно-матричный	7—16-сегментный, точечно-матричный	7—16-сегментный, точечно-матричный	7—16-сегментный, точечно-матричный	7—16-сегментный	
Угол обзора, градусы	150	150	120	100	150	
Интервал рабочих температур, °С	от -40 до 85	от 0 до 55	от 0 до 55	от -20 до 60	от -40 до 85	
Напряжение, В	1,6—5 пост. тока	10—35 пост. тока 1,7—5 перем. тока	125—180 пост. тока	3—20 перем. тока	3—5 пост. тока	
Мощность на разряд	10—250 мВт	20—250 мВт	175—750 мВт	10—200 мкВт	100—700 мВт	
Время отклика	50—500 нс	1—10 мкс	15—500 мкс	50—200 мс	10 мс	
Другие функции	Индикатор положения, осветитель, аналоговый сигнализатор	Аналоговый сигнализатор	Аналоговый сигнализатор	Аналоговый сигнализатор	Индикаторы положения, осветитель	
Срок службы, ч	100 000	50 000	50 000	50 000	1000—20 000	
Возможность отображения графической информации	Есть	Есть	Есть	Есть	Нет	

нить раскаляется и начинает испускать свет в широком спектральном диапазоне. Для выделения излучения определенного цвета перед нитью накала помещается цветофильтр. Мультиплексное управление накальными индикаторами затруднено, поскольку они представляют собой резистивную нагрузку и пропускают ток в обоих направлениях.

**Другие типы индикаторов.** Проведенные до настоящего времени исследования позволяют только очертить тенденции развития ряда не упомянутых выше типов индикаторов.

Толстопленочные и тонкопленочные электролюминесцентные индикаторы, возбуждаемые как переменным, так и постоянным напряжением, могут испускать излучение самых различных цветов. Однако изображение, создаваемое этими индикаторами, может размываться при их освещении солнечным светом, а срок службы приборов мал. Однако самым большим недостатком электролюминесцентных индикаторов является большое напряжение питания от 200 до 600 В.

Подобным же образом электрохромные индикаторы имеют такие недостатки, как остаточную окраску и малый срок службы. Обладая широкой гаммой цветов и большим диапазоном рабочих температур, они в то же время плохо управляются в мультиплексных схемах.

Сегнетокерамические индикаторы получили свое название от используемой в них сегнетокерамики. При приложении электрического поля к керамической пластине ее оптическая прозрачность падает до ста раз, в результате чего сама пластинка темнеет. Скорость перехода от включенного в выключенное состояние равна 10—15 мс (т. е. много меньше, чем в ЖКИ). Подобно ЖКИ, сегнетокерамические индикаторы сами не излучают, вследствие чего им для работы необходим внешний источник подсвета.

С начала 1980-х годов не наблюдалось заметного прогресса в расширении области применения хотя бы одного из перечисленных типов индикаторов.

### 10.3в. Эргономические факторы

Под эргономическими факторами будет пониматься совокупность характеристик и параметров индикаторных систем, влияющих на работу оператора. Наиболее важными из них являются: расстояние и угол наблюдения, высота символов, яркость, контраст между индикаторными элементами и окружающим фоном, формат шрифта, четкость, размывание изображения и мелькание.

В общем эти параметры и характеристики определяют, насколько удобно и точно наблюдатель опознает создаваемые

символы и насколько быстро он утомляется по мере того, как растет время наблюдения. Эксперименты, в которых участвуют люди, отличаются тем, что даже для одного и того же индикатора и идентичных условий наблюдения характеристики восприятия различных операторов отличаются. В связи с этим выводы, полученные в результате изучения влияния эргономических

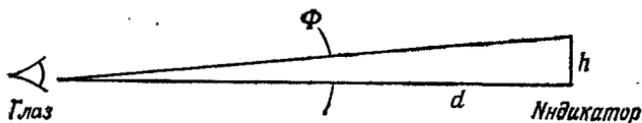


Рис. 10.42. Соотношение между расстоянием наблюдения и высотой символа.  $d = h / \text{tg } \Phi$ , где  $d$  — расстояние наблюдения,  $h$  — высота символа,  $\Phi$  — угловой размер.

факторов, формулируются в виде субъективных директив и приближенных эмпирических правил.

Поэтому при разработке новых конструкций индикаторов рекомендуется создавать прототипы и затем оценивать их в реальных рабочих условиях с помощью нескольких типичных наблюдателей.

**Соотношение между высотой символа и расстоянием наблюдения.** Рис. 10.42 задает геометрические соотношения между высотой символа и расстоянием наблюдения через угловой размер объекта  $\Phi$ . Исследования показывают, что при угловом размере меньше  $3,5'$  ( $0,058^\circ$ ) отображаемые символы становятся неразличимыми для человека. Угловой размер в  $10'$  ( $0,167^\circ$ ) обеспечивает высококомфортные условия наблюдения. Для высоты символа 12,5 мм и углового размера объекта  $20'$  расстояние наблюдения равно

$$d = h / \text{tg } \Phi = 1,28 \text{ мм} / \text{tg } 0,167^\circ = 426 \text{ мм}. \quad (10.9)$$

**Зависимость силы света от высоты символов.** В отличие от дискретных светодиодов, которые можно считать точечными источниками света, индикаторы относительно больших размеров следует рассматривать как поверхностные источники света. Это означает, что с ростом размеров символа одновременно увеличивается сила света с тем, чтобы при этом яркость, воспринимаемая наблюдателем, осталась постоянной. На рис. 10.43 показана зависимость силы света от высоты символа светодиода для освещенности окружающей среды в 1000 лк.

**Зависимость силы света от освещенности окружающей среды.** Для поддержания нормальных условий наблюдения необходимо увеличивать силу света при повышении освещенности окружающей среды. На рис. 10.44 показаны две кривые,

характеризующие эту зависимость: одна для светодиода размером 10 мм, другая для светодиода размером 14 мм.

**Контрастность.** Для светозлучающих индикаторов контраст между индикаторными элементами и окружающим их фоном определяется яркостью самих индикаторных элементов  $V_{\text{инд}}$  и

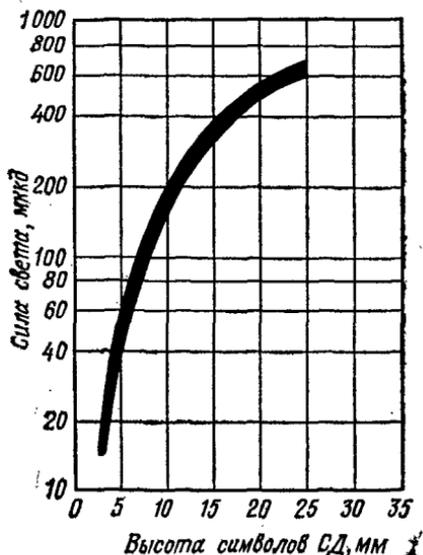


Рис. 10.43. Зависимость силы света, необходимой для нормального восприятия, от высоты символа. (Освещенность окружающей среды 1000 лк.)

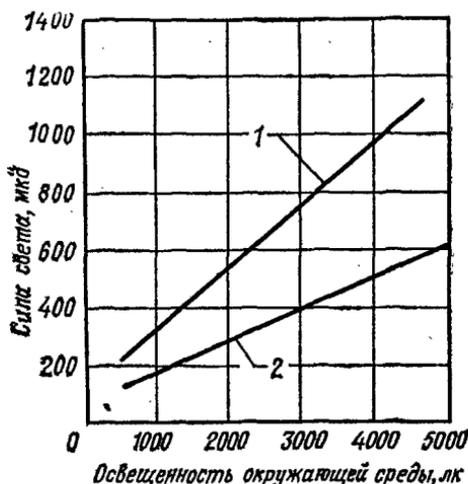


Рис. 10.44. Зависимость силы света, необходимой для нормального восприятия, от освещенности окружающей среды для семисегментных СД-индикаторов.

1 — высота символа 14,2 мм; 2 — высота символа 10 мм.

яркостью окружения  $V_{\text{окр}}$ , возникающей в результате отражения внешнего излучения от фона. Для индикаторов более ярких, чем фон, задается следующее соотношение, определяющее контрастность (безразмерную величину):

$$CR = (V_{\text{инд}} - V_{\text{окр}}) / V_{\text{окр}} \quad (10.10)$$

Эксперименты с операторами показали, что минимальная контрастность  $CR$ , необходимая для надежного различения индикаторных элементов от окружающего фона, равна 2 : 1. Согласно военным техническим условиям, наименьшая допустимая  $CR$  равна 10 : 1.

Из вышеприведенной формулы видно, что при сохранении постоянной яркости индикатора  $V_{\text{инд}}$  повышение освещенности окружающей среды, вызывающее соответствующее увеличение

яркости фона ( $B_{окр}$ ), приводит к уменьшению  $CR$ . Этим, например, объясняется то, что показания СД-индикаторов карманных калькуляторов или наручных часов труднее считывать в открытом пространстве при освещении прямым солнечным светом, чем при нормальных условиях освещения в закрытых помещениях учреждений.

Одним из методов сохранения различимости изображения при увеличении освещенности окружающей среды является повышение силы света индикатора.

Другой метод улучшения различимости, особенно в случаях высокой освещенности окружающей среды, — это установка оптического фильтра перед индикатором. Метод является эффективным, несмотря на поглощение некоторой части света в результате прохождения через фильтр. В случае монохроматических индикаторов можно использовать фильтры с высокими избирательными свойствами.

**Размытие, ложные изображения и мелькания.** Эти три фактора обуславливают деградацию качества отображаемых

символов и тем самым повышают утомление оператора и даже, возможно, способствуют появлению ошибок при считывании показаний. Причиной размытия оказывается нерезкость краев сегментов или точек шрифта символа. Появление ложного изображения — эффект, возникающий в некоторых мультиплексируемых системах, работающих при высоких частотах регенерации. Когда скорость коммутации цифровых формирователей возбуждающих напряжений недостаточно велика для того, чтобы обеспечить полное выключение предыдущего знакового разряда до включения следующего знакового разряда, может возникнуть нежелательный эффект одновременного включения двух знакомест.

Другим эффектом, встречающимся в мультиплексных системах, являются мелькания. Они возникают при слишком низкой частоте регенерации. Для предотвращения возникновения мельканий необходимо использовать кадровую частоту выше

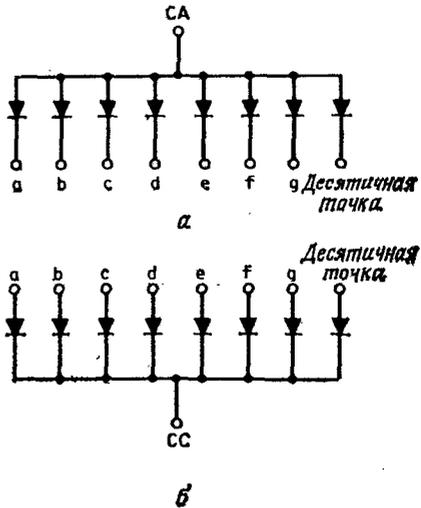


Рис. 10.45. Внутренние межсоединения СД-индикатора: индикатор с общим анодом (а); индикатор с общим катодом (б).

100 Гц (особенно при быстром перемещении индикатора относительно глаза наблюдателя).

### 10.3г. Семисегментные индикаторы

Семисегментные индикаторы являются наиболее часто встречающимся типом индикаторов, поскольку они позволяют отобра-

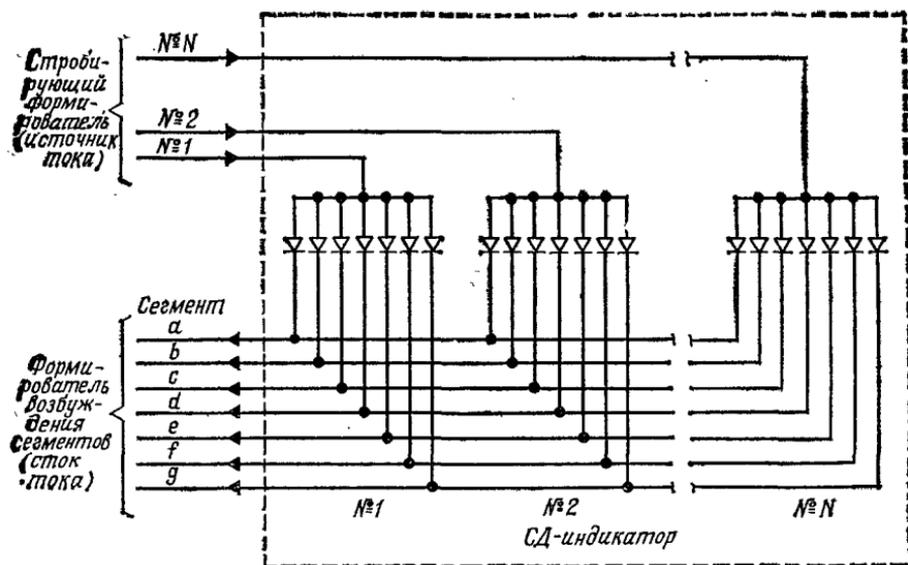


Рис. 10.46. Многоразрядный СД-индикатор по схеме с общим анодом.

жать все десять цифр, а также несколько легко распознаваемых букв. Большинство индикаторов может возбуждаться от схем управления постоянного тока, однако применение мультиплексного управления позволяет снизить требования к аппаратным средствам, особенно при использовании нескольких состыкованных индикаторов. Для простого описания схем управления и сохранения объема главы в допустимых пределах ниже подробно описываются только схемы на СД-индикаторах.

**Соединение СД-индикаторов.** Одноразрядные СД-индикаторы обычно выпускаются с одним из двух типов соединений электродов: по схеме с «общим анодом» (СА) или по схеме с «общим катодом» (СК) (рис. 10.45). Многоразрядные сборки также могут соединяться на поразрядной базе по схеме с общим анодом или с общим катодом (когда соединяются вместе все «а»-сегменты, все «в»-сегменты и т. д.), см., например, рис. 10.46. Такие многоразрядные сборки должны управляться от мультиплексной схемы.

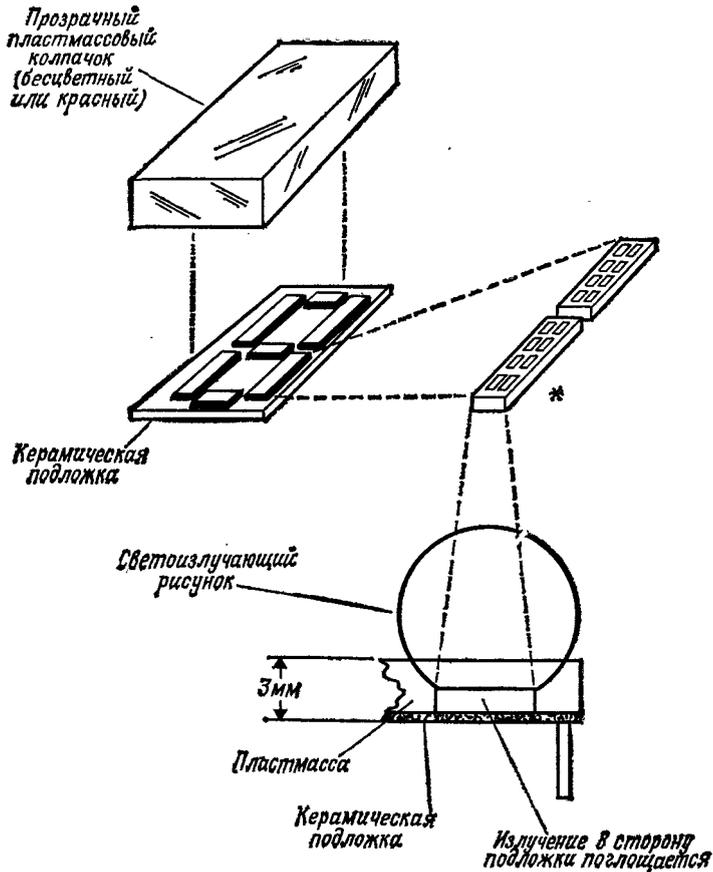


Рис. 10.47. Гибридная конструкция индикатора прямого видения. (Примечание: \*каждый сегмент содержит два кристалла с восемью светоизлучающими светоземлями каждый.)

**Методы конструирования СД-индикаторов.** Рис. 10.47—10.49 иллюстрируют три наиболее распространенные конструкции СД-индикаторов. Первой из них является гибридная конструкция прямого видения. Каждый сегмент в ней образован двумя кристаллами, в каждом кристалле имеется по восемь светоизлучающих точек. Свет, испускаемый кристаллом, выходит непосредственно из верхней части корпуса по направлению к наблюдателю.

Монолитная конструкция (также прямого видения) обычно применяется для изготовления маленьких индикаторов (с высотой символов около 3,5 мм) из-за ограничений, связанных

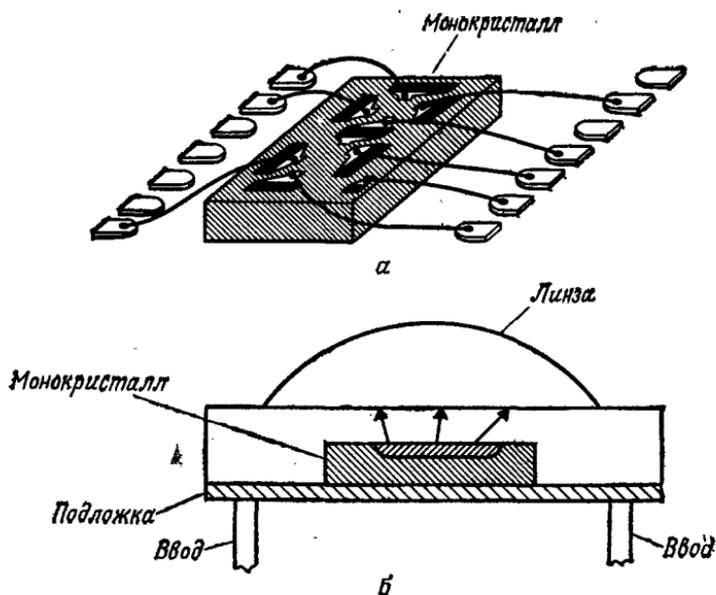
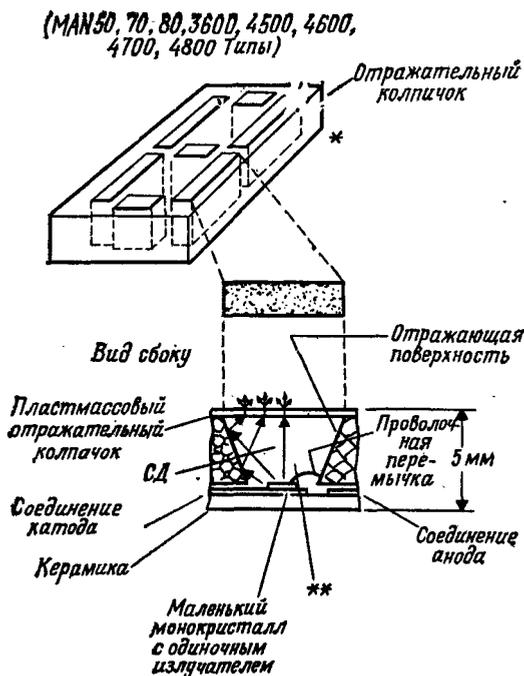


Рис. 10.48. Монолитная конструкция индикатора прямого видения; изометрия (а); вид сбоку (б).

с показателем размер/стоимость. Для получения четко различаемого размера символа над индикатором располагается цилиндрическая или другая увеличительная линза. Обычно монолитные индикаторы применяются в карманных калькуляторах и в цифровых наручных электронных часах.

Стремление снизить стоимость индикатора привело к созданию отражательной конструкции (или световодной), иллюстрируемой рис. 10.49. В ней изображение цифры или символа размерами от 7,5 до 20 мм создается путем проекции излучения одного светодиода (на сегмент). Для этого светодиод монтируется на дне фигурной полости, его излучение отражается от стенок полости и попадает на рассеивающую поверхность, расположенную в верхней части индикатора.

**Схемы постоянного тока управления светодиодами.** На рис. 10.50 показаны две схемы управления индикаторами с общим катодом. В первой из них источник напряжения электропитания  $V_{CC}$  создает ток, ограниченный резистором, заставляющий элемент светодиода светиться, когда выходной транзистор ИС-формирователя не проводит (формирователь с активным высоким уровнем). Когда транзистор проводит, сегмент СД-индикатора не светится. Во второй схеме СД-сегмент светится, когда транзистор проводит (источник тока), и не светится, ког-

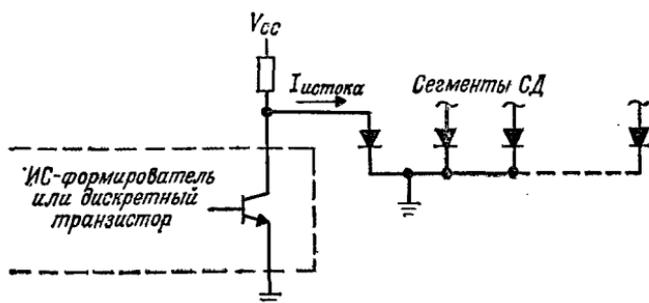


**Рис. 10.49.** Отражательная конструкция индикатора. (Примечание: \*каждый сегмент образован поверхностно-рассеянным светом одного кристалла с одной светонизлучающей областью; \*\*благодаря слегка рассеивающему свет эпоксидному клею поверхность цифры становится кажущимся световодом, создающим конус света.)

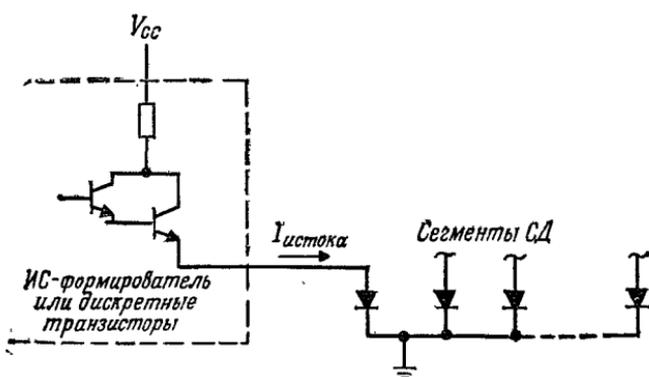
да транзистор не проводит. Рис. 10.51 иллюстрирует схему формирователя с активным низким уровнем для случая индикатора с общим анодом. Здесь СД-сегмент светится, когда транзистор проводит (сток тока).

Подводя итог, можно сказать, что для схемы с общим катодом необходим источник тока с активным высоким уровнем (рис. 10.50). Возможны две разновидности такой схемы: в одной из них выходной транзистор используется как последовательно включенный с  $V_{CC}$  ключ, являющийся источником тока для светодиода (рис. 10.50, б), в другой — транзистор выполняет роль шунтирующего ключа, отводящего ток от светодиода (рис. 10.50, а). В случае конфигурации с общим анодом должна использоваться схема стока тока, обычно работающая с низким выходным уровнем (рис. 10.51).

В выпускаемых стандартных ИС дешифраторов-формирователей управляющих напряжений для индикаторов обычно ис-



а



б

Рис. 10.50. Схема источника для возбуждения сегментов в СД-индикаторе с общим катодом: формирователь с активным высоким уровнем (например, SN7449) (а); источник тока с активным высоким уровнем (например, 9368) (б).

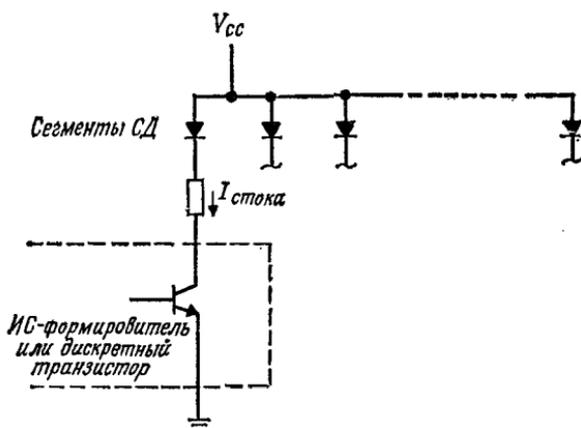


Рис. 10.51. Схема стока тока для возбуждения сегментов СД с общим анодом,

Таблица 10.5. Типы ИС 7-сегментных дешифраторов-формирователей для СД-индикаторов

Функции формирователя	Тип ИС	$I_{\text{макс}}$ , мА	Изготовитель
Счетверенный сегментный формирователь, выходы МОП ИС на аноды СД	75491	50 (сток/исток)	FAIR, MOT, TI
	75493	25 (исток)	NS, TI
	7895/8895	19 (исток)	NS
	501	40 (исток)	ITT
	503	34 (исток)	
	507	18 (исток)	
	517	16 (исток)	
	522	12 (исток)	
	523	10 (исток)	
491	50 (исток)		
6-разрядный формирователь, выходы МОП ИС на катоды СД	75492	250 (сток)	FAIR, MOT, NS, TI
	75494	150 (сток)	NS, TI
	8870	350 (сток)	
	8877	50 (сток)	
	8892	200 (сток)	ITT
	500	250 (сток)	
	502	200 (сток)	
	506	200 (сток)	
	510	160 (сток)	
492	250 (сток)		
7-разрядный формирователь, выходы МОП ИС на катоды СД	75497	150 (сток)	TI
	8866	50 (сток)	NS
	546	50 (сток)	ITT
	552	500 (сток)	
	554	500 (сток)	
	556	500 (сток)	
8-разрядный формирователь, выходы МОП ИС на катоды СД	8863/8963	500 (сток)	NS
	8865	50 (сток)	
	8871	40 (сток)	
	514/525	40 (сток)	ITT
9-разрядный формирователь, выходы МОП ИС на катоды СД	526	40 (сток)	ITT
	548	50 (сток)	
	558	40 (сток)	
	75498	150 (сток)	TI
	8855	50 (сток)	
	8874/8876/8879	50 (сток)	
	8973/8974/8976	100 (сток)	
12-разрядный формирователь, выходы МОП ИС на катоды СД	8868	110 (сток)	NS
	8973	40 (сток)	
Формирователь сегментов, выходы МОП ИС на СД	8861	50 (исток)	
	(5 сегментов) 8877	14 (исток)	
	(8 сегментов)		

FAIR—Fairchild Semiconductor; HAR—Harris Semiconductor; ITT—ITT Semiconductor; MOT—Motorola Semiconductor; NS—National Semiconductor; RCA—RCA Solid State Division; SIG—Signetics; SSS—Solid State Scientific; TI—Texas Instruments.

Продолжение

Функции формирователя	Тип ИС	$I_{\text{вых}}$ мА исток/сток	6 и 9 с хвостиком или без хвостика	Изготовитель
Преобразователь ДКД в 7-сегментный код-формирователь. Выход: активный высокий, нагрузочный резистор	7448	6,4 (сток)	с/без	FAIR, ITT
	74248	2 (исток)		MOT, NS
	74LS48	6,5 (сток)	с	SIG, TI
		2 (исток)		TI
		6 (сток)	с/без	NS, TI
	8T05	2 (исток)		
		15 (сток)	с/без	SIG
	7856	4 (исток)		
		7,5 (исток)	с/без	NS
Преобразователь ДКД в 7-сегментный код-формирователь. Выход: активный высокий, источник тока	7857	60 (исток)	с/без	NS
	7858	50 (исток)	с/без	NS
Преобразователь ДКД в 7-сегментный код-формирователь. Выход: активный высокий, открытый коллектор	7449	10 (сток)	с/без	FAIR, MOT
	74LS49	8 (сток)	с/без	NS, TI
	74249	10 (сток)	с	TI
	74LS249	8 (сток)	с	TI
Преобразователь ДКД в 7-сегментный код-формирователь. Выход: активный низкий, открытый коллектор	7447	40 (сток)	с/без	FAIR, ITT, MOT, NS, SIG, TI
	74L47	20 (сток)	с/без	TI
	74LS47	12 (сток)	с/без	NS, TI
	74247	40 (сток)	с	TI
	74LS247	24 (сток)	с	TI
	9317B	40 (сток)	с/без	FAIR
	9317C	20 (сток)	с/без	FAIR
	8T04	40 (сток)	с/без	SIG
Преобразователь ДКД в 7-сегментный код-КМОП. Выходы: $n$ -канальный сток и биполярный $n - p - n$ -исток	74C48	3,6 (сток)	с/без	HAR, NS
		50 (исток)		
Преобразователь ДКД в 7-сегментный код-фиксатор-дешифратор-формирователь, КМОП с биполярными выходами	4511 (14511)	25 (исток)	с/без	FAIR, HAR, MOT, RCA, SSS

Продолжение

Функции формирователя	Тип ИС	$I_{\text{вых}}$ , мА исток/сток	6 и 9 с хвостиком или без хвостика	Изготовитель
Преобразователь ДКД в 7-сегментный код-фиксатор-формирователь, КМОП с биполярными выходами	14558	0,28 (сток) 0,35 (исток)	с/без	MOT
Преобразователь ДКД в 7-сегментный код-фиксатор-формирователь. Выход: источник постоянно-го тока	9368	22 (исток)	6 (с) 9 (с/без)	FAIR
	9374	18 (сток)	6 (с) 9 (с/без)	FAIR
	8673/8674	18 (сток)	6 (с) 9 (с/без)	NS
Преобразователь ДКД в 7-сегментный код-фиксатор-формирователь. Выход: активный низкий, открытый коллектор	9370	40 (сток)	6 (с) 9 (с/без)	FAIR

пользуются выходные каскады, подобные изображенным на рис. 10.50, 10.51.

В табл. 10.5 приведены данные различных интегральных формирователей, предназначенных для управления семисегментными СД-индикаторами.

**Пример 10.5.** Схема управления шестнадцатеричным индикатором. Одно-разрядный индикатор, расположенный на передней панели лабораторного измерительного прибора, должен отображать шестнадцатеричные числа. От TTL-

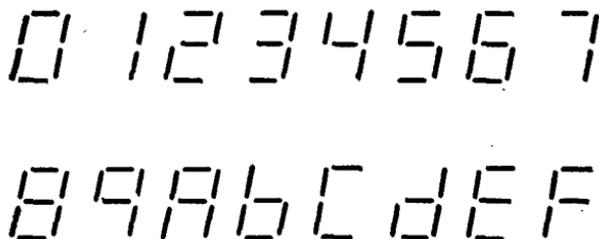


Рис. 10.52. Набор шестнадцатеричных символов, получаемых с помощью семисегментного индикатора от ИС дешифратора-формирователя 9370.

управляющей схемы, расположенной внутри измерительного прибора, к индикатору подходят четыре линии данных и линия стробирования. Поступающие данные будут сохраняться в течение нескольких микросекунд, пока на линии стробирования остается низкий уровень сигнала; эти данные не должны фикс-

сироваться, когда на линии стробирования будет высокий уровень. Освещенность окружающей среды лежит в диапазоне 3000—4000 лк, максимальное расстояние наблюдения 3 м, максимальный угол обзора 100°. В системе должен быть использован индикатор с зеленым цветом свечения.

**Решение.** Выбираем в качестве индикатора MAN4510 с общим анодом (с зеленым цветом свечения), в качестве формирователя возбуждающих напряжений — ИС 9370. Последняя схема

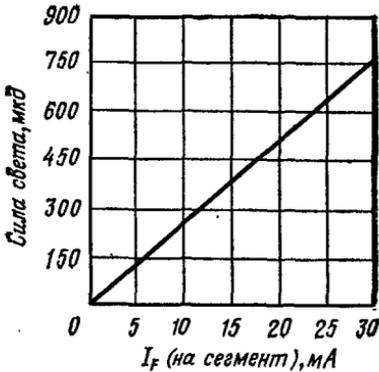


Рис. 10.53. Зависимость силы света от тока  $I_F$  для индикатора MAN4510 серии MAN4500.

взята, поскольку она обеспечивает принятый набор шестнадцатеричных символов, изображенный на рис. 10.52, а также выполняет функции фиксатора данных и обеспечивает дешифрацию и формирование возбуждающих сигналов.

В справочных листах для серии индикаторов MAN4500 указан угол обзора до 150°, т. е. значение, превышающее требования, предъявленные в примере проектирования. В справочных данных, кроме того, указано, что высота символа равна 10 мм. Выбрав угловой размер 10' и подставив это значение в уравнение (10.9), получим значение расстояния наблюдения  $d$ , которое превышает 3 м, требуемые условиями данного примера проектирования.

Анализ данных рис. 10.44 показывает, что для создания высококомфортных условий наблюдения индикатора с высотой символов 10 мм сила света,

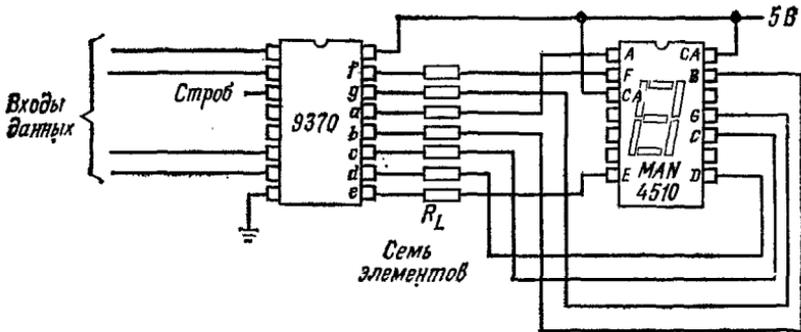


Рис. 10.54. Схема возбуждения к примеру 10.5.

создаваемая индикатором, должна быть не менее 500 мкд при освещенности окружающей среды 4000 лк.

Согласно справочным данным ИС 9370, ее выходной каскад обеспечивает ток номинала 20 мА (при  $V_{CC} = 5$  В). Кривая зависимости силы света от  $I_F$  для MAN4510 (см. рис. 10.53) дает силу света 500 мкд ( $I_F = 20$  мА), т. е. значение, удовлетворяющее требованиям данного примера проектирования.

Схема включения показана на рис. 10.54. Семь токоограничивающих резисторов  $R_L$  имеют одинаковые номиналы сопротивлений, которые рассчитываются следующим образом. Из кривой зависимости  $V_F$  от  $I_F$  для МАН4510 (рис. 10.55) видно, что  $V_F = 2,5$  В, когда  $I_F = 20$  мА. Согласно справочным данным 9370 при  $V_{CC} = 5$  В, значение  $V_{\text{вых}}$  равно или меньше 0,4 В при  $I_{\text{вых}} = 20$  мА. Формула для расчета  $R_L$  в этом примере:

$$R_L = (V_{CC} - V_F - V_{\text{вых}}) / I_F \quad (10.11)$$

Подставляя  $V_{CC} = 5$  В, получим значение  $R_L$  для  $I_F = 20$  мА:

$$R_L = (5 \text{ В} - 2,5 \text{ В} - 0,4 \text{ В}) / 0,02 \text{ А} = 105 \text{ Ом.}$$

**Мультиплексная схема управления.** На рис. 10.56 показана общая блок-схема мультиплексной системы. Обращает на себя внимание то, что использован только один дешифратор-формирователь. Хотя рассматривается шестиразрядная (шестизнакоместная) система, однако те же общие

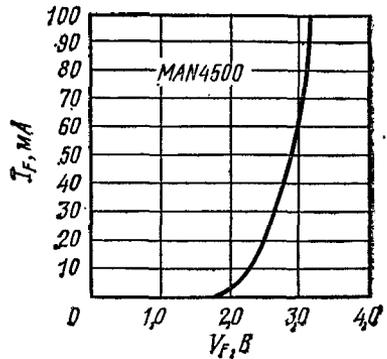


Рис. 10.55. Зависимость тока  $I_F$  от напряжения  $V_F$  для индикатора МАН4510 (серия МАН4500).

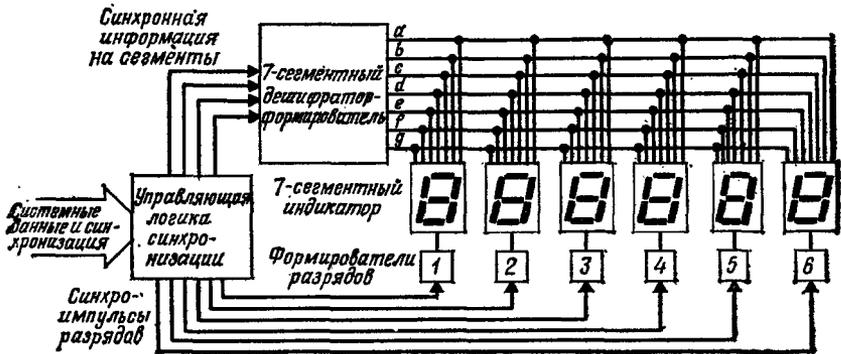


Рис. 10.56. Блок-схема мультиплексной СД-индикаторной системы. (Диоды десятичных точек не показаны.)

принципы работы применимы к любой конфигурации с  $N$  индикаторами, возбуждаемыми общей системой входных синхронизирующих и информационных сигналов.

Мультиплексирование должно обеспечивать управление большим числом разрядов индикатора в режиме разделения времени с помощью одного семисегментного дешифратора-формирователя. Благодаря этому достигается уменьшение числа

компонентов и межсоединений. В мультиплексной системе в каждый данный момент времени высвечивается только один разряд.

Функциями логической схемы управления стробированием являются создание серии последовательных цифровых импульсов и синхронизация данных, подаваемых на сегменты, с этими импульсами (рис. 10.57). Частота мультиплексирования, также называемая частотой регенерации, задается как

$$f = 1/T, \quad (10.12)$$

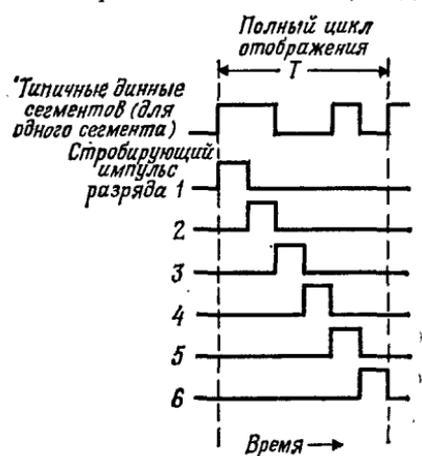
где  $T$  — время, необходимое для одного полного цикла индикации. Синхронизация здесь означает, что данные для всех семи сегментов разряда 1 должны быть поданы на общие сегментные линии в то самое время, когда генерируется импульс возбуждения разряда 1; данные для всех сегментов разряда 2 — когда генерируется импульс возбуждения разряда 2, и т. д. для всех остальных разрядов. Хотя в

Рис. 10.57. Временные диаграммы работы 6-разрядной мультиплексной индикаторной системы.

любой момент времени данные для сегментов одного разряда прикладываются также ко всем остальным индикаторам, высвечиваться будет только тот индикатор, у которого в это время формирователь возбуждения разряда генерирует импульс. Другие ( $N - 1$ ) индикаторов остаются незасвеченными, так как их формирователи не создают импульсов.

На рис. 10.58 показана упрощенная транзисторная схема формирования управляющих импульсов для СД-мультиплексной системы. Заметим, что в этой схеме использован индикатор с общим анодом, что требует от сегментного формирователя отвода тока, а от стробирующего (разрядного) формирователя — работы в режиме источника тока.

Для всей индикаторной системы необходимы только семь токоограничивающих резисторов (по одному на сегмент), поскольку только один разряд светодиода светится в данный отрезок времени полного цикла индикации. Отсюда следует, что максимальный прямой коллекторный ток через любой транзистор формирователя возбуждения сегментов будет прямым током только для одного СД-сегмента. Однако коллекторный ток через транзистор формирователя возбуждения разрядов будет



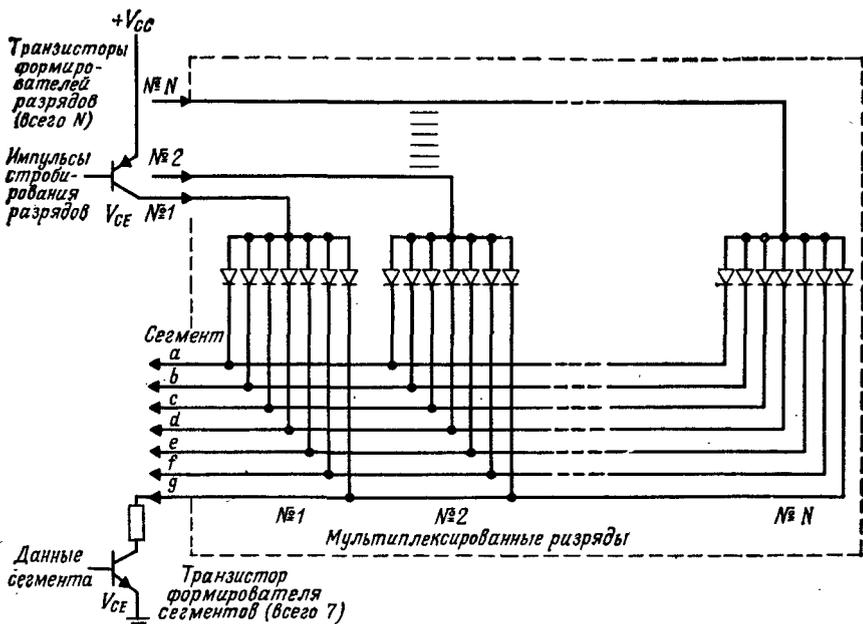


Рис. 10.58. Упрощенная схема возбуждения мультиплексной СД-индикаторной системы.

суммой всех токов засвеченных (включенных) сегментов этого разряда. Таким образом, коллекторный ток разрядного формирователя может меняться от нуля (для бланкированного символа) до семикратного значения прямого тока светодиода (для цифры 8).

Поскольку индикаторы выключены значительную часть периода индикации, отсюда следует, что если бы светодиоды возбуждались тем же самым прямым током, что и в статическом режиме, то их кажущаяся яркость была бы ниже. Чтобы обеспечить эквивалентную кажущуюся яркость, необходимо компенсировать ее спад увеличением прямого тока светодиода. Отношение периодов включения и выключения светодиода выражается коэффициентом заполнения, определяемым в виде

$$\text{Коэффициент заполнения (\%)} = (1/N) \times 100. \quad (10.13)$$

Из вышеприведенного уравнения видно, что коэффициент заполнения для шестirazрядного индикатора, изображенного на рис. 12.56, равен 16,7 %.

Импульсный ток возбуждения ( $I_p$ ), необходимый для создания той же кажущейся яркости, что и постоянный прямой ток

$I_F$  для случая шестиразрядного индикатора с  $I_F = 10$  мА, может быть вычислен по формуле

$$I_P = I_{F, \text{ср}} / \text{коэффициент заполнения} = \\ = 10 \text{ мА} / 0,167 = 60 \text{ мА}, \quad (10.14)$$

где  $I_{F, \text{ср}} = I_F$  (пост. ток).

Средний прямой ток  $I_{F, \text{ср}}$  через любой СД-сегмент при возбуждении импульсом максимальной длительности (рис. 12.57) определяется как

$$I_{F, \text{ср}} = (\text{коэффициент заполнения}) (I_P). \quad (10.14)$$

В разд. 10.1 указывалось, что возбуждение светодиода импульсами тока приводит к испусканию света с большей эффективностью, чем при возбуждении эквивалентным постоянным током. В системах мультиплексного возбуждения светодиодов используется указанное повышение световой эффективности, однако при этом импульсный ток не должен превышать максимального значения, указанного в справочных данных. В справочных данных СД-индикаторов может быть дано одно абсолютное значение постоянного прямого тока возбуждения. Однако для импульсного режима максимальное значение должно определяться по кривой зависимости от длительности импульса или коэффициента заполнения. Аналогичным образом сила света для режима импульсного возбуждения находится по кривой зависимости относительной (по отношению к силе света на постоянном токе) силы света от длительности импульса или скважности. Использование соответствующих кривых иллюстрируется нижеследующим примером проектирования индикатора MAN4510 с зеленым цветом свечения.

**Пример 10.6. Проектирование четырехразрядного мультиплексного индикатора.** Четырехразрядная индикаторная система должна быть построена на базе индикатора MAN4540. Частота мультиплексирования (регенерации) 200 Гц. Из кривой на рис. 10.59 определяем максимальный ток  $I_P$  на сегмент, а из кривой на рис. 10.60 — среднее значение импульсной силы света, создаваемой током  $I_P$  (в предположении, что использована максимальная длительность  $I_P$ , см. рис. 10.57).

*Решение.* Решая уравнение (12.13) для коэффициента заполнения, получим

$$\text{Коэффициент заполнения} = (1/N) \times 100 = 100/4 = 25 \%.$$

Из рис. 10.59 найдем, что для коэффициента заполнения 25 % максимальный допустимый ток  $I_P$  приблизительно равен 80 мА. Подставив это значение в уравнение (10.14), получим эквивалентный средний ток

$$I_{F, \text{ср}} = (\text{коэффициент заполнения}) (I_P) = (0,25) \cdot (80 \text{ мА}) = 20 \text{ мА}.$$

Из рис. 10.53 видно, что стационарный ток  $I_F = 20$  мА создает силу света приблизительно в 525 мкд. Поскольку при импульсных условиях возбуждения световая эффективность выше, чем при стационарных, найдем с помощью

рис. 10.60 значение относительной силы света. Из рис. 10.60 видно, что для 25 %-ного коэффициента заполнения она в 1,35 раза больше, чем сила света в 525 мккд. Таким образом, средняя импульсная сила света равна 709 мккд.

**Пример 10.7. Проектирование десятиразрядного мультиплексного индикатора.** Десятиразрядная индикаторная система на базе индикаторов

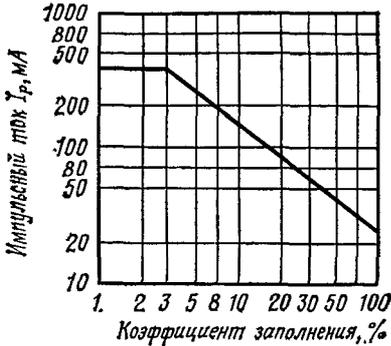


Рис. 10.59. Зависимость максимального импульсного тока сегмента от коэффициента заполнения для СД серии MAN4500, Частота 200 имп./с.

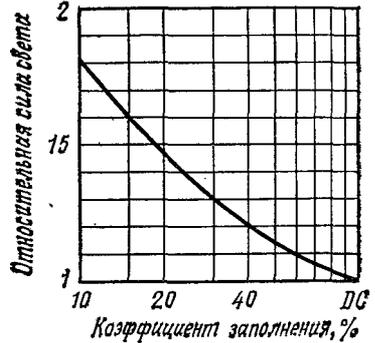


Рис. 10.60. Зависимость относительной силы света (по отношению к силе света при коэффициенте заполнения, равном 100 %) от коэффициента заполнения для СД серии MAN4500 (кривая получена при  $I_{F ср.} = 10$  мА).

MAN4510 с частотой мультиплексирования 200 Гц должна создавать силу света не меньше 500 мккд. Определить требуемое значение тока  $I_p$ .

*Решение.* Будем использовать кривые на рис. 10.53, 10.59 и 10.60. Исходя из десяти разрядов получим

$$\text{Коэффициент заполнения} = (1/N) \times 100 = 10 \% \quad (10.13)$$

Из рис. 10.59 максимальное значение тока  $I_p$  равно 160 мА. Для 10 %-ного коэффициента заполнения относительная сила света равна 1,8 (рис. 10.60), а средняя сила света равна  $1,8 \times$  (сила света при постоянном токе), т. е. 500 мккд.

Из данного выражения получим эквивалентную силу света на постоянном токе, равную 278 мккд. Из рис. 10.53 видно, что ток  $I_{F, пост. ток}$ , необходимый для испускания 278 мккд, равен 10 мА. Таким образом, ток  $I_p$  рассчитывается как

$$I_p = I_{F, ср.} / \text{коэффициент заполнения} = 0,010 \text{ А} / 0,1 = 100 \text{ мА} \quad (10.14)$$

**Пример 10.8. Расчет токоограничивающего резистора.** На рис. 10.61 показана схема включения транзисторов возбуждения сегмента и разряда для одного разряда индикаторной системы, описанной в примере 10.7, где  $I_p = 100$  мА. Определим величину сопротивления токоограничивающего резистора при заданном напряжении питания светодиода. Предположим, что из справочных данных транзистора  $Q_S$  гарантированное значение напряжения  $V_{CE, нас}$  равно 0,2 В (при  $I_c = 100$  мА), а для транзистора  $Q_D$  напряженне  $V_{CE, нас}$  равно 0,8 В (при  $I_c = 1$  А).

*Решение.* Значение сопротивления токоограничивающего резистора рассчитывается по формуле

$$R_{CD} = (V_{CD} - V_F - V_S - V_D) / I_P, \quad (10.16)$$

где  $I_P$  — импульсный прямой ток сегмента,  $V_F$  — прямое напряжение СД для  $I_P$ ,  $V_S$  — напряжение насыщения транзистора сегментного формирователя при

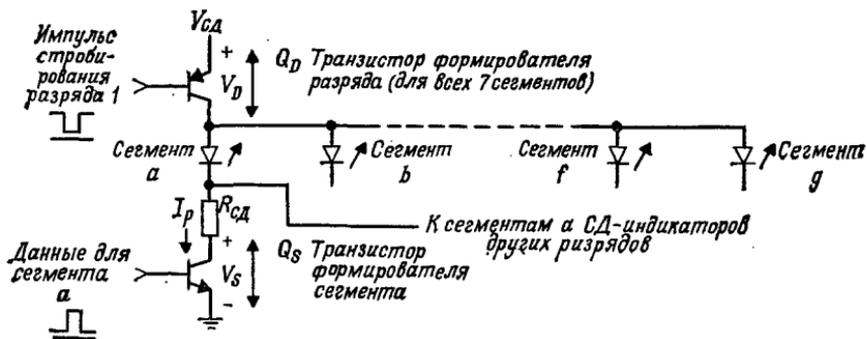


Рис. 10.61. Часть мультиплексной схемы управления 10-разрядной индикаторной системой для разряда 1.  $Q_D$  — транзистор формирователя разряда (для всех 7 сегментов);  $Q_S$  — транзистор формирователя сегмента.

$I_P$ ,  $V_D$  — напряжение насыщения транзистора разрядного формирователя при коллекторном токе, равном  $I_P \times$  (число светящихся сегментов).

Из вышеприведенного уравнения видно, что наилучшие условия для  $V_D$  возникают для цифры 8, когда все сегменты светятся (коллекторный ток равен  $7I_P$ ).

Из рис. 10.55 видно, что  $V_F = 3,2$  В при  $I_P = 100$  мА. Подставляя эти величины в предыдущую формулу, получим

$$R_{CD} = (V_{CD} - 3,2 \text{ В} - 0,2 \text{ В} - 0,8 \text{ В}) / 0,1 \text{ А} = (V_{CD} - 4,2 \text{ В}) / 0,1 \text{ А}. \quad (10.16)$$

Из этого уравнения видно, что при выборе напряжения питания светодиода  $V_{CD} = 5$  В падение напряжения на  $R_{CD}$  будет составлять всего 0,8 В и на  $V_F$ ,  $V_S$ ,  $V_D$  приходится 4,2 В (или 84 % падения напряжения). В таких условиях изменение  $V_F$ ,  $V_S$ ,  $V_D$  (при изменении коллекторного тока через  $Q_D$  от  $2I_P$  для цифры 1 до  $7I_P$  для цифры 8) будет вызывать заметное изменение кажущейся яркости, воспринимаемой наблюдателем для различных символов, отображаемых на индикаторе. Помимо этого небольшие изменения напряжения питания  $V_{CD}$  будут вызывать большие изменения тока.

Таким образом, в данном случае напряжение питания  $V_{CD}$  должно быть установлено выше 5 В. Во многих типах оборудования удобно брать для этих целей нестабилизированное постоянное напряжение (после выпрямителя), имеющееся на входе 5В-источника электропитания логических схем. Обычно это напряжение порядка 6,5 В, и изменение его амплитуды не заметно при наблюдении индикатора.

Взяв в нашем примере  $V_{CD}$ , равное 6,5 В, получим падение напряжения на  $R_{CD}$ , равное 2,3 В; остающееся для  $V_F$ ,  $V_S$ ,  $V_D$  напряжение равно 4,2 В (64 %). Решив уравнение для  $R_{CD}$ , получим

$$R_{CD} = (6,5 \text{ В} - 4,2 \text{ В}) / 0,1 \text{ А} = 2,3 \text{ В} / 0,1 \text{ А} = 23 \text{ Ом}.$$

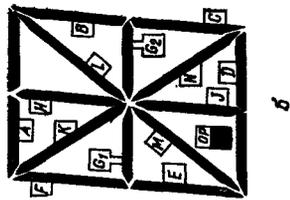
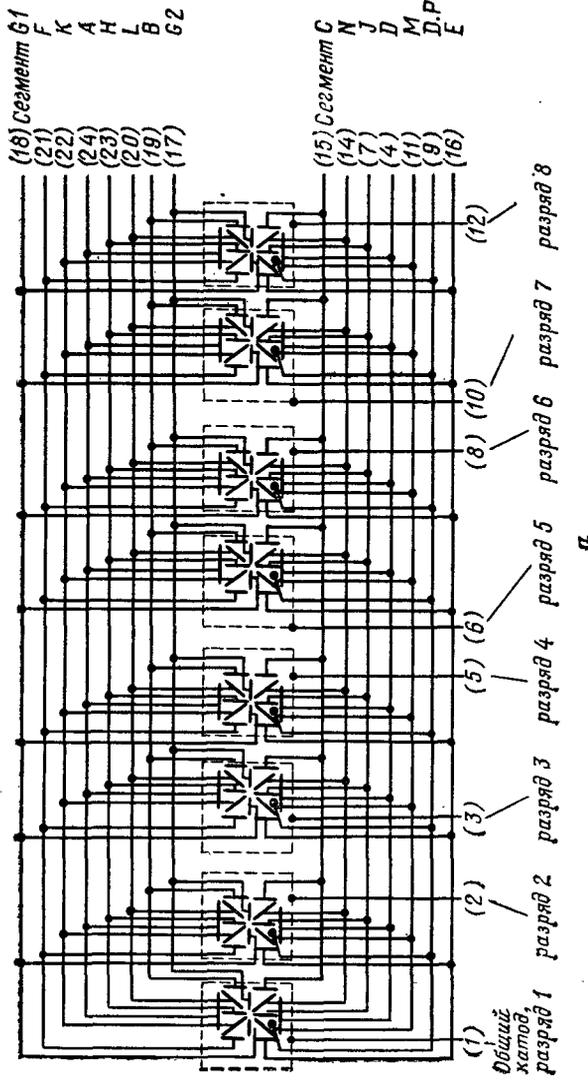


Рис. 10.62. Соединения сегментов в 8-разрядном СД-индикаторе MAN2815: внутренние межсоединения и обозначения выводов из корпуса (а); шрифт и обозначения сегментов для каждого цифрового разряда (сегменты А и D состоят из двух половинок, которые возбуждаются одновременно) (б).

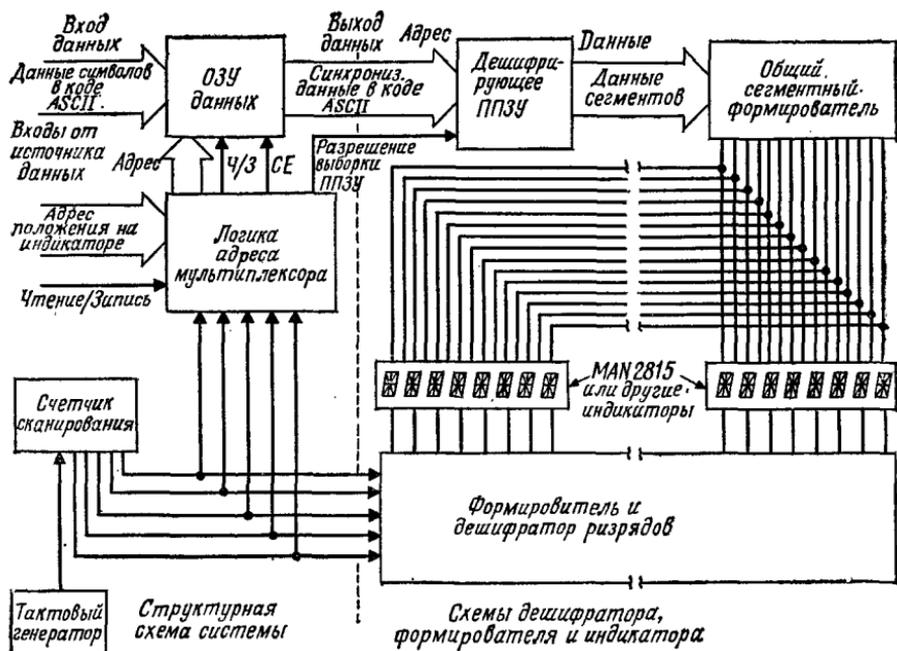


Рис. 10.63. Обобщенная мультиплексная схема управления многосегментными индикаторами.

### 10.3д. Буквенно-цифровые индикаторы

**Многосегментные индикаторы.** Хотя и можно использовать схемы управления постоянного тока, если все сегменты индикатора имеют отдельные выводы из корпуса, однако применение мультиплексных схем управления обеспечит уменьшение аппаратных затрат во всех случаях, когда два или большее число индикаторов используются совместно.

Применение тех или иных мультиплексных схем управления обязательно для тех многоразрядных индикаторов, в которых одноименные сегменты всех разрядов соединены между собой внутри прибора. В качестве примера на рис. 10.62 показаны внутренние межсоединения и их присоединение к выводам корпуса в случае 14-сегментного СД-индикатора MAN2815. Индикатор содержит 8 разрядов в корпусе с 24 выводами и имеет габариты  $35 \times 19 \times 5$  мм<sup>3</sup>.

На рис. 10.63 показана блок-схема типичной мультиплексной системы управления многосегментными индикаторами, а на рис. 10.64 изображена принципиальная электрическая схема управления сборкой, содержащей до четырех СД-индикаторов MAN2815.

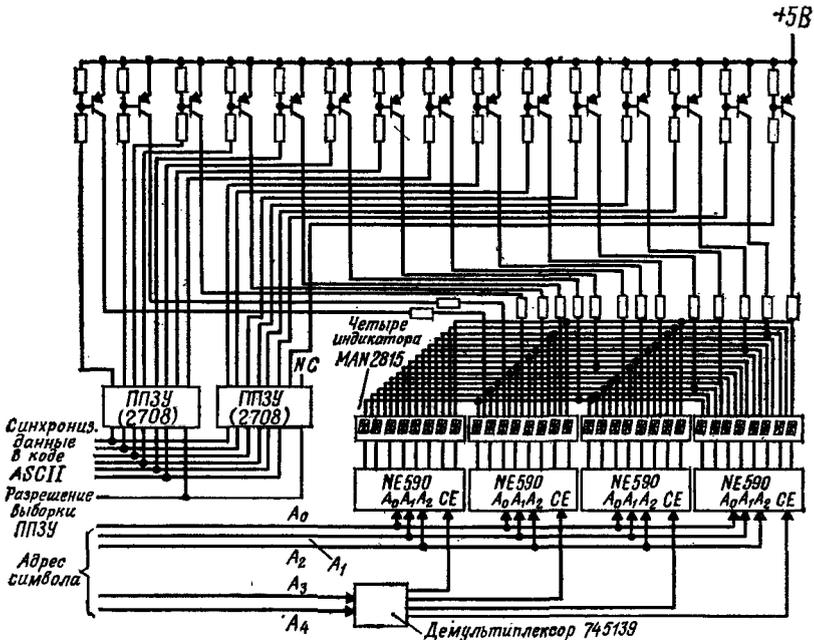


Рис. 10.64. Дешифратор, формирователи и индикаторная часть схемы 32-рядной индикаторной системы. (Все транзисторы типа 2N3906.)

**Точечно-матричные индикаторы.** Большее число независимых элементов отображения точечно-матричных индикаторов по сравнению с сегментными позволяет отображать большее число символов. Кроме того, воспроизводимые таким образом символы имеют более привлекательный внешний вид из-за возможности придать им криволинейную конфигурацию, близкую по форме к символам печатного текста (сравним, например, цифры на рис. 10.37 и 10.41).

В отличие от 7-сегментных индикаторов, в которых легко обеспечить подсоединение отдельных выводов корпуса к каждому сегменту, в точечно-матричных индикаторах такое подсоединение невозможно из-за ограничений, накладываемых размерами корпуса на число выводов. Например, матрица  $5 \times 7$  потребовала бы 35 выводов для индивидуального доступа к каждому элементу отображения и еще один общий вывод. Два таких индикатора должны были иметь 72 вывода и т. д. Поэтому для уменьшения числа выводов изготовители точечно-матричных индикаторов соединяют элементы отображения в строки и столбцы, причем каждая строка и каждый столбец требуют только одного вывода. На рис. 10.65 показана соответствующая

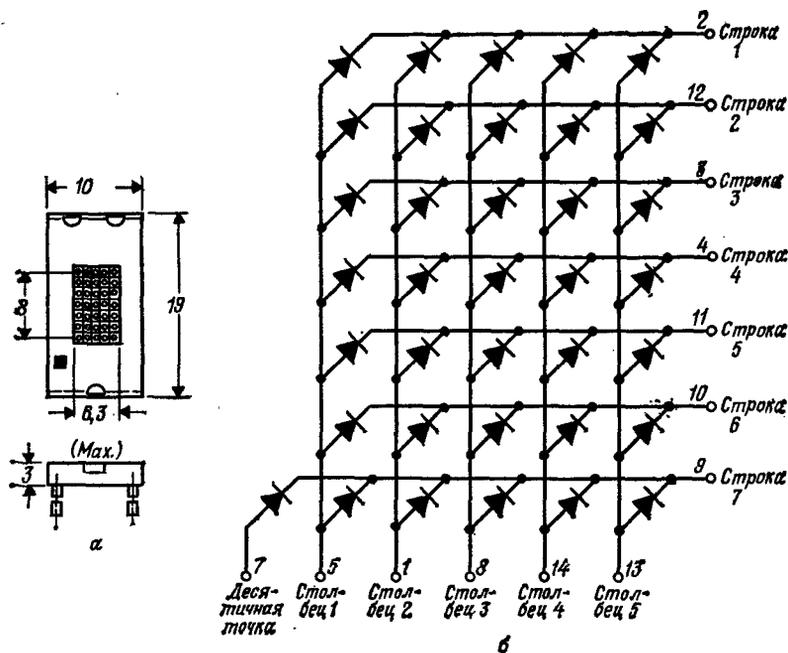


Рис. 10.65. Типичный точечно-матричный СД-индикатор (MAN2A): размеры корпуса (а); электрическая схема (б). Все размеры даны в мм.

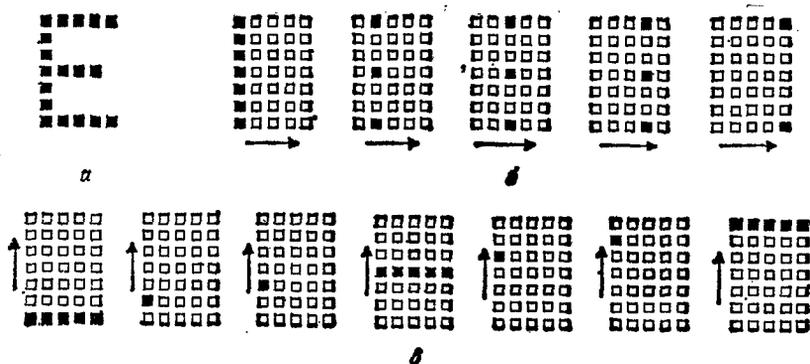


Рис. 10.66. Методы генерации символов: сформированная буква «Е» (шрифт  $5 \times 7$ ) (а); формирование «Е» методом стробирования столбцов (б); формирование «Е» методом стробирования строк (в).

схема соединения для СД-матрицы  $5 \times 7$  с 12 выводами строк и столбцов и одним дополнительным выводом десятичной точки.

В случае точечно-матричных индикаторов мультиплексная схема управления может быть использована для генерации символов путем стробирования по столбцам или по строкам, как это иллюстрируется рис. 10.66. Перед конструкторами индикаторной системы стоит выбор: либо разработать собственную схему управления и связанную с ней систему синхронизации, либо приобрести индикатор со встроенной схемой управления. Например, приборы серии НР5082—7300 содержат модифицированную СД-матрицу  $4 \times 7$  точек, формователи, фиксирующее буферное ЗУ в одном корпусе с 8 выводами. В случае индикаторов со встроенными схемами управления задача разработчика сводится к интеграции индикаторной подсистемы с форматами синхронизирующих и информационных сигналов, создаваемых другими аппаратными частями системы.

### 10.3е. Индикаторы со встроенной схемой управления

**Определение.** Предъявляемые разработчиками электронной аппаратуры требования повышения степени интеграции компонентов вынудили изготовителей индикаторов выпустить приборы, содержащие в одном корпусе один или несколько индикаторов и схему управления ими. Эти завершённые модули называются индикаторами с управлением и в большинстве случаев могут стыковаться друг с другом, что позволяет собирать на их основе многознакоместные системы.

**Корпуса и конструкция.** Выпускается множество различных типов и размеров индикаторов с управлением, от одно- до многознакоместных с 7-, 14- и 16-сегментными или точечно-матричными индикаторами. Схемы управления, построенные на основе методов постоянного тока или уплотнения, могут реализовывать полные или частичные функции дешифрации/фиксации при формировании возбуждающих сигналов сегментов и точек.

Для изготовления таких индикаторов в основном используется гибридный метод. Сначала на общей подложке монтируются кристаллы ИС-формователя и одного или многих СД-индикаторов, затем кристаллы соединяют между собой посредством проводного соединения. В зависимости от использованного метода конструирования кристалл ИС-формователя располагается либо на передней стороне подложки вместе с СД-индикаторами, либо на задней стороне подложки.

В случае маленьких (и относительно дорогих) индикаторов прямого видения обычно применяется керамическая подложка, а законченная сборка, состоящая из кристаллов ИС-формирова-

телей и СД-индикаторов заливается эпоксидным клеем. В некоторых из таких индикаторов эпоксидный клей дополнительно формируется, чтобы создать цилиндрическую или полусферическую линзу.

В больших по размеру и относительно недорогих мультиплексных индикаторах обычно применяется отражательная световодная технология. Кристалл (кристаллы) ИС-формирователя с помощью эпоксидного клея прикрепляются к печатной схемной плате, затем контактные площадки кристалла проводами соединяются с полученными фотолитографией металлическими дорожками на печатной плате, а последние в свою очередь присоединяются к светодиоиду. После соединения проводочками может быть использован ряд способов защиты кристалла и проводочных соединений от механических повреждений. В их число входят расположение над кристаллами и соединительными проводниками колпачка с отражательной линзой, приклеивание сверху специального пластмассового колпачка или же непосредственное наложение на кристаллы и проводочки шарика эпоксидной смолы или кремнийорганического соединения с их последующим отверждением.

**Управляющая электронная схема.** В состав одноразрядного цифрового индикатора со статической схемой управления постоянного тока входит полная схема дешифратора/формирователя/фиксатора. Однако в более сложных точечно-матричных или сегментных буквенно-цифровых индикаторах с управлением содержится только часть схемы управления. Для этих индикаторов функции дешифрации осуществляются внешними схемами, и для создания завершенной индикаторной системы требуются дополнительные мультиплексные схемы управления.

**Типичные индикаторы.** Изготовители серийно выпускают следующие четыре типа индикаторов.

*Однознакоместные шестнадцатеричные точечно-матричные индикаторы с шрифтом  $5 \times 7$  элементов отображения.* На рис. 10.67 показана блок-схема непосредственного управления таким индикатором. Аналогичные приборы с различными корпусами выпускаются рядом изготовителей. Они представляют собой индикаторы прямого видения и используют по одному светодиоду на элемент отображения.

*Трехзнакоместные точечно-матричные индикаторы с шрифтом  $5 \times 7$ .* На рис. 10.68 показаны индикатор и часть мультиплексной схемы управления. Схема содержит 15-разрядный сдвиговый регистр для адресации 15 столбцов светодиода, но нуждается во внешних сигналах возбуждения для своих семи анодов-строк. Дешифрация для создания шрифтов индикатора должна осуществляться внешней схемой, и возбуждающие сигналы должны подводиться ко входу последовательных

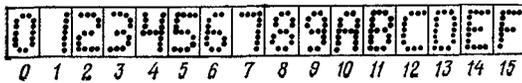
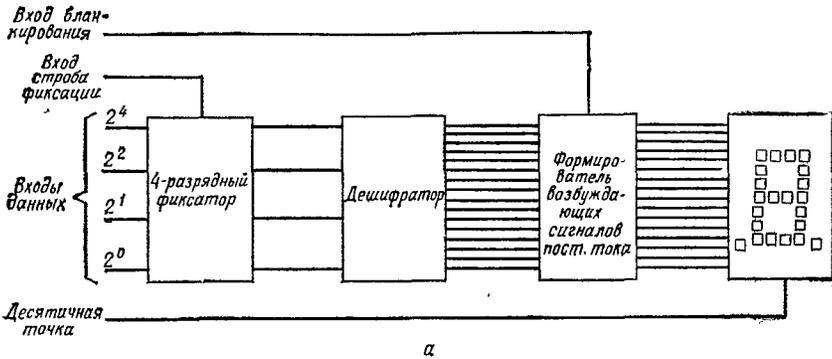


Рис. 10.67. Однознакоместный шестнадцатеричный индикатор со шрифтом 5 × 7 и двоично-кодированным входом (серии TIL505, TIL311, HP7300): блок-схема (а); начертания символов (б).

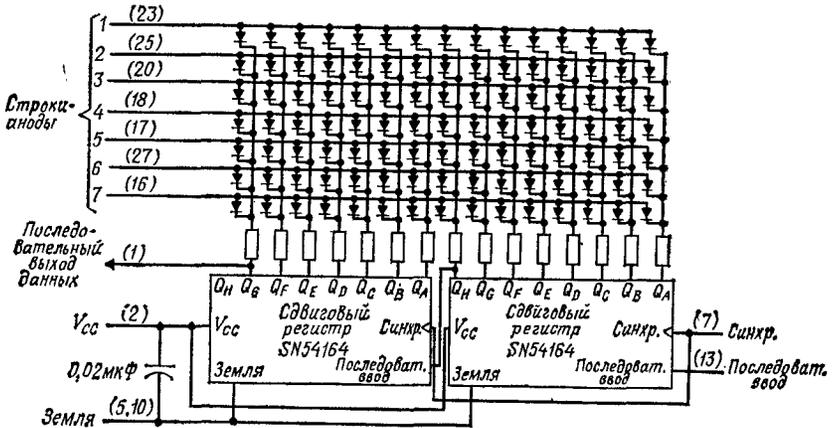


Рис. 10.68. 3-знакоместный точно-матричный индикатор со шрифтом 5 × 7 (TIL 560).

данных и к выводам анодов-строк для того, чтобы требуемые символы отображались на индикаторе. Поскольку используется мультиплексная схема, информация, подаваемая на строки и столбцы индикатора, должна непрерывно регенерироваться. Типичная схема регенерации показана на рис. 10.69.

Четырехзнакоместные 16-сегментные буквенно-цифровые индикаторы. На рис. 10.70 показана блок-схема полной четырех-



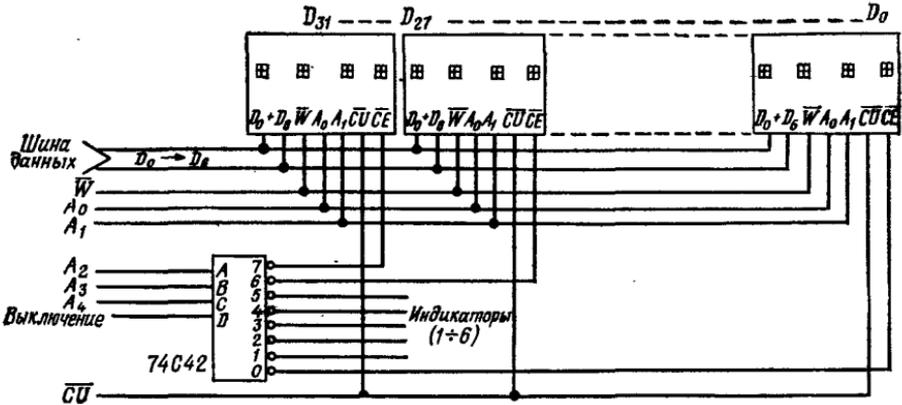


Рис. 10.71. Полученный наращиванием 32-знакоместный индикатор (DL-1414/DL-1416).

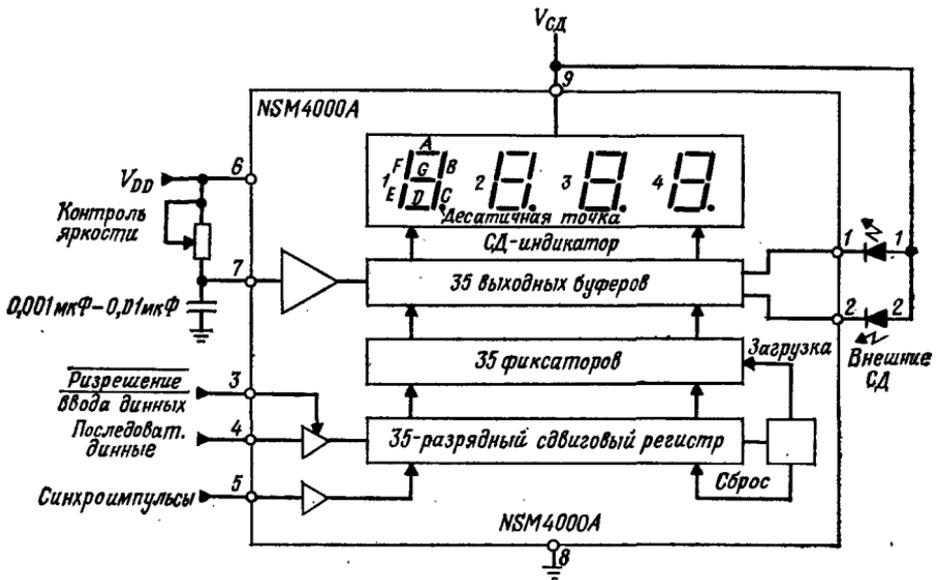


Рис. 10.72. 4-знакоместный индикаторный модуль на базе индикатора со встроенной схемой управления (NSM4000A).

знакоместной мультиплексной индикаторной системы. В ней содержатся ПЗУ дешифрации знаков, ОЗУ регенерации изображения, схемы возбуждения сегментов и стробирования и даже встроенный генератор, поддерживающий мультиплексный режим работы индикатора. Цвет свечения индикатора красный,

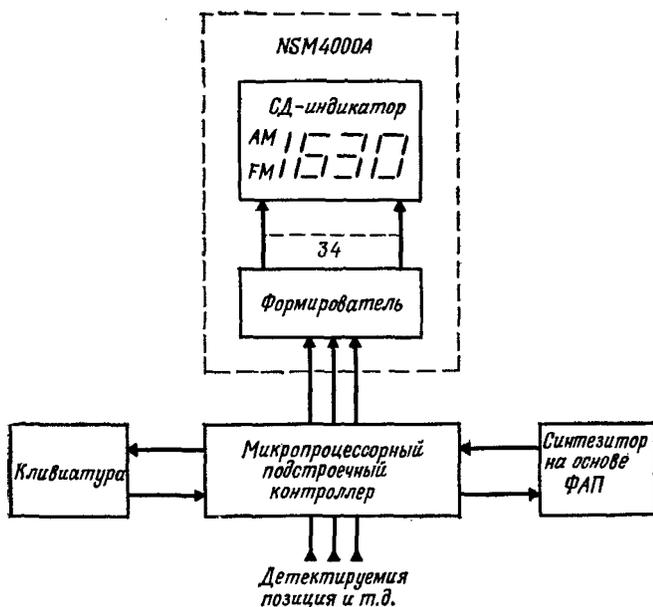


Рис. 10.73. Блок-схема типичной микропроцессорной системы дешифрации и преобразования данных в последовательную форму.

а создаваемые монокристаллическим индикатором прямого зрения 16-сегментные символы имеют высоту около 4 мм.

При активации линии записи ( $\overline{WR}$ ) возможна асинхронная запись параллельных данных кода ASCII в индикатор по линиям данных  $D_0, \dots, D_7$ . На рис. 10.71 показан способ наращивания этих индикаторов, позволяющий создать 32-знакоместную индикаторную систему.

*Четырехзнакоместная 7-сегментная система управления.* На рис. 10.72 показана блок-схема четырехзнакоместной системы управления, встроенной в один корпус с отражательным индикатором, с цифрами высотой 12,5 мм. Этот прибор содержит схему возбуждения постоянного тока, состоящую из 35-разрядного последовательного входного регистра и 35-разрядного параллельного выходного регистра. Отображаемая информация в последовательном коде поступает на входной регистр; после 35-го бита содержимое этого регистра автоматически загружается в выходной регистр.

Для дешифрирования и преобразования данных в последовательный код длиной в 35 бит требуется внешняя схема. Ее функции обычно реализуются специализированной микропроцессорной системой, подобной изображенной на рис. 10.73.

### 10.3ж. Интерактивные индикаторы

**История.** Широкое распространение микропроцессорных средств в конце 1970-х годов привело к тому, что архитектура с центральным процессором стала использоваться при проектировании различных новых видов аппаратуры. Эти новые подходы, направленные на оптимальное сочетание аппаратных и программных средств и на разгрузку центрального (или ведущего) процессора от вспомогательных задач, привели к появлению интерактивных индикаторов. Последние представляют собой такие средства отображения информации, которые позволяют как записать информацию, так и считать ее. Такие дисплеи представляют собой полную систему, обычно размещаемую на двух печатных схемных платах. Одна плата, называемая контроллерной, содержит ведомый микропроцессор, а также собственную локальную память (ПЗУ и ОЗУ), дешифратор сегментного или точечного шрифта и схему сопряжения с системой главного компьютера. Вторая индикаторная плата содержит несколько СД-индикаторов и обслуживающие их схемы формирователей. Изготовители выпускают интерактивные индикаторы как для параллельного, так и для последовательного обмена данными с заданным процессором системы главного компьютера и для непосредственного соединения с ТТЛ-шинами данных или же для соединения посредством связанных интерфейсов (подобных RS-232-C).

**Серийные изделия.** На рис. 10.74 и 10.75 показаны два серийно выпускаемых интерактивных индикатора. В приборе HDSP-24XX использован индикатор типа HDSP 2000 с точечно-матричным шрифтом 5×7. Платы индикатора изготавливаются в нескольких вариантах шрифтов, содержащих от 16 до 40 знакомест, а платы контроллера — в вариантах с дешифраторами для 64-символьного кода ASCII, 128-символьного кода ASCII или с гнездом для ППЗУ, содержащего собственный код заказчика. В приборе XDS2724 использованы 14-сегментные индикаторы MAN2815 (содержащие также десятичную точку), которые позволяют создать 24-знакоместную индикаторную систему; имеются также варианты для параллельного или последовательного обмена данными с системой главного компьютера. Дешифрация знаков выполняется частью локального ПЗУ микропроцессора, размещенного на плате контроллера. Стандартное программирование ПЗУ XDS2724 позволяет с помощью кода ASCII создавать на индикаторе символы, изображенные на рис. 10.76.

**Достоинства.** Интерактивные индикаторы облегчают труд разработчика системы, обеспечивая внутреннее хранение данных, ускоряя тем самым процесс регенерации информации на

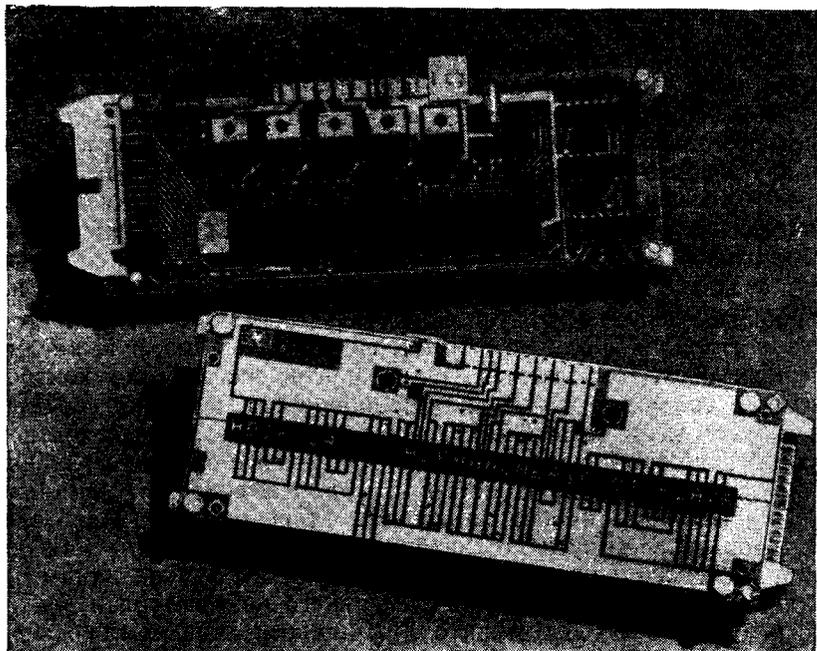


Рис. 10.74. Буквенно-цифровая индикаторная система HDSP-24XX (на базе точечно-матричного индикатора HDSP-2000 с шрифтом  $5 \times 7$ ) фирмы Hewlett-Packard.

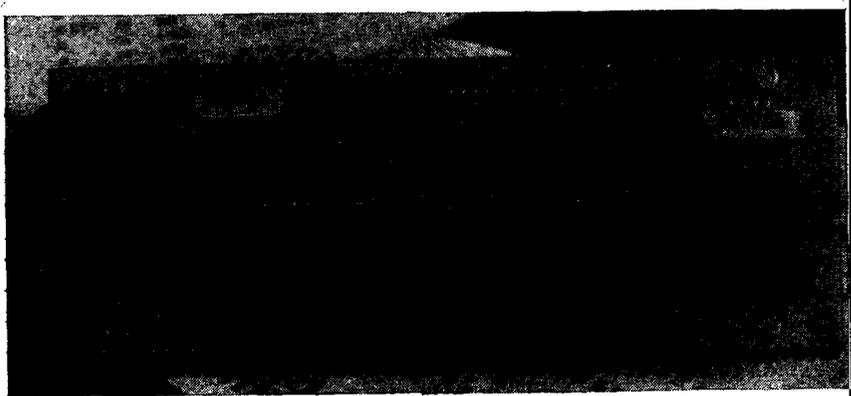


Рис. 10.75. Буквенно-цифровая индикаторная система (на базе 14-сегментного индикатора MAN2815) фирмы General Instruments.

Шестнадцатеричный код	ASCII Обозначение Реакция	Шестнадцатеричный код	ASCII Обозначение Отображаемый символ	Шестнадцатеричный код	ASCII Обозначение Отображаемый символ	Шестнадцатеричный код	ASCII Обозначение Отображаемый символ
00	NULL	20	SPACE	40	@	60	
01	SOH	21	!	41	A	61	a
02	STX	22	"	42	B	62	b
03	ETX	23	#	43	C	63	c
04	EOT	24	\$	44	D	64	d
05	ENQ	25	%	45	E	65	e
06	ACK	26	&	46	F	66	f
07	BEL (используется)	27	'	47	G	67	g
08	BS (используется)	28	(	48	H	68	h
09	HT (используется)	29	)	49	I	69	i
0A	LF (используется)	2A	*	4A	J	6A	j
0B	VT	2B	+	4B	K	6B	k
0C	FF	2C	,	4C	L	6C	l
0D	CR (используется)	2D	-	4D	M	6D	m
0E	SO	2E	.	4E	N	6E	n
0F	SI	2F	/	4F	O	6F	o
10	DLE	30	0	50	P	70	p
11	DC1 (используется)	31	1	51	Q	71	q
12	DC2 (используется)	32	2	52	R	72	r
13	DC3 (используется)	33	3	53	S	73	s
14	DC4	34	4	54	T	74	t
15	NAK	35	5	55	U	75	u
16	SYN	36	6	56	V	76	v
17	ETB	37	7	57	W	77	w
18	CAN	38	8	58	X	78	x
19	EM	39	9	59	Y	79	y
1A	SUB	3A	:	5A	Z	7A	z
1B	ESC (используется)	3B	;	5B	[	7B	{
1C	FS	3C	<	5C	\	7C	
1D	GS	3D	=	5D	]	7D	~
1E	RS	3E	>	5E	^	7E	~
1F	US	3F	?	5F	_	7F	Вычеркивание (см. прим.)

Примечание: в ответ на "Вычеркивание" XDS2724 производит старание символа под курсором (см. ниже) и сдвигает курсор на одну позицию вправо.

Курсор

Рис. 10.76. Символы, отображаемые XDS52724, при поступлении входных данных в коде ASCII от системы главного компьютера.

индикаторе и разгружая систему главного компьютера от выполнения задач регенерации и развертки. Кроме того, интерактивные индикаторы подают сигналы обратной связи к

системе главного компьютера для управления кажущейся яркостью индикатора и позволяют вводить в систему главного компьютера данные от индикатора (посредством того же интерфейса, который используется для передачи данных от главного компьютера к индикатору).

**Требования к аппаратно-программным средствам.** Требования меняются в зависимости от типа поставляемого прибора, но в любом случае разработчик индикатора должен учитывать:

1. Способ соединения прибора с микропроцессорной шиной данных и с линиями управления системы главного компьютера и синхронизацию сигналов на этих линиях.

2. Способ соединения прибора с другими управляющими схемами системы главного компьютера.

3. Формат данных и управляющих слов, используемых при обмене информацией между системой главного компьютера и интерактивным индикатором.

## 10.4. ОПТРОНЫ

### 10.4а. Теория

Комбинация излучателя с определенным типом твердотельного фотоприемника (обычно с кремниевой полупроводниковой структурой) в одном корпусе называется оптроном (оптопарой, оптоизолятором). Излучение светодиода, обычно работающего в инфракрасной области спектра, проходит к фотоприемнику через прозрачную среду, подобную пластмассовому световоду, или же в некоторых видах корпусов через воздушный промежуток. Такое расположение компонентов позволяет иметь прибор, обеспечивающий оптическую связь сигналов двух отдельных электронных схем, несмотря на то, что последние гальванически развязаны. Напряжение изоляции таких приборов может достигать 2000—3750 В и даже быть выше (в зависимости от использованного корпуса).

На рис. 10.77 показан типичный оптрон, а на рис. 10.78 приведены условное обозначение, структура и эквивалентная схема фототранзистора.

Когда прямой ток  $I_F$  протекает через вход светодиода, его излучение попадает на светочувствительную базовую область и генерирует фототок  $I_p$ . Результирующий эмиттерный ток  $I_E$  равен  $H_{FE} \times I_p$ , где  $H_{FE}$  — коэффициент усиления по току транзистора (отношение  $I_E$  к  $I_F$  называется коэффициентом передачи тока).

На рис. 10.79 показаны условное обозначение, структура и эквивалентная схема фототранзисторного приемника по схеме

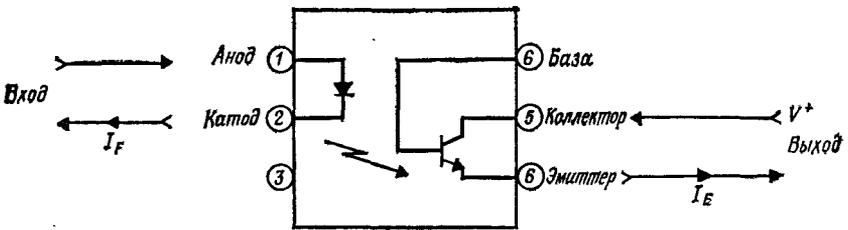


Рис. 10.77. Типичный фототранзисторный оптоизолятор.

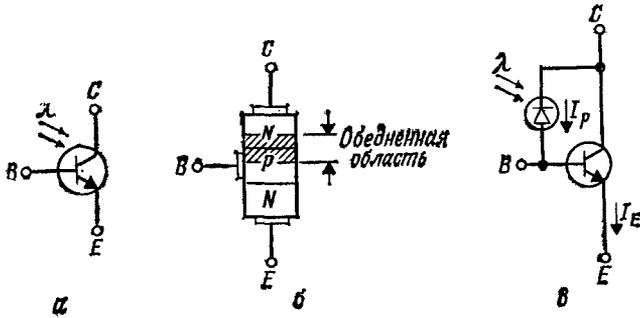


Рис. 10.78. Фототранзисторный приемник: условное обозначение (а); структура (б); эквивалентная схема (в).

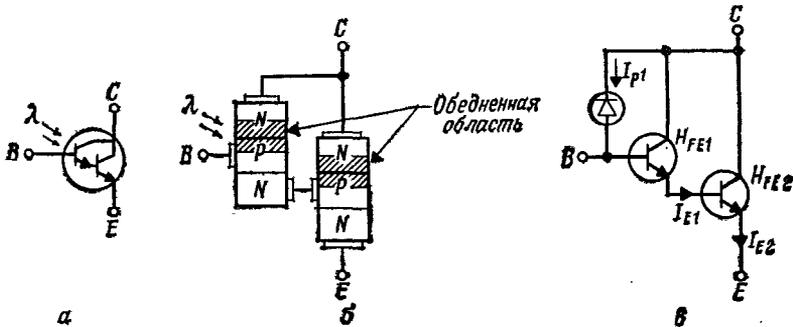


Рис. 10.79. Фототранзисторный приемник по схеме Дарлингтона: условное обозначение (а); структура (б); эквивалентная схема (в).

Дарлингтона. Фототок, генерируемый в первом каскаде, обозначен как  $I_{p1}$ . Выходной ток приемника, т. е. эмиттерный ток второго каскада  $I_{E2}$ , равен произведению  $I_p$  на коэффициент усиления по току двух транзисторов:

$I_{E2} = I_{p1} \times H_{FE1} \times H_{FE2}$ . Таким образом, фотоприемник по схеме Дарлингтона при заданном  $I_F$  через входной светодиод будет создавать больший выходной ток по сравнению с вышеописанным однокаскадным фотоприемником. Другой вариант транзисторного фотоприемника по схеме Дарлингтона изображен на рис. 10.80.

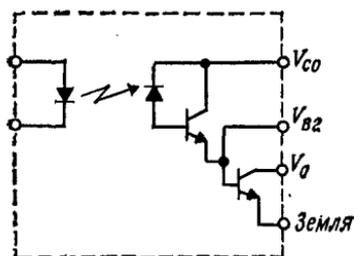


Рис. 10.80. Разветвленный фототранзисторный приемник по схеме Дарлингтона.

В этой разветвленной схеме база окончательного каскада имеет внешний вывод, что позволяет подключить к ней внешний резистор. Тем самым обеспечивается способ регулировки произведения коэффициента усиления на ширину полосы и улучшается

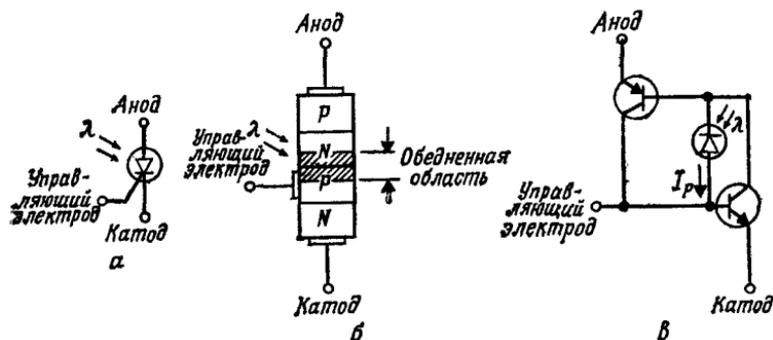


Рис. 10.81. Фототиристорный приемник: условное обозначение (а); структура (б); эквивалентная схема (в).

диапазон помехоустойчивости для ТТЛ-схем. Оптроны, в которых использован данный тип фотоприемника (например, 6N139), могут работать при входном токе  $I_F$  всего 0,5 мА и при этом дают выходной ток, который достаточен для управления ТТЛ ИС.

На рис. 10.81 показан фототиристорный приемник. В этом случае генерируемый фотонами ток будет создавать проводимость в области база — коллектор  $n-p-n$ -транзистора. В результате включается  $p-n-p$ -транзистор, который в свою очередь будет поддерживать проводящее состояние  $n-p-n$ -тран-

зистора (ключевой режим с фиксацией состояния) даже после прекращения фототока.

На рис. 10.82 показан приемник, в котором фотоны с выхода светодиода попадают на фотодиод, присоединенный к усилителю. В свою очередь усилитель возбуждает триггер Шмидта и логический вентиль. Последний имеет стандартный выход с открытым коллектором, позволяющий путем отвода тока возбуждать логические схемы. Построенные на основе такого фотоприемника оптроны (например, MGL611) номинально потребляют ток  $I_F$  всего 10 мА и реагируют на переключение входных данных с частотой до 1 МГц.

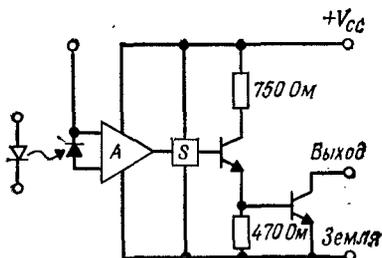


Рис. 10.82. Фотоприемник с выходным каскадом, содержащим усилитель и логический вентиль. А — усилитель; S — триггер Шмидта.

#### 10.46. Типы оптронов

На рис. 10.83—10.85 показаны типичные корпуса оптронов и их электрические схемы. Для фотосчитывателей перфолент

и перфокарт и других областей применения, где механические ограничения не позволяют использовать стандартные корпуса, можно сконструировать специальные оптроны, используя для этой цели СД-источники и кремниевые фотоприемники в отдельных корпусах наподобие того, как изображено на рис. 10.86.

Могут использоваться различные по сложности приемные части оптрона: от фототранзистора или фототиристора с одиночным фотодиодом до сложных усилительных, цифровых и коммутирующих цепей. Наряду с гальванической развязкой оптроны позволяют осуществлять линейное усиление входных сигналов, передачу цифровой информации и управление мощными цепями (например, запуск симисторов). Оптроны обеспечивают гальваническую развязку при сопряжении линейных схем, цифровых логических схем, логических схем с мощными и даже мощных схем с логическими, например для управления источниками электропитания переменного тока.

**Достоинства.** Помимо гальванической развязки электрических цепей оптроны имеют ряд других полезных применений — часто они используются для изоляции людей от высоких напряжений. Оптроны позволяют исключить цепь заземления источника электропитания, избавиться от других видов помех, передаваемых от управляющих схем на нагрузку. В отличие от трансформаторов они предотвращают появление в цепях

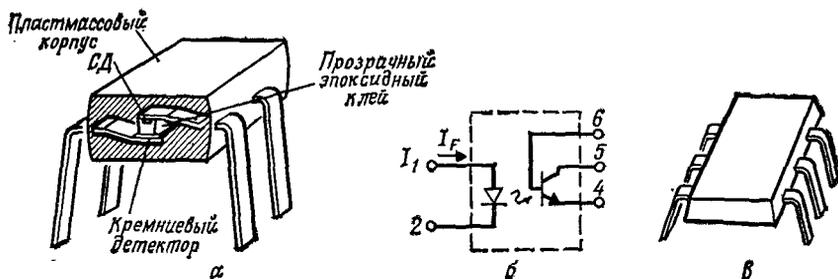


Рис. 10.83. Типичный корпус с внутренним каналом подачи света (МСТ2); разрез корпуса (а); электрическая схема (б); стандартный миниатюрный корпус с двухрядным расположением выводов (в).

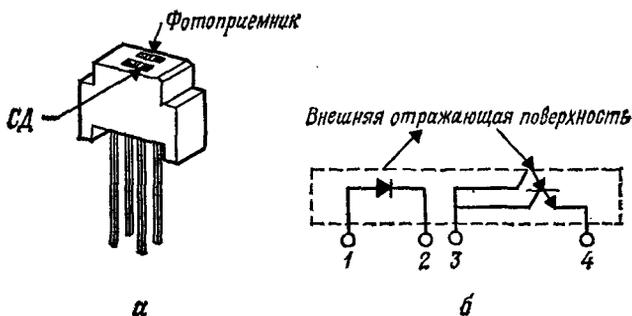


Рис. 10.84. Типичный корпус с отражательным каналом передачи света (отражательный приемник МСА7); внешний вид (а); электрическая схема (б).

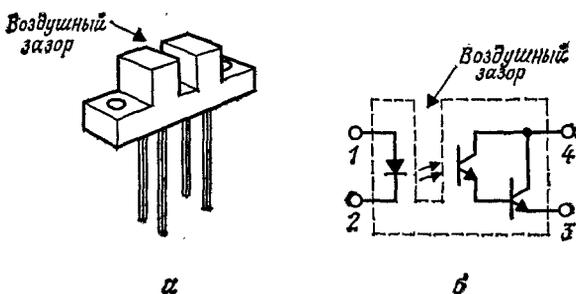


Рис. 10.85. Типичный корпус с воздушным световодом (разветвленный оптический предельный коммутатор); внешний вид (а); электрическая схема (б).

управления отраженных от нагрузки сигналов, вызванных выбросами, обусловленными переходными процессами или шумами.

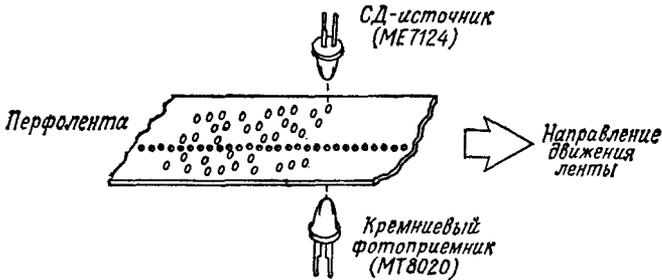


Рис. 10.86. Пример оптрона, изготовленного из излучателя и фотоприемника в отдельных корпусах и предназначенного для оптического считывания информации с перфолент и перфокарт.

При использовании вместо электромеханических компонентов, например, реле или предельных выключателей оптроны устраняют дребезг контактов, повышают быстродействие, дают значительно большую надежность и не требуют механической регулировки.

#### 10.4в. Параметры оптронов

**Выходная мощность, энергетическая сила излучения и чувствительность по фототоку (для источников и приемников, встроенных в отдельные корпуса).** Лучистый поток или выходная мощность излучения  $R_{OP}$ , измеряемые в ваттах, используются для задания выхода инфракрасных светодиодов. В справочных листах они обычно определяются как общий поток, излучаемый при определенной длине волны. Для измерения выхода инфракрасного излучения светодиода также используется энергетическая сила излучения, измеряемая в ваттах на стерадиан (Вт/ср) и определяемая как значение потока в элементарном телесном угле.

Для кремниевых транзисторов параметр *чувствительность по фототоку*  $S_{ceo}$  определяет ток, создаваемый при облучении приемника. Чувствительность по фототоку  $S_{ceo}$  задается как ток, приходящийся на световой поток на единицу площади. В справочных листах его общепринятая размерность  $\text{мкА/мВт} \cdot \text{см}^2$  (облучаемой поверхности). Источником света обычно является инфракрасный излучатель с установленной длиной волны максимума излучения или вольфрамовая нить накала с определенной цветовой температурой.

**Темновой ток** [ $I_{ceo}$  или  $I_{ceo}$  (DARK)]. Этот параметр определяется как выходной ток, протекающий в отсутствие света

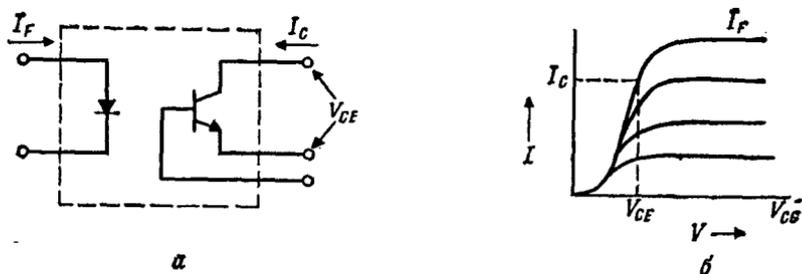


Рис. 10.87. Коэффициент передачи тока: схема измерений (а); характеристики (б).

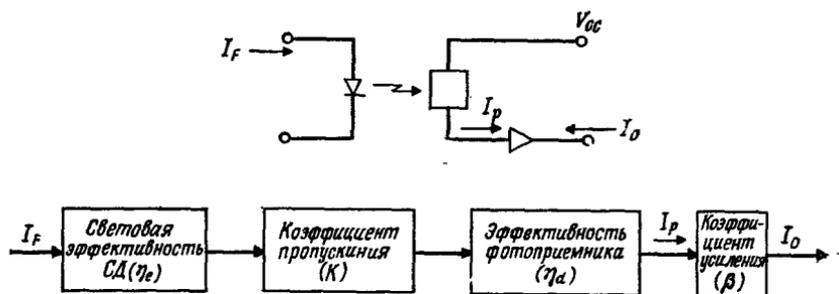


Рис. 10.88. К определению коэффициента передачи тока.

$I_D = \eta_e K \eta_d \beta I_F$ ; коэффициент передачи тока  $= \text{CTR} = (I_D / I_F) \cdot 100\%$ ; эффективность СД зависит от  $I_F$ , температуры и времени эксплуатации; эффективность фотоприемника зависит от темнового тока, температуры, площади фотоприемной поверхности и напряжения смещения; коэффициент усиления зависит от напряжения смещения и температуры.

от источника излучения. Для оптронов с внутренним каналом передачи света он представляет собой выходной ток фотоприемника в отсутствие входного тока через СД-излучатель. Этот ток, называемый в некоторых справочных листах током утечки, возникает из-за внутренних носителей заряда и должен учитываться при проектировании схем для наихудших условий. В применениях оптронов с внешним каналом передачи света (т. е. в отражательных фотоприемниках или разветвленных оптических предельных коммутаторах) при анализе схемы для наихудших условий необходимо измерять выходной ток фотоприемника в реальных условиях освещенности окружающей среды при выключенном СД-источнике. Этот ток должен быть настолько мал, чтобы схема находилась в выключенном состоянии.

**Коэффициент передачи тока.** Отношение выходного тока оптрона ко входному току светодиода называется коэффициентом передачи тока CTR (обычно выражается в процентах).

В справочных листах СТР дается при определенных входных токах  $I_F$  и известных условиях на выходе схемы (например, при заданном напряжении  $V_{CE}$ ): На рис. 10.87 в качестве примера приведены типичные кривые из справочных листов, а на рис. 10.88 дано более детальное объяснение этого параметра.

**Напряжение и сопротивление изоляции.** Эти параметры служат номиналами, характеризующими электрическую изоляцию между входом и выходом оптрона. Напряжение изоляции  $V_{изол}$  задается как напряжение, приложение которого между закороченными входными выводами светодиода и закороченными выходными выводами никогда не вызывает разрушения прибора или протекания тока, превышающего некоторое

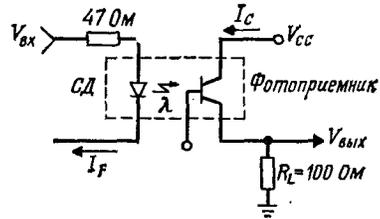


Рис. 10.89. Испытательная схема.

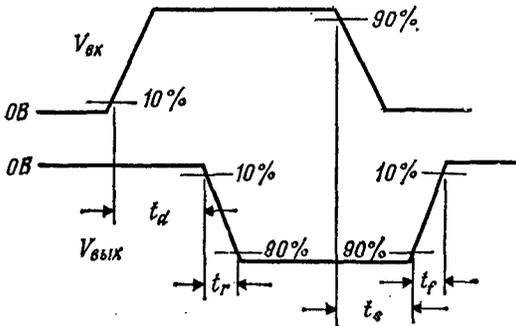


Рис. 10.90. Формы сигналов на входе и на выходе.

номинальное значение, определенное для данных условий испытаний. В некоторых справочных листах задаются два различных номинала  $V_{изол}$ : импульсное напряжение изоляции с очень малым временем воздействия (например, 1 с) и стационарное напряжение изоляции с большим временем воздействия (обычно 1 мин). В справочные данные может также входить такой параметр, как сопротивление изоляции, выраженное в омах и измеряемое при меньших  $V_{изол}$  (например, 500 В).

**Времена переключения и задержки отклика.** Эти параметры описывают динамику реакции оптрона, возникающей на выходе фотоприемника при пропускании импульсного тока через входной светодиод. В справочных данных помимо условий измерения этих параметров дается также форма входного сигнала и

приводится схема испытаний. На рис. 10.89 дана испытательная схема для типичного оптрона 4N35, а на рис. 10.90 — формы сигналов, для которых определяются следующие четыре параметра: время задержки ( $t_d$ ), время нарастания ( $t_r$ ), время накопления ( $t_s$ ) и время спада  $t_f$ . В некоторых справочных листах сумма  $t_d$  и  $t_s$  обозначается как  $t_{on}$ , а сумма  $t_s$  и  $t_f$  — как  $t_{off}$ .

#### 10.4г. СХЕМНЫЕ ПРИМЕНЕНИЯ

**Сопряжение логических схем с помощью оптронов 6N138 и 6N139.** На рис. 10.91 и 10.92 показаны инвертирующие и неинвертирующие оптронные схемы для взаимного сопряжения логических схем при гальванической развязке. В этих схемах значения напряжений электропитания и тип логических формирователей (КМОП или биполярных) на входной и выходной сторонах схемы могут отличаться.

Сопротивления  $R_F$  в инвертирующей схеме рассчитываются по формуле

$$R_F = (V_{OH_1} - V_F) / I_F, \quad (10.17)$$

а для неинвертирующей схемы — по формуле

$$R_F = (V_{DD_1} - V_F - V_{OL_1}) / I_F, \quad (10.18)$$

где  $V_{DD_1}$  — напряжение питания входа схемы,  $V_{OH_1}$  и  $V_{OL_1}$  — напряжения логической «1» и «0» на формирователе соответственно,  $V_F$  и  $I_F$  — прямые напряжение и ток светодиода внутри 6N138.

Для обеих схем формула для расчета  $R_L$  имеет вид

$$R_L = (V_{DD_2} - V_{OL_X}) / I_L, \quad (10.19)$$

где  $V_{DD_2}$  — напряжение питания выходной части схемы,  $I_L$  — часть выходного тока, протекающего через  $R_L$ ,  $V_{OL_X}$  — напряжение насыщения выходного транзистора 6N138, когда его коллекторный ток является суммой  $I_L$  и входного тока логической схемы приемника.

В табл. 10.6 приведены расчетные значения  $R_F$  и  $R_L$  для различных комбинаций распространенных типов формирователей и приемников.

**Сопряжение логических схем с помощью оптронов MCL 601 и MCL 611.** На рис. 10.93 показана схема оптрона с так называемым логическим фотоприемником. Фотоны попадают на быстродействующий фотодиод, который подключен к усилителю. После усиления детектированный сигнал запускает триггер Шмидта, который повышает помехоустойчивость схемы благодаря наличию порога и гистерезису. На выходной стороне при-

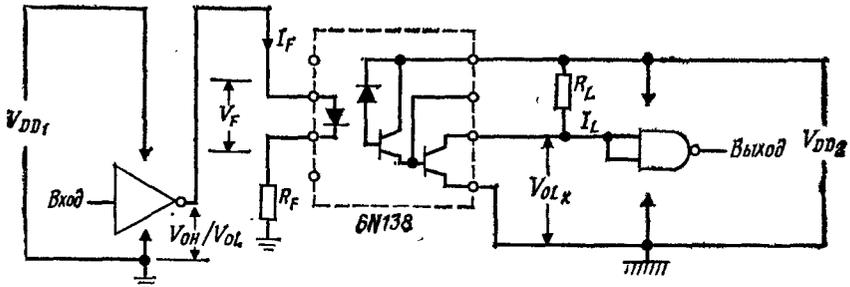


Рис. 10.91. Инвертирующая схема сопряжения логических вентилях.

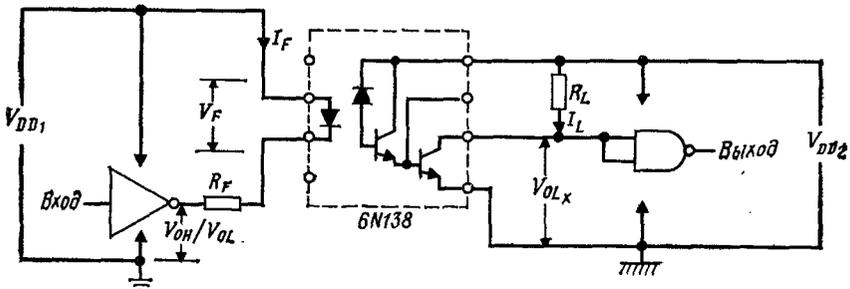


Рис. 10.92. Неинвертирующая схема сопряжения логических вентилях.

Таблица 10.6. Расчетные значения резисторов  $R_F$  и  $R_L$  для СД-формирователей и приемников

Тип логики	Напряжение питания, В	Схемный вариант	$R_F$ , Ом	$R_L$ *, Ом
КМОП	5	Неинвертирующий	2000	1000
		Инвертирующий	510	—
	10	Неинвертирующий	5100	2200
		Инвертирующий	4700	—
74XX	5	Неинвертирующий	2200	750
		Инвертирующий	180	—
74LXX	5	Неинвертирующий	1800	1000
		Инвертирующий	100	—
74SXX	5	Неинвертирующий	2000	1000
		Инвертирующий	360	—
74LSXX 74LSXX	5	Неинвертирующий	2000	560
		Инвертирующий	180	—

\* Сопротивление  $R_L$  одинаково для инвертирующей и неинвертирующей схем.

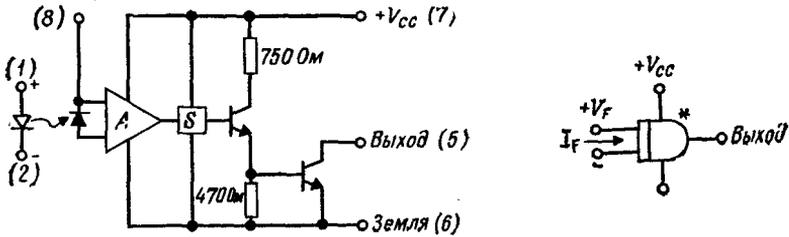


Рис. 10.93. Схема MCL 601 и MCL 611.

Слева даны типичные значения. Справа дано условное обозначение; \* открытый коллектор.

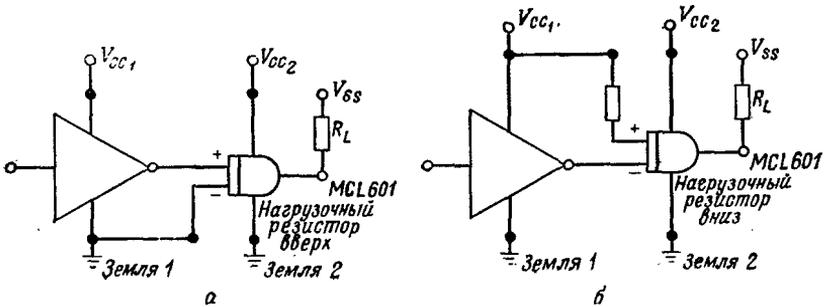


Рис. 10.94. Подключение к формирователям: для логического формирователя «Высокий» (с резистором нагрузки) — логический источник (а); для логического формирователя «Низкий» (с резистором утечки) — логический сток (б).

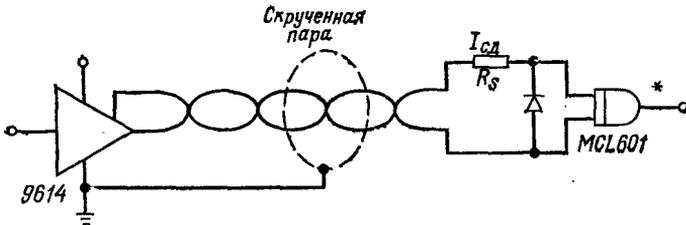


Рис. 10.95. Схема сопряжения через скрученную пару.

$R_S$  выбирается таким образом, чтобы  $I_{сд}$  составляло от 5 до 7 мА; \* открытый коллектор.

емника имеется стандартная схема с открытым коллектором, обеспечивающая возможность нормального стока тока. Наличие дополнительных каскадов приемника является достоинством оптронов типа MCL601 и MCL611 при их применении в качестве линейных приемников в линиях со скрученными проводниками при скоростях передачи информации до 1 МГц.

На рис. 10.94 показаны схемы, в которых входной светодиод оптрона переходит в проводящее состояние либо с помощью

формирователя логического включения (Вкл.) (с подсоединением нагрузочного резистора к высокому потенциалу питания), либо с помощью формирователей логического выключения (Выкл.) (с подсоединением нагрузочного резистора к низкому потенциалу).

В этих схемах входы оптрона не маркируются как Высокий или Низкий, как это делается для входов логических вентилях,

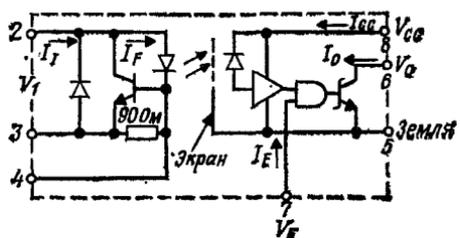


Рис. 10.96. Схема HCPL-2602. (Между выводами 8 и 5 необходимо включить конденсатор емкостью 0,01 мкФ).

вместо этого они обозначаются как Вкл. или Выкл. в соответствии с тем, протекает или не протекает ток через входной светодиод оптрона. Таким образом вход может быть в состоянии Вкл. для логического формирователя Высокий (система с нагрузочным резистором у высокого потенциала — рис. 10.94, а) или же для логического формирователя Низкий (система с нагрузочным резистором у низкого потенциала утечки — рис. 10.94, б — для каскадов с открытым коллектором). Для удобства будет описываться схема с резистором по схеме рис. 10.94 б. В этом случае логический Низкий уровень соответствует включенному состоянию (Вкл.), а логический Высокий уровень — выключенному (Выкл.)

На рис. 10.95 показана схема сопряжения линии с многожильными проводниками. На конце линии параллельно светодиоду должен быть включен диод.

#### Сопряжение логических схем с помощью оптрона HCPL-2602.

На рис. 10.96 показан оптрон, содержащий встроенную согласованную с линией нагрузку. Эта особенность делает оптрон HCPL-2602 удобным для применения в условиях высокого уровня помех, где важное значение имеют нечувствительность к дифференциальным шумам и ослабление синфазного сигнала. Согласованная нагрузка не только обеспечивает подвод тока  $I_F$  к светодиоду, но и фиксирует напряжение линии передачи и стабилизирует ток через светодиод. Входной ток оптрона 5 мА будет обеспечивать работу выходного ТТЛ-вентиля с коэффициентом разветвления 8 при типичном значении времени за-

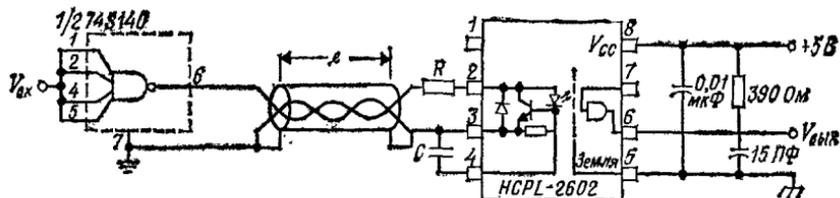


Рис. 10.97. Схема возбуждения с однополярным выходом.

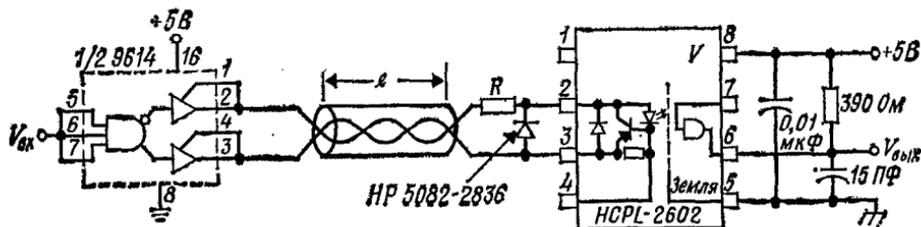


Рис. 10.98. Схема возбуждения с двухполярным выходом.

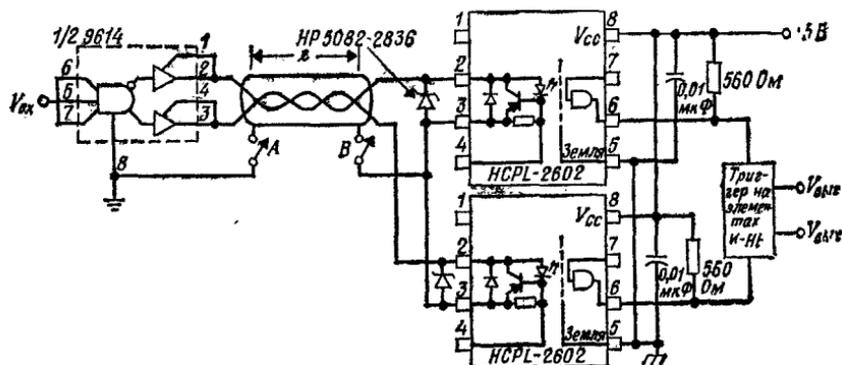


Рис. 10.99. Схема возбуждения с двухполярным входом с расщеплением фазы.

держки распространения сигнала от входа до выхода 45 нс. Сам по себе оптрон способен передавать данные при скорости до 10 Мбит/с, однако реальная скорость может ограничиваться характеристиками линии передачи.

На рис. 10.97—10.99 показаны три варианта схем возбуждения через линии передачи. В последней из них, двухполярной схеме, с изменением полярности использованы два оптрона 2602 и триггер, что позволяет оптимизировать подавление помех и сбалансировать временные задержки. Входной светодиод первого оптрона 2602 проводит при одной полярности возбуждающего сигнала, входной светодиод второго оптрона 2602 — при противоположной полярности.

**Сопряжение линейных схем.** На рис. 10.100 показана схема простого оптрона с симметричным двунаправленным кремниевым фотоприемником. Оптрона этой серии Н11F работают подобно идеально изолированным полевым транзисторам, предназначенным для неискажающего регулирования низкочастотных аналоговых сигналов переменного и постоянного токов. Во

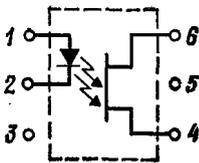


Рис. 10.100. Схема оптрона Н11F с полевым транзистором.

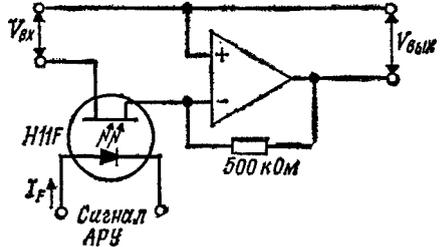


Рис. 10.101. Схема с оптроном в качестве переменного резистора.

включенном состоянии малосигнальное сопротивление на переменном токе не выходных зажимах оптрона ниже 500 Ом при

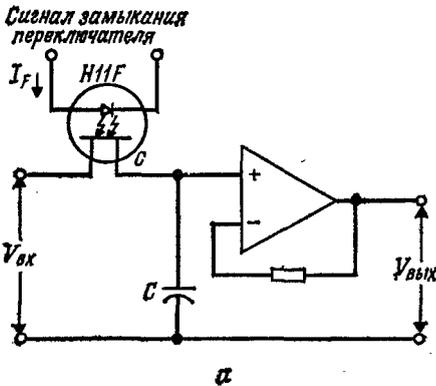


Рис. 10.102. Схема с оптроном в качестве аналогового ключа: электрическая схема (а); формы сигналов (б).

линейности 99 % или лучше. При использовании в качестве аналоговых ключей эти оптрона имеют чрезвычайно низкое напряжение сдвига, способны передавать сигналы с двойной амплитудой 60 В и имеют времена включения и выключения меньше 15 мкс.

На рис. 10.101 показано включение оптрона Н11F в качестве переменного резистора на входе операционного усилителя. Эта схема позволяет получить стабильную регулировку коэффи-

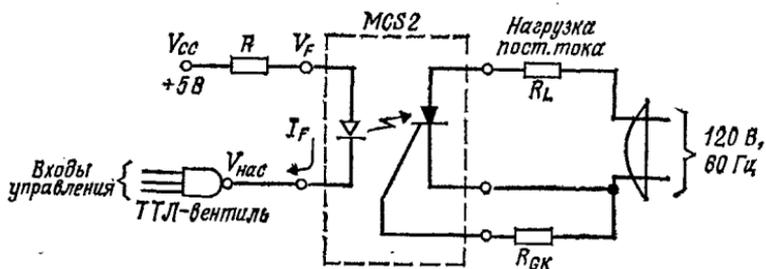


Рис. 10.103. Схема с оптроном для однополупериодного выпрямителя.

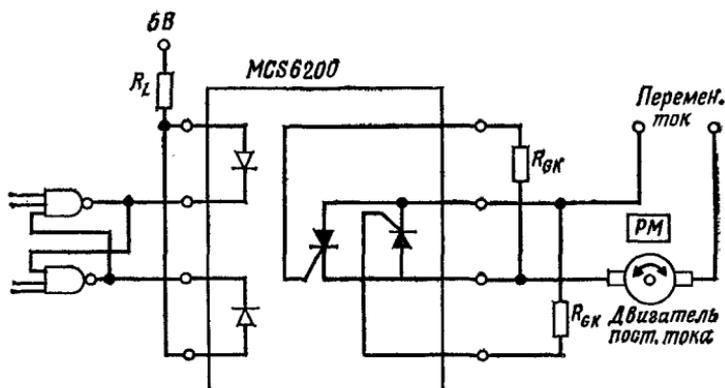


Рис. 10.104. Схема с оптроном для двунаправленного управления двигателем.

циента усиления в пределах 70 дБ при гальванически развязанном сигнале автоматической регулировки усиления, возбуждающем входной светодиод током  $I_F$  в пределах от 0 до 30 мА.

На рис. 10.102 показан оптрон Н11F, используемый в качестве аналогового ключа в схеме выборки и хранения. Выход оптрона замыкается (т. е. переходит в низкое включенное состояние), когда ток  $I_F$  от гальванически развязанной управляющей схемы протекает через светодиод. Точность и диапазон работы этой схемы лучше, чем в схемах на базе обычных полевых транзисторных ключей, так как Н11F не нуждается в инжекции заряда от управляющего сигнала. Для описанной оптронной схемы  $V_{вх}$  может иметь любую полярность с величиной до 30 В.

**Сопряжение логических и мощных схем.** Оптоны с фототристорными приемниками находят широкое применение там, где необходимо переключение мощных цепей переменного тока посредством возбуждаемых цифровыми сигналами управляющих схем.

На рис. 10.103 показана схема однополупериодного выпрямителя, работающего на омическую нагрузку и управляемого

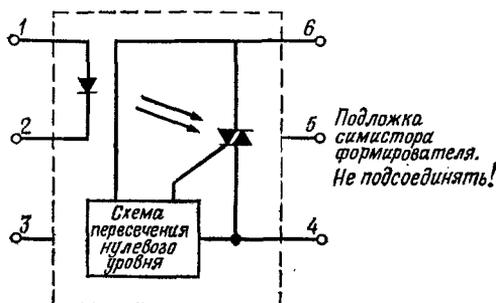


Рис. 10.105. Схема включения оптронов MOS3030 и MOS3031,

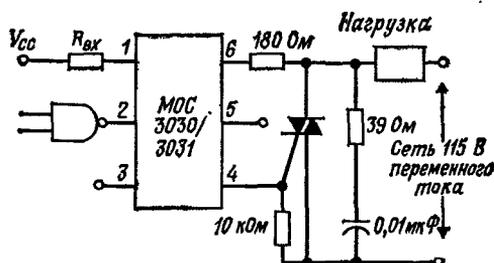


Рис. 10.106. Схема с оптроном для управления внешним симистором.

оптроном типа MCS2, в котором проводимость обеспечивается при подаче на вход светодиода от логического вентиля тока  $I_F$ . Резистор  $R_{ГК}$  повышает помехоустойчивость схемы и ее температурную стабильность при высоких температурах.

На рис. 10.104 показана схема, в которой оптрон MCS6200 использован для двунаправленного управления вращением небольшого двигателя постоянного тока. Следует обратить внимание на то, что в фотоприемнике MCS6200 содержатся два фототиристора, каждый со своим светодиодом. Состояние входного триггера схемы определяет, на какой из входных светодиодов подается ток возбуждения  $I_F$ . Излучение проводящего светодиода будет включать соответствующий фототиристор, чем обеспечивается замыкание токовой цепи двигателя.

На рис. 10.105 показана схема включения оптронов MOS3030 и MOS3031. Их фотоприемник работает как срабатывающий при переходе тока через ноль двунаправленный формирователь симистора. Типичным применением схемы является сопряжение логической и мощной схем для возбуждения внешнего мощного симистора, последовательно соединенного с нагрузкой переменного тока (см. рис. 10.106). В нагрузочную часть схемы дополнительно введены резистор с сопротивлением

39 Ом и конденсатор емкостью 0,01 мкф, что позволяет уменьшить  $dV/dt$  и предотвратить ложные включения симистора. Для некоторых типов симисторов и нагрузок пассивные компоненты не нужны.

**Сопряжение мощных схем с логическими.** Во многих применениях, связанных с управлением, необходимы логические схемы, контролирующие включенное и выключенное состояние сетей переменного тока или других источников переменного тока.

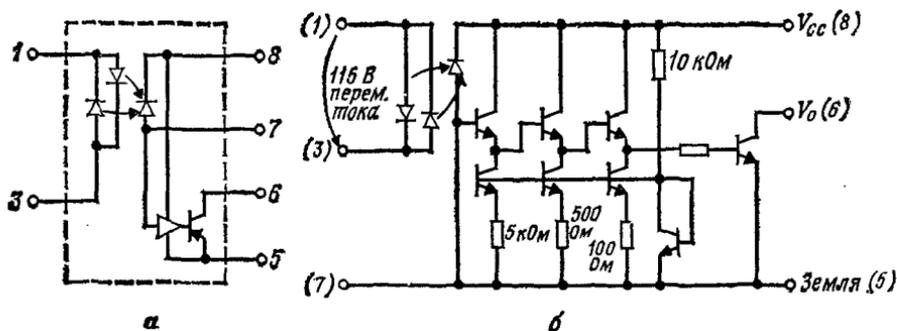


Рис. 10.107. Включение MID400: упрощенная электрическая схема (а); подробная электрическая схема (б). (Не подсоединять выводы 2 и 4!)

На рис. 10.107 показаны упрощенная и подробная схемы с оптроном MID400, позволяющим непосредственно осуществить такое сопряжение. На входе стоят встречно включенные светодиоды, которые через последовательный балластный резистор могут быть подключены к источнику переменного тока. На выходе вывод 8 подсоединяется к  $V_{CC}$  (до 7 В), а выход ТТЛ ИС с открытым коллектором подается на вывод 6. Выходной сигнал логической схемы остается на низком уровне, пока действующее значение входного переменного тока через светодиод превышает 4 мА. Усилитель приемника специально спроектирован таким образом, чтобы его время переключения было велико. Этим предотвращается изменение выходного состояния MID400 в течение времени прохождения через ноль переменного напряжения, которое происходит каждый полупериод входного переменного напряжения. Большое время переключения позволяет сохраняться низкому уровню напряжения на выходе MID400, даже если входной ток через светодиод прекращается на несколько миллисекунд.

На рис. 10.108 показаны некоторые дополнительные элементы, введение которых в схему позволяет осуществить с помощью MID400 регулировку задержки включения или выключения. Формы входных и выходных сигналов в этой схеме иллюстриру-

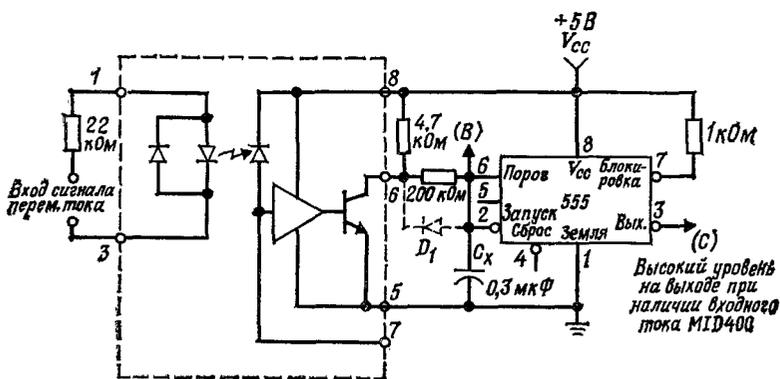


Рис. 10.108. Схема включения MID400 с регулируемой задержкой.

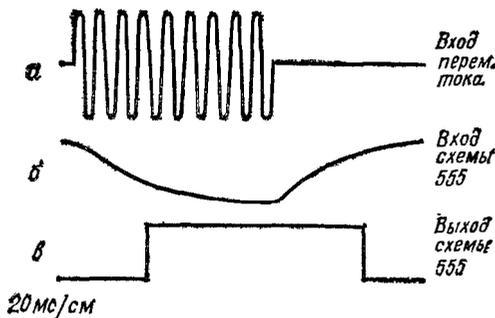


Рис. 10.109. Задержки включения и выключения.

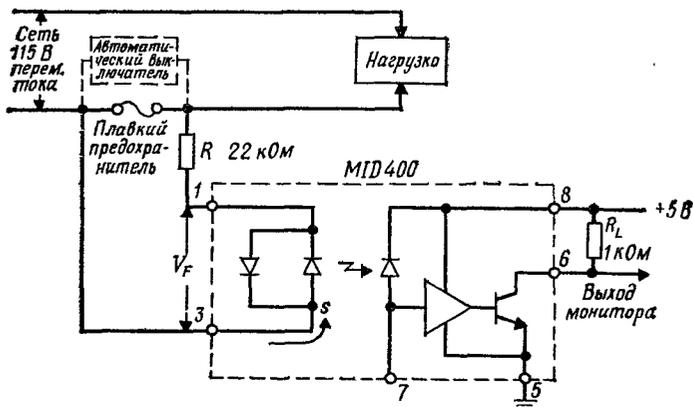


Рис. 10.110. Схема монитора на MID400.

Таблица 10.7. Буквенно-цифровые индикаторы

Начертание	Тип прибора	Цвет свечения	Краткая характеристика	Яркость или сила света (на сегмент)	Применение
	MAN1A	Красный	6,8 мм, общий анод, левая десятичная точка, прямого видения	74 мккд, 10 мА	Измерительные приборы, испытательное оборудование, контрольные и обычные компьютеры
	MAN101A	>	6,8 мм, общий анод, поллярность, переполнение, прямого видения	74 мккд, 10 мА	
	MAN2A	>	8,1 мм, X — Y, 35 диодов, буквенно-цифровой, прямого видения	125 мккд, 10 мА	Бухгалтерские машины, калькуляторы, компьютеры, промышленное управляющее оборудование
	MAN3610A MAN51A MAN71A MAN81A	Оранжевый Зеленый Красный Желтый	7,6 мм, общий анод, правая десятичная точка	510 мккд, 10 мА 125 мккд, 10 мА 125 мккд, 10 мА 320 мккд, 10 мА	Измерительные приборы, испытательное оборудование, компьютеры, часы, радио, автомобильная и связанная аппаратура, калькуляторы
	MAN3640A MAN54A MAN74A MAN84A	Оранжевый Зеленый Красный Желтый	7,6 мм, общий катод, правая десятичная точка	510 мккд, 10 мА 125 мккд, 10 мА 125 мккд, 10 мА 320 мккд, 10 мА	

<p><b>1</b> <b>+1</b></p>	<p>MAN3630A MAN53A MAN73A MAN83A</p>	<p>Оранжевый Зеленый Красный Желтый</p>	<p>7,6 мм, общий анод, полярность и переполнение</p>	<p>510 мккд, 10 мА 125 мккд, 10 мА 125 мккд, 10 мА 320 мккд, 10 мА</p>
<p><b>8.8.</b></p>	<p>MAN6610 MAN6640</p>	<p>Оранжевый &gt;</p>	<p>14 мм, общий анод, правая десятичная точка, два разряда 14 мм, общий катод, правая десятичная точка, два разряда</p>	<p>510 мккд, 10 мА</p>
<p><b>8.8.</b></p>	<p>MAN6710 MAN6740</p>	<p>Красный &gt;</p>	<p>14 мм, общий анод, правая десятичная точка, два разряда 14 мм, общий анод, правая десятичная точка, два разряда</p>	<p>125 мккд, 10 мА</p>
<p><b>+1.8.</b></p>	<p>MAN6630 MAN6650</p>	<p>Оранжевый &gt;</p>	<p>14 мм, общий анод, правая десятичная точка, 1 1/2 разряда 14 мм, общий катод, правая десятичная точка, 1 1/2 разряда</p>	<p>510 мккд, 10 мА</p>
<p><b>+1.8.</b></p>	<p>MAN6730 MAN6750</p>	<p>Красный &gt;</p>	<p>14 мм, общий анод, правая десятичная точка, 1 1/2 разряда 14 мм, общий катод, правая десятичная точка, 1 1/2 разряда</p>	<p>125 мккд, 10 мА</p>

Кассовые терминалы, компьютеры, измерительные приборы, часы, радио, индикаторы телевизионных каналов, испытательное оборудование

Продолжение

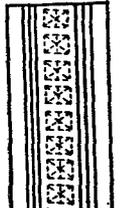
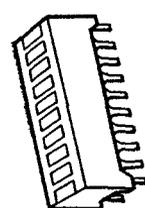
Начертание	Тип прибора	Цвет свечения	Краткая характеристика	Яркость или сила света (на сегмент)	Применение
	MAN6660 MAN6680	Оранжевый »	14 мм, общий анод, правая десятичная точка 14 мм, общий катод, правая десятичная точка	510 мккд, 10 мА	
	MAN6760 MAN6780	Красный »	14 мм, общий анод, правая десятичная точка 14 мм, общий катод, правая десятичная точка	125 мккд, 10 мА	
	MAN8610 MAN8630 MAN8640 MAN8650	Оранжевый » » »	20 мм, общий анод, правая десятичная точка 20 мм, общий анод, правая десятичная точка, ±1 переопределение 20 мм, общий катод, правая десятичная точка 20 мм, общий катод, правая десятичная точка, ±1 переопределение	600 мккд, 10 мА	
	MAN2815	Красный	3,4 мм, общий анод, 14-сегментный буквенно-цифровой, 8 знаков	60 мккд, 2,5 мА (средний ток)	Компактные компьютеры, испытательное оборудование, настольные калькуляторы, связанное оборудование, системы контроля



Таблица 10.9. Различные типы индикаторов

Вид корпуса	Тип прибора	Цвет свечения или линзы, спец. эффект	Ном. сила света, прямой ток	Ном. угол обзора, градус	Макс. мощность, мВт	Макс. постоянный ток, мА	Прямое напряжение, В	Применение
Прямоугольный *) 	MV52124 MV53124 MV57124	Зеленый Желтый Высокоэффективный красный	3,0 мкд, 20 мА 4,0 мкд, 20 мА 4,0 мкд, 20 мА	100	105	35	2,00	Подсвет дисплеев, плавильный индикатор, шкала, кнопки с индикатором, устанавливаются крепящие детали
Шкала 	MV57164	Высокоэффективный красный	1,0 мкд, 10 мА (на сегмент)	Широкий угол	750	300 (30 на сегмент)	2,50	Измерения аналоговых величин, измерители уровня звука, измерительные приборы и аппаратура
Прямоугольный 12,5 мм *) 	MV57173	То же	10 мкд, 20 мА	То же	200	35	2,00	Панельные индикаторы, подсвет надписей, световые столбики

\*) Выпускаются вставляемые.

Таблица 10.10. Оптрониные приборы

Вид корпуса	Тип прибора	Тип выхода	Макс. напряжение эмиттера	Приемник			Мин. ударное напряжение изоляции, В	Ном. ширина полосы или быстродействие	Применение
				Мин. выходное напряжение $V_{вых}$ , В	Ном. значение $h_{FE}$	Макс. значение $V_{CE}$ , нас.			
Транзисторный	МСТ2Е	Транзистор	1,5 В при 20 мА	30	250	0,4 В при 2 мА	20	150 кГц	Гальваническая развязка линий переменного тока и цифровых схем, изоляция логических схем, линейная приемник, каскадный приемник, монитор состояния реле, монитор цепей электропитания. Допущено Ассоциацией пользователей
				30	420 500 280 360	0,4 В при 2 мА	45-90 75-150 125-250 225-400	7 мкс 10 мкс 20 мкс 25 мкс	Коммутация цепей, регулирование силовых цепей, входы цифровых логических схем, входы микросхем, детекторы систем бытовой аппаратуры. Управление бытовой аппаратурой. Допущено Ассоциацией пользователей
				80	170	0,4 В при 2 мА	70-210	7 мкс	Дальняя связь, управление высоковольтной промышленной аппаратурой, фотомироплаты, реле, телефонная аппаратура. Допущено Ассоциацией пользователей
	МСТ275	»	1,5 В при 20 мА	30	90 420	0,4 В при 20 мА	15-60 100 и выше	3,5 мкс 15 мкс	Обработка информации, входные цепи микропроцессоров, цифровые логические схемы. Допущено Ассоциацией пользователей

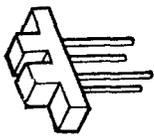


Продолжение

Вид корпуса	Тип прибора	Тип выхода	Макс. напряжение эмиттера	Премник				Ном. ширина полосы или быстродействие	Применение	
				Мин. выходное напряжение ВU <sub>сeo</sub>	Ном. значение $h_{FE}$	Макс. значение V <sub>CE</sub> , нас.	Мин. коэф. передачи тока, %			Мин. ударное напряжение изоляции, В
	4N25	Транзистор	1,5 В при 50 мА	30	250	0,5 В при 2 мА	20	2500	300 кГц	Дешевые приборы для развязки логических схем, дальняя связь, линейные и кабельные приемники. Высокочастотные каналы управления и обратной связи. Допущено Ассоциацией пользователей
	4N35	>	1,5 В при 10 мА	30	100	0,3 В при 5 мА	100	3550	150 кГц	Слаботочные малоомные приборы для управления промышленными процессами, бытовой и контрольно-измерительной аппаратурой, линейные приемники. Высокочастотные каналы обратной связи и управления, схема контроля. Допущено Ассоциацией пользователей
	МСТ6	Транзисторная пара	1,5 В при 20 мА	30	—	0,4 В при 2 мА	20	1500	150 кГц	Гальваническая развязка линий данных, сопряжение телефонных каналов, линейные и кабельные приемники, подвижное оборудование

	МСТА4	Транзистор	1,5 В при 40 мА	30	—	0,5 В при 2 мА	15	1000	300 кГц	Развязка логических цепей, линейные для кабельные присоединки с высокой герметичностью
Дарлингтона	МСА231 МСА255	Транзистор Дарлингтона	1,5 В при 20 мА	30 55	50 000 25 000	1,2 В при 50 мА 1,0 В при 50 мА	200 100	3550	10 кГц	Сильноточные маломощные и быстродействующие приборы для языковых реле, импульсных трансформаторов, микроконтактных систем управления Дальноходов, управление дистанционных, управляющих логических цепей, схемы тревожной сигнализации, сопряжение сетей переменного тока и логических цепей
	4N29 4N32	То же	1,5 В при 50 мА	30	5 000	1,0 В при 2 мА 1,0 В при 2 мА	100 500	2500 2500	30 кГц	Маломощные приборы среднего быстродействия для развязки данных, преобразования логических сигналов, линейных и кабельных приемников цепей контроля или механических цепей управления с обратной связью
	6N138 (MCC670)  6N139 (MCC671)	Разветвленная схема Дарлингтона	-1,7 В при 1,6 мА	7  18	—  —	0,4 В при $I_f = 1,6$ мА $I_0 = 4,8$ мА $V_{cc} = 4,5$ В 0,4 В при $I_f = 5$ мА $I_0 = 15$ мА $V_{cc} = 4,5$ В	300  400	3000	1 рНЛ 10 мкс 1 рНЛ 35 мкс 1 рНЛ 1 мкс 1 рНЛ 7 мкс	Сопряжение логических КМОП ИС, приемник телефонных звонков, инко-омный входной ТТЛ интерфейс, развязка словых цепей. Допущено Ассоциацией пользователей

Вид корпуса	Тип прибора	Тип выхода	Макс. напряжение эмиттера	Приемник				Запасное напряжение, В	Мин. напряжение изоляции, В	Применение
				Макс. значение $V_{GT}$ , В	Макс. напряжение включения	Макс. ток удержания, мА	Макс. значение $I_{GT}$ , мА			
	MCS2400	Трннстор	1,5 В при 20 мА	1	1,3 В при 100 мА	0,5	14	400	3550	Изоляция маломощных ИС от цепей переменного тока, функции реле, фиксаторы для цепей постоянного тока, домашняя бытовая аппаратура, управляющие логические схемы для бытовой и промышленной аппаратуры
	MCS6201	Синнстор	1,5 В при 20 мА	1	1,3 В при 100 мА	2	14	200	2500	Управление словыми цепями переменного тока, запуск синнсторов, управление двигателями переменного тока, управление полярностью электропитания, управление электропитанием аппаратурой, сопряжение логических схем
Вид корпуса	Тип прибора	Тип выхода	Макс. напряжение	Приемник				Мин. напряжение для одиночных импульсов, В	Мин. рабочая частота, МГц	Применение
				Ном. значение $\Delta I_f$ , мА	Макс. значение $I_{OH}$ , мкА	Макс. значение $V_{OL}$	Ном. значение $I_{CC}$ , мА			
	MCL601	Логический вентиль с открытым коллектором	1,5 В при 20 мА	1	200	0,4 В при 16 мА	20	2000	0,1	Изоляция цифровых логических схем, детектирование постоянных напряжений, формирование импульсов, сдвиг уровня, преобразование логических уровней
	MCL611			5					1,0	

Вид корпуса	Тип прибора	Тип выхода	Макс. амплитудное напряжение	Приемник			Мин. напряжение для однопольных импульсов, В	Ном. времени переключения, мкс	Применение	
				Мин. действующее значение входного тока включения, мА	Макс. действующее значение входного тока включения, мА	Макс. значение $V_{OL}$ , В				Макс. значение $I_{OH}$ , мкА
Монитор сети переменного тока 	MID400	Логический вентилятор с открытым коллектором	1,5 В при 30 мА	4,0 мА	0,15 мА	0,4	100	3550	1,0	Контроль низкого уровня линии переменного тока, интерфейс типа «замкнутая петля» для связи электро-механических элементов с микропроцессорам, изолированный ключ временной задержки
Вид корпуса	Тип прибора	Тип выхода	Макс. амплитудное напряжение	Приемник			Мин. значение $V_{CE0}$ , В	Мин. коэффициент пересечения тока, %	Применение	
				Мин. действующее значение	Ном. темновой ток	Макс. значение $V_{CE}$ , нас				
Датчики 	MCT8	Разветвленный предельный выключатель, транзистор	1,5 В при 20 мА	30	5 мА при 10 В	0,4 В при 50 мкА	1	150	Перфористыватель, датчик маркера, детектор конца проточки бумажной или магнитной ленты, оборудование для металлообработки, измеренная длина, детектор кодирующего диска, граничный детектор, управление текстовым оборудованием, расходом жидкости, скоростью, детектор уровня, детектор обрыва стробоскопические приборы	
	MCA8	Разветвленный предельный выключатель, схема Дарлингтона								5 мА при 5 В
Датчики 	MCA7	Отражательный приемник, схема Дарлингтона	1,5 В при 20 мА	30	5 мА при 5 В	-	0,1	0,8	Опознавание объектов, детектор конца протяжки, измеренная длина, промышленное технологическое оборудование	

Продолжение

Вид корпуса	Тип прибора	Ном. звуковая мощность	+Ном. энергетическая освещенность или сила света по оси	Максимальное прямое напряжение	Максимальный постоянный ток, мА	Максимальная мощность, мВт	Ном. задержка включения/выключения, мс	Применение
Излучатели 	ME61	550 мкВт	250 мВт/см <sup>2</sup>	1,5 В при 50 мА	50	75	10	Считыватели перфокарт, тревожные и секторные системы, индикаторы уровня, детектор конца перетяжки
	ME7024	1,0 мВт	81,2 мВт/ср	1,5 В при 20 мА	100	150	100	
		ME7124	3,0 мВт	243,6 мВт/ср	1,8 В при 50 мА	100	150	
		ME7161	3,0 мВт	--	1,8 В при 50 мА	50	75	
Вид корпуса 		Тип прибора	Ном. чувствительность, мкА/мВт·см <sup>2</sup>	Макс. значение V <sub>CE</sub> , нас	Максимальный постоянный ток, мА	Мин. значение V <sub>У</sub> сео <sub>в</sub> , В	Ном. ток, мА	Полоса пропускания, кГц
	MT8020	350	0,2 В при 1,6 мА	40	30	1,5	300	

ются рис. 10.109. Добавление ИС555 повышает выходную нагрузочную способность схемы.

Одной из простых, но важных областей применения MID400 является контроль состояния плавких предохранителей или автоматических выключателей в силовых цепях переменного тока (см. рис. 10.110). В схеме на этом рисунке выход MID400 остается выключенным (высокий уровень) до тех пор, пока плавкий предохранитель остается неповрежденным или выключатель замкнутым. Когда предохранитель перегорает или выключатель размыкается, выход переходит в состояние низкого уровня. Для реализации этого необходимо подать на выход 8 MID400 напряжение питания  $+5$  В, в противном случае показания монитора могут быть не верны.

## 10.5. ТАБЛИЦЫ ВЫБОРА ПРИБОРОВ

Приведенные на с. 264—274 таблицы содержат справочные данные буквенно-цифровых индикаторов, светодиодов, других типов индикаторов и оптронов.

### ЛИТЕРАТУРА

1. Bylander E. G., *Electronic Displays*, McGraw-Hill, New York, 1979.
2. Chappell A. (ed.), *Optoelectronics: Theory and Practice*, McGraw-Hill, New York, 1978.
3. Gage S. et al., *Optoelectronics Applications Manual*, McGraw-Hill, New York, 1977.
4. Kaufman J. E. (ed.), *IES Handbook*, Illumination Engineering Society, New York, 1972.
5. Meister D. et al., *Guide to Human Engineering Design for Visual Displays*. Produced for the US Navy by the Bunker-Ramo Corporation, Canoga Park, Calif., August 1969.

# ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА НА БОЛЬШИХ ИНТЕГРАЛЬНЫХ СХЕМАХ

*Б. Кейтон*<sup>1)</sup>

### 11.1. НЕОБХОДИМОСТЬ В ПЕРИФЕРИЙНЫХ УСТРОЙСТВАХ НА БОЛЬШИХ ИНТЕГРАЛЬНЫХ СХЕМАХ

Микропроцессорная революция ознаменовала коренное изменение в направлении проектирования систем. Так, вместо затрат сотен и тысяч корпусов микросхем имеющих между собой жесткие связи, при разработке систем можно использовать микропроцессор и соответствующее программное обеспечение.

Причин успеха этой революции было много, но все они сводятся к двум ключевым моментам: появилась возможность резкого уменьшения числа компонентов и возможность легко, по крайней мере теоретически, вносить изменения путем изменения программного обеспечения.

Далее показано, что с помощью микропроцессора и очень небольшого числа внешних логических микросхем можно управлять его же периферийными устройствами. Эти устройства включают в себя: клавиатуры, электронно-лучевые трубки (ЭЛТ), дисплеи, диски, принтеры (печатающие устройства), устройства последовательного ввода/вывода; устройства параллельного ввода/вывода, лентопротяжные механизмы.

Для того чтобы с помощью микропроцессора осуществлять управление всеми этими периферийными устройствами, необходимо организовать запрос, и при этом должно оставаться время для выполнения микропроцессором основных его программ. Вторым соображением в отношении управления микропроцессором периферийными устройствами является то, настолько ли легко могут быть внесены изменения в систему, как это кажется. Система может быть реализована как программным, так и аппаратным образом.

---

<sup>1)</sup> Brian Cayton, Marketing Manager, Standard Microsystems Corp., Hauppauge, N. Y.

И наконец, многие из требуемых функций управления не могут быть выполнены никакими типами микропроцессоров, за исключением быстродействующих разрядно-секционных микропроцессоров. Вообще говоря, применение таких микропроцессоров в качестве контроллеров экономически невыгодно даже в сравнении с реализацией контроллеров на интегральных схемах средней и малой степени интеграции. Многие современные контроллеры на больших интегральных схемах, например такие, как универсальный асинхронный приемопередатчик, в архитектурном отношении представляют собой совокупность стандартных микросхем малой и средней степени интеграции, которые созданы одновременно и даже раньше микропроцессора.

Поэтому микропроцессорную революцию в отношении периферийных устройств следует рассматривать не как революцию, а лишь как эволюцию. Эта эволюция заключается в изменении роли микропроцессора — от роли выполнения задач по управлению к роли контроля за их выполнением.

Собственно контроллеры периферийных устройств могут быть программируемы и иметь более высокие быстродействия и более сложную структуру по сравнению с микропроцессором.

### 11.1а. Список терминов

Ниже приведены термины, относящиеся к данной главе.

*Аналоговые данные:* представление информации в виде электрической величины, при котором данные соответствуют точному значению действительной информации.

*ASCII:* сокращенное название американского стандартного кода для информационного обмена. ASCII представляет собой цифровой код, принятый в качестве стандартного кода для облегчения обмена данными между оборудованием обработки данных и аппаратурой передачи данных различного типа.

*Асинхронная передача данных:* наиболее распространенный вид двустороннего обмена данными между ЭВМ и удаленным терминалом. Асинхронная передача данных — метод передачи данных, при котором согласование во времени местоположения знаков при подключении линий связи не является критичным параметром. Каждому передаваемому знаку предшествует стартовый бит, а после знака передается стоповый бит, благодаря чему допускается изменение интервала между знаками.

*Атрибуты:* применительно к видеодисплеям это те специальные изменения, которые позволяют словам или знакам быть выделенными или устанавливаться отдельно. Некоторые распространенные атрибуты включают в себя мерцание, подчеркивание, уменьшение яркости и негативное изображение.

*БИС:* большая степень интеграции. Понятие БИС обычно используется применительно к интегральным микросхемам,

содержащим в одном кристалле свыше 100 эквивалентных логических элементов.

**Бит:** сокращение от двоичной цифры (binary bit); бит — основной элемент данных ЭВМ и цифровой связи, может иметь значение нуль или единица.

**Бод:** единица скорости передачи сигналов при передаче данных; равен числу состояний сигнала в секунду и используется в качестве единицы измерения последовательного потока данных. При двоичной передаче скорость передачи сигналов равна числу передаваемых бит в секунду.

**Гибкий диск:** тип памяти ЭВМ, в котором данные хранятся на гибких пластиковых дисках с покрытием из магнитного материала.

**Графические устройства:** термин, применяемый к дисплеям с ЭЛТ для описания физического представления информации терминальной ЭВМ в виде карт или графиков.

**Двоичная синхронная система связи (BISYNC):** «двоичная синхронная система связи» представляет собой один из методов синхронной передачи данных, при котором для синхронизации приемника с передатчиком используется ряд специальных управляющих знаков.

**Знакогенератор:** используемый в большинстве типов дисплеев и матричных принтеров, знакогенератор (ПЗУ) преобразует двоичные данные, представляющие собой адрес знака, в физическую форму знака.

**Килобит:** тысяча битов.

**Клавиатурный шифратор:** интегральная схема, преобразующая замыкания механического ключа в цифровые коды.

**Кремниевый затвор:** разновидность МОП-технологии, при которой «затвор» или управляющий элемент транзистора образуется при помощи высоколегированного поликристаллического кремния. Технология изготовления кремниевых затворов дает пользователю то преимущество, что электроды затвора обычно являются самосовместимыми с электродами истока и стока, благодаря чему уменьшаются паразитные емкости и улучшается быстродействие схемы.

**Микропроцессор:** кристалл, который имеет все элементы управления ЭВМ. Добавление элементов памяти для хранения программ превращает микропроцессор в микроЭВМ, буквально в однокристалльную ЭВМ. Ручные калькуляторы сконструированы на основе упрощенных вариантов таких микроЭВМ.

**МИС:** малая степень интеграции. Понятие МИС обычно используется применительно к интегральным схемам, содержащим в одном кристалле менее 10 эквивалентных логических элементов,

**МОП:** происходит от слов металл — окисел — полупроводник; полупроводниковая технология производства интегральных схем, в которой в качестве изолятора между управляющим элементом из металла — затвором и полупроводниковой подложкой используется тонкий слой окисла. МОП-технология позволяет относительно дешево обрабатывать чрезвычайно насыщенные транзисторные матрицы, что делает экономически выгодной реализацию кристаллов калькуляторов, микропроцессоров, ОЗУ, ПЗУ и УАПП.

***n*-МОП:** транзистор с каналом *n*-типа. Ток в таких транзисторах вызывается движением электронов, имеющих отрицательный заряд. *n*-МОП-технология позволяет изготавливать интегральные микросхемы, имеющие высокую плотность, хорошие характеристики и низкую стоимость.

***p*-МОП — МОП-транзистор с каналом *p*-типа:** ток в этих транзисторах вызывается движением дырок, имеющих положительные заряды. *p*-МОП-технология — наиболее старый вид МОП-технологии и для новых разработок используется редко.

**Мультиплексирование:** метод образования двух и более каналов на одной линии связи.

**ОЗУ:** оперативное запоминающее устройство; обычно ОЗУ используется для хранения временных или изменяемых данных в системах ЭВМ или микроЭВМ. Данные могут быть записаны в ОЗУ, а затем и считаны. Обычно при отключении питания информация в ОЗУ теряется.

**ПЗУ:** постоянное запоминающее устройство; обычно используется для хранения программ и фиксированных данных. В отличие от ОЗУ при отключении питания информация в ПЗУ сохраняется. ПЗУ программируются при изготовлении и в отличие от стираемых ППЗУ не могут быть запрограммированы пользователем.

**Передача данных:** очень широкое понятие, относящееся к передаче цифровых данных из одного пункта в другой.

**Периферийные устройства:** общий термин, обозначающий разного рода электронное оборудование, которое работает в соединении или в сочетании с ЭВМ, но не является ее частью. Обычно периферийные устройства отображают данные ЭВМ, хранят данные из ЭВМ или по команде возвращают данные в ЭВМ, подготавливают данные для восприятия их человеком или извлекают данные из источника и преобразуют их в вид, пригодный для обработки в ЭВМ.

**ППЗУ:** программируемое постоянное запоминающее устройство; представляет собой программируемое неизменяемое запоминающее устройство. Будучи однажды запрограммированными, они помнят информацию без подачи питания. В отличие

от ПЗУ, в которых информация заносится при изготовлении, ППЗУ могут быть запрограммированы пользователем.

**СБИС:** сверхвысокая степень интеграции. Относительно новый термин, используется для характеристики более высокой плотности интегральной схемы, чем БИС. Понятие СБИС обычно применяется по отношению к интегральным схемам, содержащим в одном кристалле 1000 и более эквивалентных логических элементов.

**Сдвиговый регистр:** элемент памяти ЭВМ последовательного типа, в котором данные сдвигаются в кристалле (или устройстве) от входа к выходу.

**Синхронная передача данных:** метод передачи последовательных двоичных данных между системами ЭВМ или между системой ЭВМ и периферийным устройством; двоичные данные передаются с фиксированной скоростью и передатчик, и приемник работают синхронно. С целью синхронизации в начале каждого сообщения или блока передаются синхронизирующие знаки.

**SDLC:** синхронная система управления линиями передачи данных. Определяет порядок пользования линиями связи, связанный с сетевой архитектурой систем (SNA) фирмы IBM, которая представляет ряд преимуществ пользователям сетей передачи данных. SDLC — самый современный порядок пользования линиями связи фирмы IBM, определяющий порядок инициации, управления, контроля и окончания информационного обмена или окончания пользования линиями связи. Он разработан для режима полного дуплекса при одновременных передаче и приеме данных.

**СИС:** средняя степень интеграции. Понятие СИС обычно используется применительно к интегральным схемам, содержащим в одном кристалле от 10 до 100 эквивалентных логических элементов.

**Тактовый генератор:** интегральная схема большой степени интеграции, применяемая для получения тактовых частот для передатчика и приемника устройств передачи данных.

**УАПП:** универсальный асинхронный приемопередатчик. Для асинхронной передачи данных используется БИС.

**УСАПП:** универсальный синхронно-асинхронный приемопередатчик. Для асинхронной или синхронной передачи данных используется БИС.

**УСПП:** универсальный синхронный приемопередатчик. Для синхронной передачи данных используется БИС.

**Цифровые данные:** электрическое представление информации, в соответствии с которым информация записана в виде потока двоичных элементов или битов. Во всех современных ЭВМ используются цифровые данные. Кроме того, для повышения

эффективности связи в телефонных сетях все чаще применяется преобразование аналоговой речевой информации в цифровую.

**Шина:** путь, по которому цифровая информация передается от любого из нескольких источников к любому из нескольких потребителей. Источники и потребители могут быть как внутри ЭВМ, так и вне ее.

**ЭЛТ:** сокращенное название электронно-лучевой трубки; ЭЛТ — кинескопы, используемые в телевидении и терминалах ЭВМ.

**CRC:** контроль цикловой избыточности — метод проверки последовательно передаваемых данных по каналам передачи данных для выявления ошибок. Он включает в себя математическую обработку данных, заключающуюся в делении данных на полином специального вида. Два вида полиномов являются полиномы CRC-16 и CRC-МККТТ.

**VDAC:** контроллер ЭЛТ видеодисплея. Выпускаемая фирмой Standard Microsystem БИС, которая реализует знакогенератор, графическую схемотехнику и схемотехнику для ЭЛТ дисплея на одном кристалле.

**VTAC:** контроллер и таймер. Выпускаемая фирмой Standard Microsystem БИС, которая на одном кристалле вырабатывает все необходимые синхронизирующие и управляющие сигналы для ЭЛТ дисплея.

## 11.2. СХЕМЫ ДЛЯ ПЕРЕДАЧИ ДАННЫХ

Передача данных — очень широкое понятие, обозначающее передачу (обычно с помощью электронной аппаратуры) данных из одного пункта в другой. Этим термином охватываются все элементы, связанные с передачей данных. К ним относятся каналы, модемы, последовательные стыки, связанные процессоры, конфигурация канала передачи данных, информационные коды, протоколы.

Для того чтобы две или более станций могли согласованно обмениваться данными между собой, необходимо установить ряд правил, которым должны следовать обе станции. Эти правила, или протоколы, определяют электрические, физические и функциональные характеристики линий связи. Для упорядочения различных наборов протоколов, разработанных различными комитетами по стандартизации, установлена иерархия уровней.

Первый уровень определяет физическое, электрическое и функциональное взаимодействия для установления физической линии связи между оконечным оборудованием. Примером первого уровня могут служить стандарты RS-232C и RS449.

Второй уровень относится к управлению каналами передачи данных, как, например, BISYNC (фирма IBM), SDLC (фирма IBM), DDCMP (фирма DEC), ADCCP (ANSI — Американский институт национальных стандартов). Основные характеристики этих протоколов управления линией связи представлены в табл. 11.1. Важно заметить, что эти сигналы управления относятся к одному каналу передачи данных.

Таблица 11.1. Характеристики протоколов синхронной передачи данных

Характеристики	Протокол				
	DDCMP	BISYNC	SDLC	ADCCP	HDLC
Синхронный/асинхронный	Да	Нет	Нет	Нет	Нет
Дуплекс	»	»	Да	Да	Да
Полудуплекс	»	Да	»	»	»
Прозрачность данных	По счету	По стаффингу символа	По стаффингу бита	По стаффингу бита	По стаффингу бита
Обнаружение ошибки	CRC-16	CRC-16	CRC-МККТТ	CRC-МККТТ	CRC-МККТТ
Вычисление CRC	Текст и заголовок	Только текст	Текст и заголовок	Текст и заголовок	Текст и заголовок
Двухточечная связь	Да	Да	Да	Да	Да
Многоточечная связь	»	»	»	»	»

Третий уровень устанавливает контроль прохождения или формат и процедуры управления соединениями в сети. Они включают в себя прокладку маршрута и контроль нагрузки. Примером третьего уровня может служить протокол пакетной коммутации, приведенный в рекомендации X.25 (МККТТ).

Четвертый уровень относится к управлению системой. Его примером служат протокол DECNET (фирма DEC) и SNA (при сетевой архитектуре системы фирмы IBM).

Пятый уровень и выше точно не определены. Одной из комиссий ANSI принята пятиуровневая иерархия, пятый уровень которой предназначен для контроля. В других комиссиях ANSI принята шестиуровневая иерархия. Международной организацией по стандартизации (ISO) установлен семиуровневый протокол.

Цель настоящего раздела состоит в том, чтобы раскрыть те функции, которые непосредственно связаны с периферийными устройствами на БИС и относятся по существу к первому и второму уровню.

Наиболее распространенным режимом передачи данных является асинхронный. Этот режим характеризуется тем, что перед

каждым словом, имеющим обычно длину от 5 до 8 информационных битов, передается стартовый бит или «пауза», определяемый как логический ноль, а после информационных битов — один или несколько стоповых битов, или «посылка», определяемых как логические единицы. Между словами постоянно передаются линейные посылки (т. е. стоповые биты). Вследствие того что каждый индивидуальный символ ограничен этими стартовым и стоповым битами, приемник синхронизируется заново при появлении каждого символа, благодаря чему



Рис. 11.1. Формат данных при асинхронной передаче.

допускаются неодинаковые интервалы между символами. Формат данных символа представлен на рис. 11.1. Данные начинаются передаваться с младшего значащего разряда (МЗР) и завершаются передачей старшего значащего разряда (СЗР). После передачи последнего информационного бита может передаваться бит четности, который выбирается четным или нечетным.

Длина слова данных, четность и минимальное число стоповых битов, допускаемых между словами (один, полтора или два), меняются от системы к системе в широких пределах. Поэтому устройство связи для сопряжения микропроцессора с асинхронным каналом передачи данных должно быть программируемым.

### 11.2а. Универсальный асинхронный приемопередатчик (УАПП)

Одним из первых и в настоящее время наиболее распространенным асинхронным приемопередающим устройством является универсальный асинхронный приемопередатчик (УАПП). В устройстве имеются отдельные приемник и передатчик, причем каждый из них имеет свою собственную независимую шину данных, последовательный порт и синхронизацию. Управляющие логические схемы, которые устанавливают число битов данных, четный или нечетный характер, контроль четности (или его наличие), распределяются между приемником и передатчиком. Такая архитектура позволяет осуществлять работу в дуплексном режиме при различных скоростях передачи. Логические схемы, управляющие числом стоповых битов, воздействует только на передатчик. Это объясняется тем, что приемник ищет только один стоповый бит. Именно в передатчике должно быть

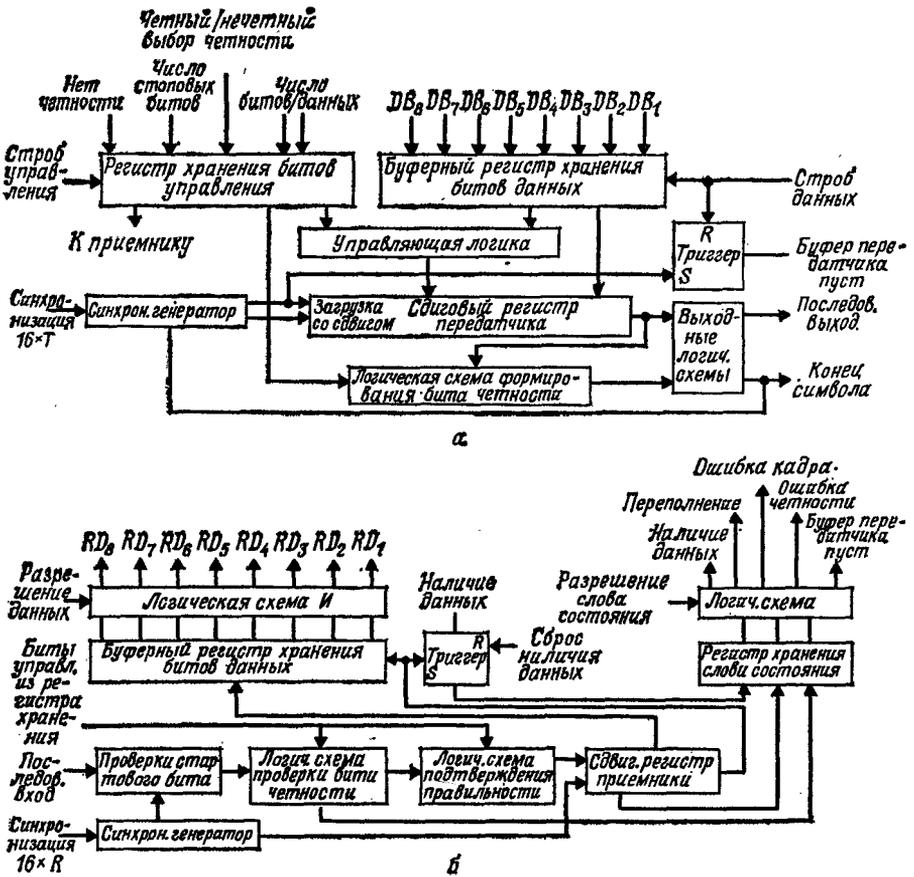


Рис. 11.2. Блок-схема УАПП: блок-схема передатчика УАПП (а), блок-схема приемника УАПП (б).

известно то минимальное число стоповых битов, которое должно быть введено.

Блок-схема передатчика представлена на рис. 11.2, а. Заметим, что он предназначен для взаимодействия с «главным» микропроцессором. Двумя основными функциональными узлами являются регистр хранения или буферный регистр передатчика и параллельно-последовательный сдвиговой регистр.

Обычно применяется тактовая частота, превышающая требуемую скорость передачи информации в 16 раз. В первый момент вследствие того, что регистр хранения передатчика не заполнен, на выходе очищенного буфера передатчика формируется высокий уровень, сообщающий микропроцессору о своей

готовности к приему данных. Данные передаются в том случае, когда вход «Строб данных» имеет низкий уровень. По переднему фронту сто́ба данных происходит загрузка данных с шины в регистр хранения. По заднему фронту производятся параллельная передача данных в регистр сдвига и их фактическое преобразование в последовательный код.

Так как регистр хранения освобождается сразу же при осуществлении параллельной передачи, то, даже если преобразование данных в последовательный вид еще не завершено, на выходе очищенного буфера передатчика возникает высокий уровень, сигнализирующий о возможности загрузки нового слова. Если последовательный сдвиговый регистр не свободен, то до тех пор, пока не завершится последовательное преобразование, данные сохраняются и передача нового слова в сдвиговый регистр разрешается после того, как завершается последовательное преобразование.

Универсальные асинхронные приемопередатчики (УАПП) могут работать с микропроцессором как по прерываниям, так и при конфигурации «с опросом». При работе по прерываниям на выходе очищенного буфера передатчика формируется сигнал прерывания микропроцессора, который обслуживает его путем загрузки в буфер новых данных и выработыванием «Строба данных». Если микропроцессор не вырабатывает новый строб данных, УАПП обеспечивает передачу линейных посылок (передает стоповые биты).

Как и в передатчике, основными узлами приемника являются регистр хранения и сдвиговый регистр. Данные последовательно сдвигаются в последовательно-параллельном сдвиговом регистре. Как только входное слово сгруппируется, оно передается в регистр хранения, освобождая сдвиговый регистр для приема нового слова. Наличие слова на шине данных приводит к появлению выходного сигнала «Наличие данных». Регистр состояния формирует ошибки по трем признакам.

Первый признак — ошибка четности, означает, что принят бит четности неправильной полярности. Ошибка кадра означает, что в качестве стопового бита принят логический ноль. И наконец, ошибка переполнения означает, что вход «Наличие данных» не обнулен. Так как вход «Сброс наличия данных стро́бируется при считывании данных, переполнение обычно означает, что принято новое слово, а регистр хранения перезаписывает предыдущее хранящееся слово.

Простота асинхронного режима передачи объясняется тем фактом, что передатчик и приемник могут иметь отдельную синхронизацию. Для того чтобы устранить влияние сдвига тактовой частоты, дрожания, а также для обеспечения помехоустойчивости тактовая частота выбирается кратной скорости

передачи данных (обычно кратность равна 16). Когда во входном последовательном потоке по переходу из 1 в 0 приемник обнаруживает стартовый бит, начинается счет тактовых импульсов. После восьми импульсов (обычно соответствует середине битовой посылки) входная последовательность стробируется. Если

Таблица 11.2. Универсальные синхронные приемопередатчики

		+SB только?	Полтора стойковых бита	Максималь- ная скорость передачи, кБод	Нагрузка к шине питания?	Увеличенный запас дальности?	Внутренний генератор?	Технология
SMC	COM2017		×	25	×			p-МОП
	COM2017H		×	40	×			p-МОП
	COM2502			25	×			p-МОП
	COM2502H			40	×			p-МОП
	COM8017	×	×	40	×			n-МОП
	COM8018	×	×	40	×	×		n-МОП
	COM8502	×	×	40	×			n-МОП
	COM1893	×	×	40		×		n-МОП
AMI	S1883		×	12	×			p-МОП
G. I.	AY 5-1013			40	×			p-МОП
	AY 3-1014	×	×	30				n-МОП
	AY 3-1015	×	×	30	×	×		n-МОП
Harris	HM 6402	×	×	125				КМОП
	HM 6403	×	×	125			×	КМОП
Intersil	IM 6402	×	×	125				КМОП
	IM 6403	×	×	125				КМОП
SSS	SCP 1854	×	×	100				КМОП
T. I.	TMS 6011			12	×			p-МОП
W. D.	TR 1602		×	40	×			p-МОП
	TR 1863	×	×	62		×		n-МОП

фиксируется 0, то предполагается, что имеет место действительный стартовый бит. Если фиксируется 1, то предполагается, что первый переход был вызван помехой, и приемник сбрасывается. Сразу же после обнаружения настоящего стартового бита производится стробирование данных каждым 16-тактовым импульсом.

В некоторых из новейших УАПП используется тактовая частота, превышающая скорость передачи в 32 и 64 раза, что увеличивает точность центрального отсчета, и тем самым расширяются границы допустимых искажений данных. Табл. 11.2 служит для выбора УАПП.

## 11.26. Асинхронные адаптеры интерфейса связи

Некоторыми изготовителями микропроцессоров разрабатываются устройства связи, рассчитанные на шинный принцип обмена и имеющие более частное применение, чем УАПЦ. К этим устройствам со стороны микропроцессора могут быть предъявлены менее жесткие требования по синхронизации и аппаратной реализации благодаря применению упомянутых вначале шин данных этих устройств для согласования с определенным типом микропроцессора.

Примером такого устройства может служить асинхронный адаптер интерфейса связи (АСИА). Типовое устройство представлено на рис. 11.3 в виде блок-схемы. Асинхронный адаптер типа 6850 предназначен для непосредственного подключения к шине микропроцессора 6800. Для непосредственного соединения с шиной данных микропроцессора 6800 на кристалле производится мультиплексирование шин данных приемника и передатчика. Аналогичным образом на кристалле мультиплексируются сигналы управления и состояния.

Асинхронный адаптер в сторону микропроцессора представляет две двунаправленные ячейки памяти. Одна ячейка памяти — передатчик/приемник, вторая — управление/состояние. Выбор регистра осуществляется с помощью одноразрядного адреса выбора регистра (RS) и одноразрядного сигнала управле-

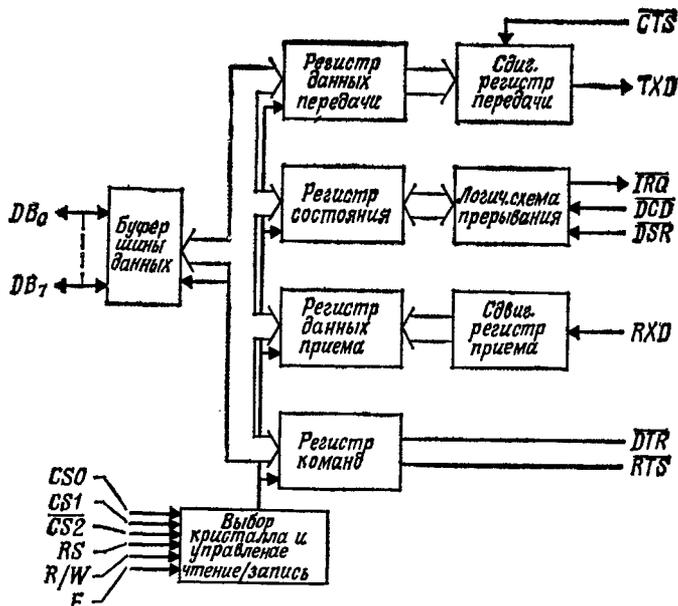


Рис. 11.3. Блок-схема асинхронного адаптера интерфейса связи типа 6850.

ния чтение/запись ( $R/W$ ). Кроме того, для выбора асинхронного адаптера существуют три вида выбора кристалла.

$R/\bar{W}$	RS	Выбор регистра
0	0	Регистр управления
1	0	Регистр состояния
0	1	Регистр данных приемника
1	1	Регистр данных передатчика

Асинхронный адаптер предназначен для работы в режиме запуска по прерыванию с выработкой сигнала  $\overline{IRQ}$  (передача сигнала «Запрос прерывания») каждый раз, когда адаптер требует обслуживания.

Кроме функций УАПП асинхронный адаптер интерфейса связи осуществляет функции взаимодействия с модемом по управляющим сигналам «Запрос передачи» (RTS), «Детектор несущий» (DCD) и «Готов к передаче» (CTS) в соответствии со стандартом RS232.

## 11.2в. Тактовые генераторы

Описанные до сих пор устройства имеют одну общую особенность: для их работы необходим источник тактовой частоты. Хотя тактовая частота может быть получена с помощью кварцевого генератора и делителя на логических микросхемах, необ-

Таблица 11.3. Тактовые генераторы

	SMC COM5016	SMC COM8116	SMC COM8136	SMC COM8146	SMC COM8046	National MM5307	Fairchild F4702	Harris HG405
Генератор в кристалле	Да	Да	Да	Да	Да	Да	Да	Да
Фиксированное управление частотой	»	»	»	»	»	Нет	Нет	Нет
Выход $f_x$	Нет	Нет	Нет	Нет	»	Да	Да	Да
Выход $f_x/4$	»	»	Да	Да	»	Нет	»	»
Выход $f_0/16$	»	»	Нет	Нет	»	»	Нет	Нет
Технология	p-МОП	n-МОП	p-МОП	n-МОП	n-МОП	p-МОП	КМОП	КМОП
Источник питания	+5, +12	+5	+5	+5	+5	+5, -12	+5	+5
Число выводов корпуса	18	18	18	14	16	14	16	16
Дуплекс	Да	Да	Да	Нет	Нет	Нет	Нет	Нет

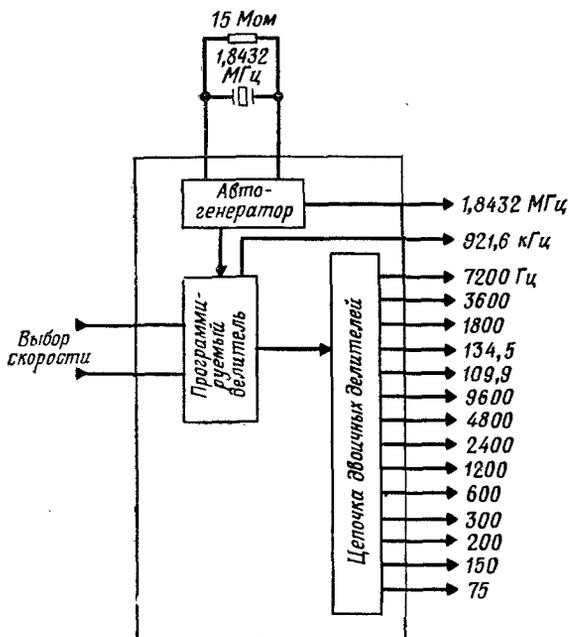


Рис. 11.4. Тактовый генератор MC14411.

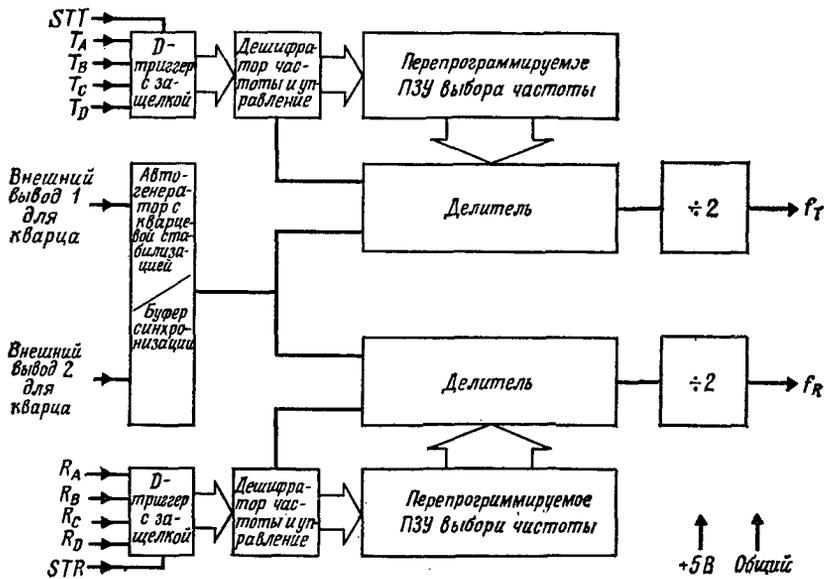


Рис. 11.5. Сдвоенный тактовый генератор COM8116.

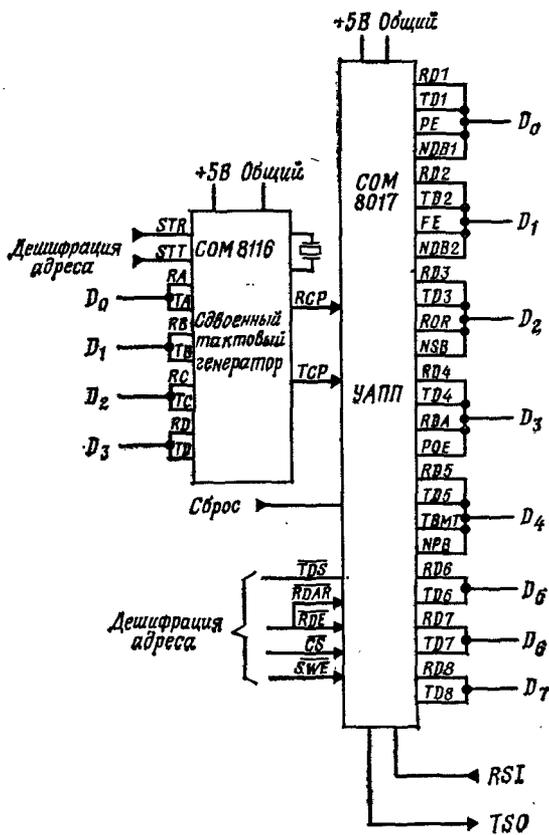


Рис. 11.6. Схема к примеру 11.1.

Адрес: 0—загрузка буфера приема; 1—загрузка буфера передачи; 2—передача сигнала «запрос передачи»; 3—разрешение приема данных; 4—загрузка управляющего слова; 5—разрешение слова состояния.

ходимость в различных тактовых частотах или, другими словами, в различных скоростях передачи затрудняет построение цепочек делителей по такому принципу. Реализация ряда генераторов тактовой частоты в виде БИС, называемых тактовыми генераторами, в значительной степени упрощает задачу, поскольку с помощью одного кварцованного источника можно получить различные требуемые частоты (см. табл. 11.3).

Тактовый генератор 14411 одновременно вырабатывает частоты, соответствующие всем стандартным скоростям передачи. Выбор определенной требуемой скорости передачи осуществляется с помощью внешней логической схемы дешифрации. Блок-схема этого генератора приведена на рис. 11.4.

Программируемые тактовые генераторы имеют только один выход, но значение частоты на этом выходе выбирается с помощью четырех- или пятиразрядного адреса. Благодаря этому отпадает необходимость во внешних логических схемах и выбор скорости передачи может осуществляться непосредственно микропроцессором. Существующие программируемые тактовые генераторы дают возможность получить две независимые тактовые частоты, вследствие чего возможна работа в дуплексном режиме при различных частотах передатчика и приемника. Примерами программируемых тактовых генераторов могут служить: генератор COM8126 с одной тактовой частотой и COM8116 с двумя тактовыми частотами — генераторы фирмы Standard Microsystems. Блок-схема генератора COM8116 приведена на рис. 11.5.

**Пример 11.1. Проектирование асинхронного микропроцессорного интерфейса для работы в дуплексном режиме.** Требуется разработать асинхронный микропроцессорный интерфейс для работы в дуплексном режиме.

*Решение.* Используется тактовый генератор COM8116 и УАПП COM8017. Такой выбор позволяет ограничиться одним источником питания +5 В и дает возможность выбора 16 приемно-передающих частот. Как показано на рис. 11.6, шины данных передатчика и приемника соединены между собой, как и входы и выходы регистра состояния. Выбор регистра и различных сигналов управления осуществляется выбором адреса. Скорости передачи и передатчике и приемнике программируются по шине данных. Если скорости передачи фиксированные или предполагается их редкое изменение, выходы тактового генератора могут быть подключены не к шине данных, а к механическому переключателю.

## 11.2г. Сопряжение синхронных данных

Асинхронные протоколы, хотя и просты для реализации, но неэффективны из-за избыточности, связанной с введением в каждое слово стартового и стоповых битов. Так, в американском стандартном коде для информационного обмена (ASCII) используется 7 информационных битов и три дополнительных бита: стартовый, стоповый и четности. Хотя при низких скоростях передачи данных это не является серьезной помехой, высокоскоростную связь по обычно перегруженным каналам передачи данных требуется осуществлять более эффективно.

В соответствии с синхронными протоколами приемник выделяет сигналы синхронизации из проходящих данных. Эта синхронизация осуществляется с той же частотой, которую имеют проходящие данные.

Протоколы синхронной передачи данных можно разделить на две основные категории: с «управлением по знакам» и с «битным обращением».

В протоколах «с управлением по знакам» для разбиения блоков сообщений на кадры, идентификации адреса, установле-

ния линий связи, терминальных линий связи и т. п. применяются специальные знаковые комбинации. В протоколах с побитным обращением средством управления каналом передачи данных служит ограниченное число битовых последовательностей. Именно положение в кадре определяет назначение слова.

Наиболее распространенным протоколом с управлением по знакам (СРР) является протокол BISYNC фирмы IBM. В этом протоколе первая часть или «поле» определяется как «заголовок». Заголовок вводится битовой последовательностью, называемой «начало заголовка» (SOH), и содержит адрес приемника, тип сообщения (управление или данные), подтверждение предыдущего сообщения и т. д. Заголовок заканчивается знаком «начало текста» (STX). Текст может быть переменной длины или вообще отсутствовать, если сообщение представляет собой управляющее сообщение. Передача текста заканчивается знаком «Конец текста» (ETX) и передается знак блочного контроля (BCC).

Основным недостатком протокола с управлением по знакам является то, что он принципиально «непрозрачен». Если блок цифровых данных содержит битовую последовательность, например такую, какую имеет знак ETX, приемник начнет дальнейшее воспринимать как блочный контроль. Следовательно, для того чтобы обеспечить прозрачность сообщений, необходимо ввести специальные процедуры контроля.

Протоколы с побитным обращением являются очевидными в гораздо большей степени. Флажковый знак, состоящий из нуля, шести единиц и второго нуля, всегда определяет границы начала и конца сообщения. Первое знаковое поле после флажка представляет собой поле адреса, следующее — поле контроля, затем — информационное поле и, наконец, последовательность для кадровой синхронизации. После передачи последнего знака вновь передается флажок. В протоколе SDLC фирмы IBM поле контроля и поле адреса имеют длину по 8 разрядов.

При передаче действительная информация никогда не будет содержать флажковую последовательность в шесть единиц из-за наличия специального контроля, называемого «стаффинг бита». Каждый раз, когда в данных встречается подряд пять единиц, протокольным контроллером передатчика вставляется ноль. Для восстановления целостности сообщения в приемнике ноль, встречающийся после пяти единиц, всегда исключается.

*Универсальные синхронные приемопередатчики (УСПП).* Первые интегральные схемы синхронных приемопередатчиков представляли собой модификацию УАПП для синхронного режима работы по протоколу «с управлением по знакам» (СРР). Примером могут служить схемы SMC COM2601 и AMIS2350. Синхронизирующее слово хранится в специальном регистре.

Получение синхронизирующей битовой последовательности инициирует прием слова приемником. В зависимости от команды передатчик посылает данные либо из буфера, либо из регистра синхронизации. Эти схемы являются скорее синхронными интерфейсами, чем связными контроллерами.

*Универсальные синхронно-асинхронные приемопередатчики.* Появившиеся позднее, чем УАПП или УСПП, универсальные синхронно-асинхронные приемопередатчики (УСАПП) совмещают в одном кристалле ориентированные на шинный обмен УАПП и УСПП. Кроме того, на него обычно возлагаются функции управления модемами.

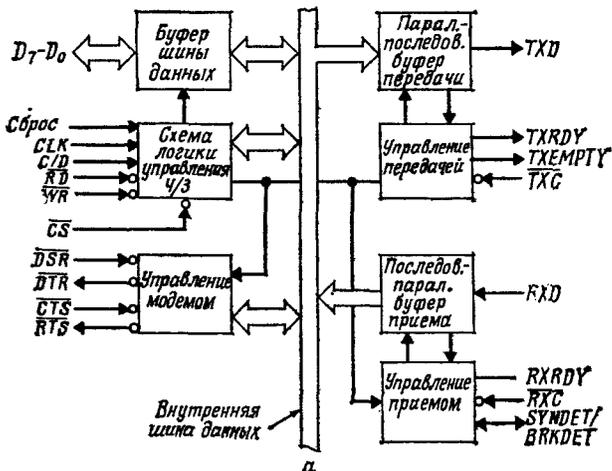
Универсальный синхронно-асинхронный приемопередатчик 8251 (фирм Intel, SMC, NEC, AMD) представлен на рис. 11.7. Его можно разбить на семь блоков: управление приемником, сдвиговый регистр приемника, управление передатчиком, буфер передатчика, буфер шины данных, управление чтением/записью и управление модемом. Совмещение параллельных портов данных передатчика, приемника и регистра программного управления форматом на одной 8-разрядной шине сокращает число выводов с 40, требуемых как для УАПП, так и для УСПП, до 28.

Контроль данных и состояние поступают в микропроцессор через шину данных и хранятся в пяти внутренних регистрах: передаваемых данных, принимаемых данных, режима работы, управления и состояния. Особенность архитектуры микросхемы 8251А состоит в том, что единственным подключением адресной шины является вывод управление/данные. Именно последовательность действий указывает микросхеме 8251А на то, является ли управляющее слово на самом деле выбором режима, синхронизирующей командой или состоянием.

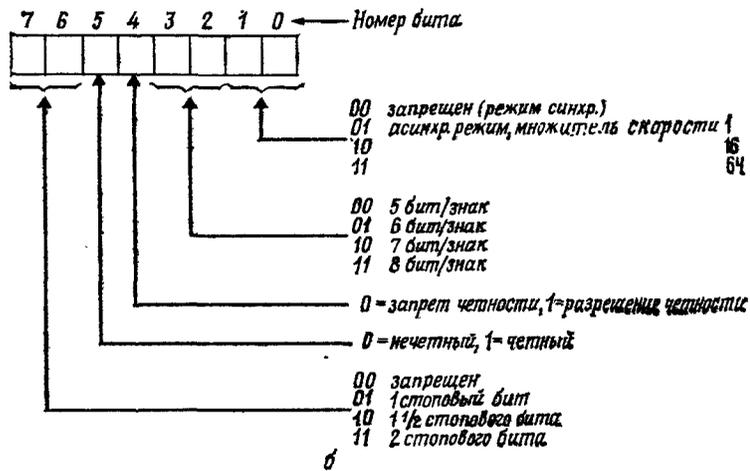
При асинхронном режиме работа во многом схожа с работой УАПП, за исключением того, что соединение устанавливается через регистр состояния, а не через специальный вывод микросхемы. Первый управляющий байт, принимаемый после сброса, является сигналом «контроль режима», определяющим, асинхронный или синхронный режим имеет место, и если режим синхронный, то число битов в слове, четность и число стоповых битов.

Синхронный режим, как и асинхронный, определяется байтом контроль режима. В этом случае байт определяет полярность выходного обнаруживаемого синхронизирующего сигнала и число знаков синхронизации, а не число стоповых битов.

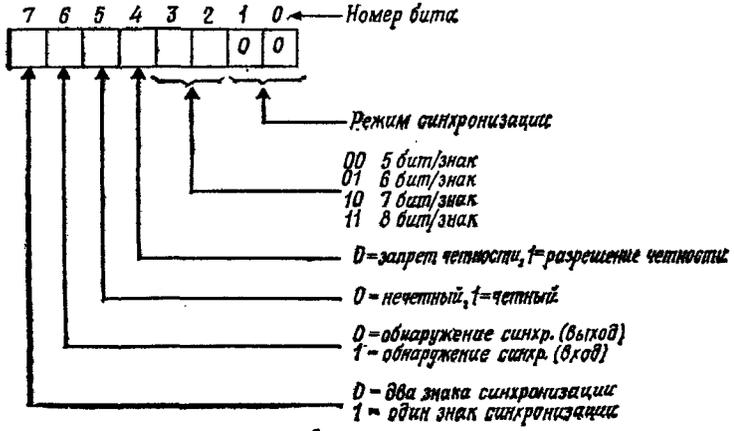
Синхронный режим несколько сложнее асинхронного. На передаче последовательный выход остается в состоянии высокого уровня (передаются токовые посылки) до тех пор, пока УСАПП принимает первый знак (обычно синхронизирующий знак) из



а



б



в

микропроцессора. После того как команда приказа дает разрешение на передатчик и цепь «Готов к передаче» ( $\overline{CTS}$ ) переходит в состояние низкого уровня, последовательно с частотой синхронизации происходит передача первого знака.

Как только начинается передача, в соответствии с протоколом синхронной передачи данных требуется, чтобы данные передавались последовательным потоком непрерывно с частотой синхронизации, так как иначе будет потеряна синхронизация. Если знак данных не вырабатывается микропроцессором до того, как выходной буфер передатчика УСАПП окажется пуст, синхронизирующий знак (синхронизирующие знаки), следующий за командой режима, будет автоматически вводиться в поток данных. Синхронизирующий знак (синхронизирующие знаки) вводится для загрузки линии и поддержания синхронизма до того момента, пока не сформируются для передачи новые знаки данных. Если УСАПП оказывается пуст и должен послать синхронизирующий (-ие) знак (-и), на выходе пустого буфера передатчика формируется для процессора сигнал о том, что буфер пуст, и передаются синхронизирующие знаки.

При синхронном приеме синхронизация знаков может быть как внешней, так и внутренней. Если выбран режим внутренней синхронизации и командой выработан бит «приступить к поиску» (ЕН), то приемник переходит в режим поиска.

Входные данные последовательного входа стробируются, и по мере загрузки каждого бита содержимое буфера приемника сравнивается с первым синхронизирующим знаком до тех пор, пока не достигнется соответствие. Если запрограммированы два синхронизирующих знака, то производится сравнение и второго принимаемого знака. Когда запрограммированный синхронизирующий знак (или два соседних синхронизирующих знака) обнаружены, УСАПП заканчивает режим поиска и переходит в режим синхронизации знаков.

Если командой режима определена внешняя синхронизация, то «единицы», подаваемые на вход «обнаружение синхронизации» в течение по крайней мере одного периода тактовой частоты, приведут к синхронизации УСАПП.

Ошибки четности и переполнения вырабатываются одинаково в асинхронном и синхронном режиме. Если нет режима поиска, то проверка четности будет осуществляться даже в том случае, когда на приемник не дано разрешение. Ошибки кадровой синхронизации в синхронном формате не используются.

Рис. 11.7. УСАПП типа 8251А: блок-схема (а); управляющее слово для асинхронного режима работы (б); управляющее слово для синхронного режима работы (в).

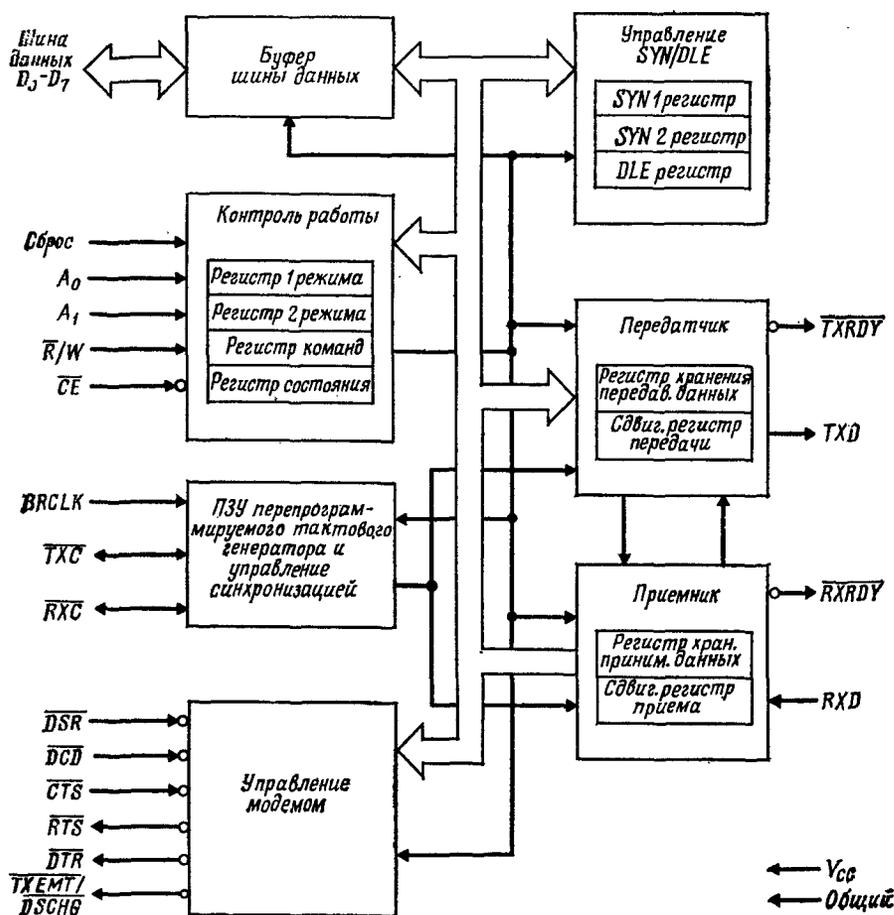


Рис. 11.8. Программируемый интерфейс связи 2651.

Процессор может с помощью команды «приступить к поиску» (EH) перевести приемник в режим поиска, если синхронизация потеряна. В этом случае регистр принимаемых данных устанавливается по всем разрядам в «единицы».

Схожие во многом с устройством 8251A устройства 2651 PCI (программируемый интерфейс связи) и 2661 EPCI (расширенный программируемый интерфейс связи) представляют собой сочетание УСАПП и тактового генератора. Дополнительно введен режим «прозрачный BISYNC», управляемый знаком DLE в соответствии с ASCII. Если управляющие знаки DLE и STX (начало текста) принимаются в последовательности, то все последующие комбинации битов, включая управляющие зна-

ки, воспринимаются как данные до момента приема следующего знака DLE. Блок-схема устройства 2651 показана на рис. 11.8.

Шина данных, передатчик, приемник и регистры управления очень похожи на имеющиеся в устройстве 8251А. Регистр управления модемом также очень похож, за тем лишь исключением,

Таблица 11.4. Универсальные синхронно-асинхронные приемопередатчики

	SMC COM1671	W. D, VC1671	SMC, Intel 8251A	SMC, SIG 2651	SMC, SIG 2661	Zilog S10
Число выводов	40	40	28	28	28	40
Число источников питания	3	3	1	1	1	1
Ориентация на шинный обмен?	Нет	Нет	Нет	Да	Да	Нет
Тактовый генератор?	»	»	»	»	»	Z80 только
Максимальная скорость передачи	1 МБод	1 МБод	64 кБод	800 кБод	800 кБод	800 кБод
Режимы самопроверки	Местный	Местный	Отсутствует	Местный/удаленный	Местный/удаленный	Отсутствует
Управление модемами	6	6	4	5	5	4
Прозрачность режима?	Да	Да	Нет	Да	Да	Нет
Наличие автоответа?	»	»	»	»	»	»
Наличие CRT?	Нет	Нет	Нет	Нет	Нет	Да
Число дуплексных каналов	1	1	1	1	1	2
Внешняя ZAM-синхронизация	Нет	Нет	Нет	Нет	Да	Нет
Адрес программируемый?	Да	Да	»	»	Нет	»

что в этом случае добавлен контрольный сигнал модема «обнаружение несущей данных» (DCD). Наиболее существенным дополнением является наличие на этом же кристалле тактового генератора.

Устройства 2651 и 2661 по выводам по существу совместимы. Устройство 2661 имеет несколько улучшенное программное обеспечение и менее критично к синхронизации шины данных.

Различные типы УСАПП и их характеристики приведены в табл. 11.4

**Пример 11.2. Применение УСАПП 8251 с микропроцессором 8085.** Требуется разработать порт данных для оконечного устройства, реализованного на базе микропроцессора 8085. Приемник и передатчик работают с одной скоростью передачи и приема, которая находится в диапазоне от 110 до 19 200 Бод. Последовательный порт работает в соответствии с протоколом RS-232C.





приема данных с клавиатуры, другой — для хранения информации о выбранной скорости передачи тактового генератора COM8046.

На микросхему COM8251A с программируемого выхода  $f_0$  поступает тактовая частота, соответствующая скорости передачи, а опорная частота с выхода  $f_x$  используется в ней в качестве задающей.

Сигналы управления модемом и последовательный ввод/вывод поступают на соединительный стык RS-232 через микросхемы передатчика 1488 стыка RS-232 и микросхемы приемника 1489 стыка RS-232.

Выбор управление/данные производится по адресу  $A_0$ . Выбор кристалла осуществляется микросхемой 74LS5138 дешифратора 3 на 8 при помощи рядов адреса A12, A13, A14 и A15.

В этой системе адрес 9000H (шестнадцатеричная система счисления) иницирует работу регистра ввода/вывода для передачи и приема данных, а адрес 9001H является командой режима/команды.

### 11.д. Многопротокольные устройства передачи данных

Описанные до сих пор устройства передачи данных имеют одну общую особенность: они прежде всего являются устройствами сопряжения. Многопротокольные асинхронные приемопередатчики в большей степени подпадают под категорию контроллеров канала передачи данных и представляют собой гораздо более сложные устройства.

Как для УСАПП и УСПП, так и для многопротокольного приемопередатчика основной функцией является последовательно-параллельное и параллельно-последовательное преобразование, что облегчает выполнение микропроцессором требований по высокоскоростному сопряжению.

Кроме этой основной задачи устройства добавляют штаффинговый бит и делают «вставки» согласно SDLC/HDLC, обнаруживают флажки и осуществляют передачу, вырабатывают CRC и осуществляют контроль, производят «холостую» генерацию и распознавание. В настоящее время единственным устройством, имеющим и асинхронный режим, является устройство SIO фирмы Zilog.

В табл. 11.5 приведены основные характеристики наиболее распространенных многопротокольных приемопередатчиков. Устройства COM5025 и 2652 являются совместимыми по выводу, за исключением вывода 1. В устройстве COM5025 вывод 1 отведен под напряжение питания  $+12$  В, а в устройстве 2652 — это выбор кристалла.

Эти устройства на порядок сложнее микропроцессора, и проектирование с их применением является довольно объемной задачей как с точки зрения аппаратной реализации, так и с точки зрения программного обеспечения.

Поскольку детальное описание этих устройств заняло бы внушительную часть данной главы, разработчику рекомендуется ознакомиться с ними по справочным листкам фирм-изготовителей.

Таблица 11.5. Многопротокольные приемопередатчики

	SMC COM5025	Signetics 2652	Zilog S10	Fairchild 3846	Motorola 6854	Intel 8273	Western Digital 1933
Максимальная скорость передачи данных, Мбод	1,5	1—2	0,55—0,88	1	0,6—1	0,064	1
Число выводов корпуса	40	40	40	40	28	40	40
8- или 16-разрядная шина?	Да	Да	Нет	Да	Нет	Нет	Нет
Переменная длина знака	»	»	Да	»	Да	»	Да
Синхронизация системы требуется?	Нет	Нет	»	Нет	»	»	Нет
Раздельные прерывания передатчика и приемника?	Да	Да	Нет	Да	Нет	Да	»
Число регистров типа «первым пришел — первым обслужен» в приемнике	0	0	2	0	2	0	0
Число регистров типа «первым пришел — первым обслужен» в передатчике	0	0	0	0	2	0	0
Режим шлейфа	Есть	Есть	Нет	Есть	Нет	Есть	Есть
Реализует много протоколов	Да	Да	Да	Да	»	Нет	Нет
BISYNC CRC	*	*	Есть	Есть	»	Нет	»
Вторичное распознавание адреса	Есть	Есть	»	»	»	Есть	Есть
Глобальное распознавание адреса	»	»	»	»	»	»	»
Расширение адреса/управления	»	Нет	Нет	»	Есть	Нет	»
Остаточная обработка знака	»	Есть	Есть	»	Нет	Есть	»
Кодирование без возврата к нулю	Нет	Нет	Нет	Да	Да	Да	Да
Блокировка цифровой фазы	»	»	»	Нет	Нет	Есть	Есть
Отклонение коротких блоков данных?	Да	Да	»	»	Да	Да	Нет
Второй источник $\pm 12$ В требуется?	Есть	Есть	»	»	Нет	Нет	»

\* CRC вычисляется, но не в точном соответствии с протоколом.

### 11.3. КОНТРОЛЛЕРЫ ЭЛТ

#### 11.3а. Системы на ЭЛТ

В большинстве современных систем отображения информации используется растровое сканирование с модуляцией яркости, что иллюстрируется рис. 11.10. В такого рода дисплеях элект-

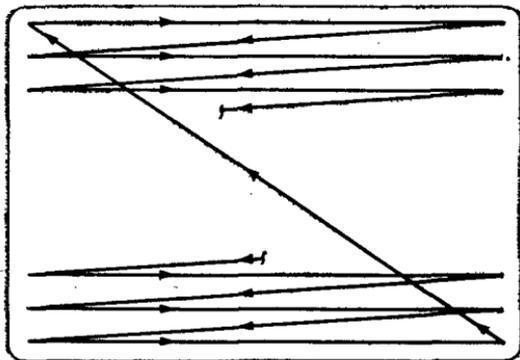


Рис. 11.10. Сканирование раstra.

ронный луч обегает экран ЭЛТ по зигзагообразной траектории, образующей растр. При частоте горизонтальной (строчной) развертки 15,720 кГц или больше и кадровой частоте 50 или 60 Гц на экране прочерчивается серия горизонтальных линий. Для описываемой системы число этих линий равно частоте строчной развертки, деленной на кадрovou частоту, т. е. для кадровой частоты 60 Гц равно 262.

Для воспроизведения алфавитно-цифровой информации используется точечная матрица, показанная на рис. 11.11, в засвечиваемых точках интенсивность электронного луча повышена, в незасвеченных понижена. Матрица обычно содержит  $5 \times 7$  (ширина 5 высота 7) или  $7 \times 9$  точек. Поскольку развертка луча ЭЛТ происходит вдоль всей строки, то сначала воспроизводится верхняя строка, затем следующая строка и т. д. Полное сканирование экрана занимает  $1/60$  с, после чего развертка начинается снова.

Относительно большая инерционность человеческого глаза наряду с большим временем послесвечения люминофора позволяет воспринимать экран как целую страницу. Однако, поскольку в течение нескольких десятков миллисекунд данные исчезают, необходимо хранить полную страницу информации в ЗУ и непрерывно выводить ее на экран ЭЛТ для регенерации изображения.

Очевидно, что необходимы специальные средства для преобразования слов данных в стандартный код (например, в

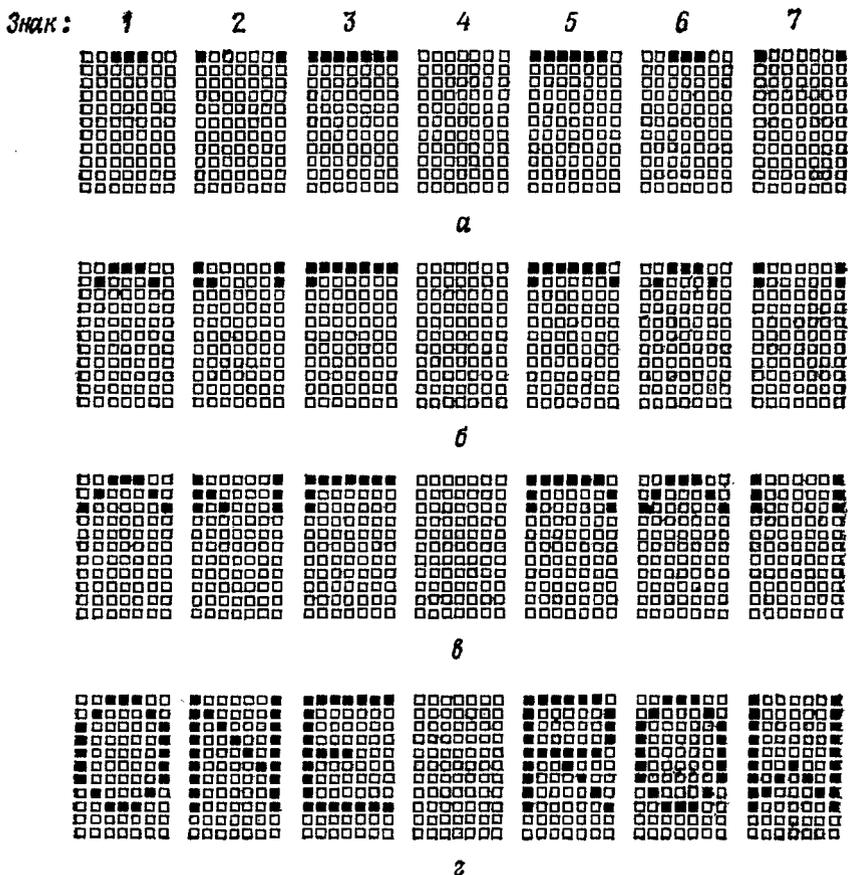


Рис. 11.11. Точечно-матричный дисплей: первая линия текстовой строки (а); вторая линия текстовой строки (б); третья линия текстовой строки (в); девятая линия текстовой строки (з).

ASCII) и затем в истинное начертание символа. Эта задача выполняется знакогенераторами на основе ПЗУ.

Таким образом, функции управления ЭЛТ-системой отображения информации сводятся к следующим:

1. Адресации памяти для регенерации страницы.
2. Выработка сигналов гашения (бланкирования) экрана во время обратного хода развертки.
3. Выработка синхроимпульсов кадровой и строчной разверток.
4. Адресации знакогенератора по линиям сканирования.

Перейдем к рассмотрению этих и других возможных функций, выполняемых контроллером.

Непрерывное сканирование экрана не должно прерываться, так как иначе нарушится синхронная работа системы. Одновременно с этим непрерывным сканированием к ЭЛТ должны постоянно подводиться данные с тем, чтобы они вновь вызвали свечение сегментов символов прежде, чем последние погаснут. Для реализации этого в ЭЛТ-дисплее должен быть обеспечен непрерывный доступ к ЗУ регенерации. Рассмотрим возможные способы управления адресацией с целью пересылки данных из ЗУ в место расположения отображаемого символа. Существует несколько таких методов; каждому из них присущи свои достоинства и недостатки.

Наиболее простой из них («стеклянный» телетайп) заключается в том, что контроллер ЭЛТ полностью берет на себя функции адресации ОЗУ. Для отметки блока во времени используется сигнал курсора, и таким образом адрес страничной памяти, поступающий от контроллера ЭЛТ, совпадает с местоположением ячейки страничной памяти, которая должна заполняться. Хотя такая схема весьма проста (рис. 11.12), ее быстродействие ограничено. При использовании растрового метода достижение нужной позиции может занять 16,6 мс. На практике это дает максимальную скорость ввода данных 600 бод для асинхронного режима передачи при 8-разрядном формате данных.

Наиболее простым путем повышения скорости является использование захвата памяти системным контроллером (обычно микропроцессорным) в любой момент времени, когда данные должны загружаться в ОЗУ. Этот метод, однако, приводит к появлению вспышек на экране ЭЛТ. Если в данном конкретном применении вспышки допустимы, то приемлема и описанная схема.

В случае когда запись данных производится редко, можно гасить экран во время записи, это только слегка усложняет систему. Редкие и кратковременные гашения экрана остаются практически незаметными для глаза. Однако при увеличении частоты записи данных бланкирование становится более заметным и может оказаться неудобным.

Впрочем, в определенные периоды гашение экрана производится намеренно и независимо от поступления данных. Гашение необходимо в течение обратного хода луча, когда оно позволяет скрыть линии обратного хода. Оно занимает 20—25 % каждой строчной развертки и 5—10 % периода кадровой развертки (или поля).

Обеспечив режим, при котором системный контроллер имеет доступ к страничной памяти в течение этих интервалов времени, можно записать данные в ОЗУ без каких-либо визуальных помех. Тем самым микропроцессор должен отдавать управление системой контроллеру ЭЛТ каждый раз, когда необходимо

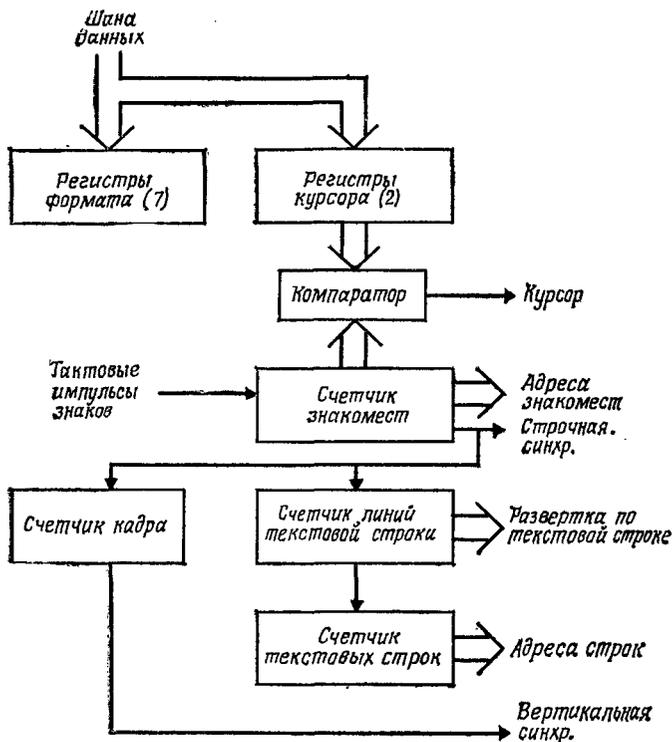


Рис. 11.12. Контроллер ЭЛТ 5027.

обеспечить доступ к страничной памяти в течение активного периода работы дисплея. Это легко реализуется установом микропроцессора в состояние «Ожидание» до следующего периода обратного хода развертки, однако при этом несколько снижается производительность микропроцессора.

Для еще более высоких скоростей передачи данных может быть использован метод разделения цикла во времени, при котором половина продолжительности микропроцессорного цикла отдается микропроцессору, а другая половина — ЭЛТ. Например, для микропроцессоров 6500 и 6800 адреса подаются при 01, а данные обрабатываются при 02. Если контроллер ЭЛТ адресует ОЗУ в течение 02 и считывает данные в течение 01, ЭЛТ и микропроцессор оказываются взаимно прозрачными, т. е. они не взаимодействуют друг с другом. Недостаток системы — это необходимость применения ОЗУ с в два раза большим быстродействием, чем в других случаях.

Возможно также использование дополнительных аппаратных средств, обеспечивающих путем прямого доступа к памяти (ПДП) передачу данных из памяти микропроцессора в буферную память текстовой строки (знакоряда). При использовании строчного буфера контроллер ЭЛТ адресует не истинную страничную память, а небольшое строчное ЗУ или буфер. В течение бланкированной линии развертки, которая лежит между текстовыми строками, микропроцессор разрешает передачу данных от страничной памяти к ЗУ текстовой строки. В течение остальных линий развертки знакоряда контроллер ЭЛТ осуществляет чтение данных из буфера текстовой строки.

Какой из этих методов лучше, зависит от системных требований. Если данные должны записываться сравнительно редко (один или два символа время от времени), а дешевизна системы имеет большое значение, может оказаться приемлемым простое гашение экрана. Однако, когда пересылаются блоки данных, экран может оказаться погашенным в течение недопустимо большого времени.

Приводящий к наибольшему снижению производительности микропроцессора метод разделения времени позволяет обойтись без прерываний микропроцессора или дисплея, в то же время этот метод связан с наиболее высокими аппаратными затратами. Два других наиболее популярных метода управления доступом к памяти — это использование буфера текстовой строки и интервала обратного хода луча.

Метод буфера строки связан с постоянной дополнительной загрузкой микропроцессора, не зависящей от того, отображаются ли новые данные. Это обусловлено необходимостью обслуживания микропроцессором буфера ЭЛТ при каждой пересылке текстовой строки. В то же время эта дополнительная загрузка не возрастает, когда приходится иметь дело с большим блоком данных.

Замена данных только во время обратного хода позволяет процессору и дисплею работать независимо все время, кроме периода пересылки данных. В тех применениях, где данные обновляются редко, а стоимость имеет первостепенное значение, этот метод является наиболее популярным.

**Атрибуты.** Помимо отображения информации часто желательным выделять отдельные символы или слова. Эти функции выполняются атрибутами, к которым относятся:

**Мерцания.** Символ или группа мерцающих символов.

**Негативное изображение.** Символ или блок темных символов на светлом фоне (вместо обычных светлых символов на темном фоне).

**Подчеркивание.** Линия под символом (символами).

**Уменьшенная яркость.** Символы с пониженной яркостью.

**Зачеркивание.** Линия, пересекающая ненужный символ.

**Пробелы.** Выбранные слова гасятся. Этот атрибут часто применяется для «защищенных полей» данных для ограничения наблюдения.

Каким образом перечисленные атрибуты встраиваются в данные изображения? Два наиболее популярных метода введения атрибутов в поток данных изображения — это «встроенные атрибуты» (также называемые «полевыми атрибутами») и «невидимые атрибуты».

Встроенные атрибуты основаны на том, что в коде ASCII использованы 7-разрядные слова, в то время как в наиболее популярных микропроцессорах применяется 8-разрядная шина данных. Когда восьмой разряд находится в состоянии низкого уровня, семь младших разрядов определяют символ, когда же восьмой разряд находится в состоянии высокого уровня, семь младших разрядов определяют атрибут для всех следующих символов. Другой атрибут, встроенный в поток данных, может быть использован для уничтожения первого атрибута или для добавления нового. Таким образом, каждый встроенный атрибут влияет на блок символов. Так как слово памяти, представляющее атрибут, не воспроизводится, любое изменение атрибута сопровождается появлением пустого места на экране. Таким образом, поле атрибута как минимум представляет собой целое слово, окруженное с двух сторон пробелами.

Невидимые или одновременные с символом атрибуты вырабатываются посредством памяти с разрядностью слов более 8. При этом каждый символ (7 разрядов) сопровождается информацией о своем атрибуте (5—8 разрядов). Соответствующие данные легко вырабатываются 12- и 16-разрядными микропроцессорами. В альтернативном варианте данные атрибута могут выделяться из потока информации и помещаться в младшую или старшую часть слова данных.

Рассмотрим ошибки, наиболее часто встречающиеся при проектировании систем со встроенными атрибутами. Пусть поле атрибута негативного видеоизображения включается в середине одной текстовой строки и выключается в середине следующей. Встроенные слова атрибутов соответственно имеют вид:

```
N XXXXX RV YYYYYYYYYYYYYYYYYYYYYY Текстовая строка 1,
YYYYYY N XXXXXXXXXXXXXXXXXXXXXXXX Текстовая строка 2,
```

где N — обозначает начало нормального символьного поля, а RV — начало символьного поля негативного изображения. Первая текстовая строка воспроизводится в точном соответствии с желаемым. Однако левая часть верхней линии развертки второй текстовой строки воспроизводится как негативная, а все

последующие линии второй текстовой строки изображаются позитивно.

В рассматриваемом примере разработчик забыл о том, что текстовая строка изображается посредством ряда сканирующих линий. Символ N, встроенный во вторую текстовую строку, стирает атрибут, что и проявляется, когда начинается вторая линия развертки текстовой строки.

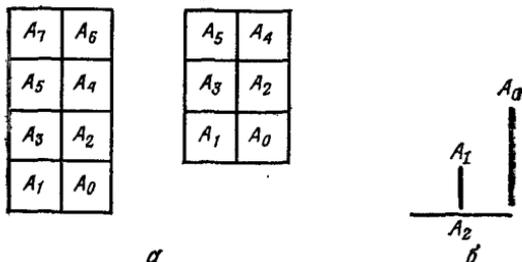


Рис. 11.13. Типы графических изображений: графические символы (а); тонкая графика (б).

Следующих два популярных метода позволяют избежать такой ошибки:

1. Автоматическое стирание всех атрибутов в начале текстовой строки.

2. Фиксирование атрибутов, которые появляются в последней линии текстовой строки, и повторное вставление их в начале следующей текстовой строки.

**Графические изображения.** Часто посредством дисплеев воспроизводят не только текстовую, но и графическую информацию. Такие дисплеи называются графическими. Три наиболее популярных типа графических систем используют растровые методы, укрупненные графические символы и тонкую или линейную графику.

В случае растровых графических систем изображение на экране формируется не в виде, например, 16 текстовых строк по 64 символа в каждой, а на основе 256 линий по 256 точек в каждой. В свою очередь каждая точка соответствует биту памяти изображения. Растровые графические системы отличаются высокой разрешающей способностью, но неудобны для отображения буквенно-цифровых данных.

Отличительной особенностью систем с графическими символами является разделение каждого символического блока на 6 или 8 элементов отображения. Каждый такой элемент управляется битом памяти, что иллюстрируется рис. 11.13а. Поскольку такой блок представляет собой либо стандартный символ, вырабатываемый знакогенератором, либо график, его относительно просто встроить в изображение.

Тонкая или линейная графика применяются для вычерчивания тонких линий, например гистограмм для экономики. В этом случае дисплейный контроллер обеспечивает выбор линий, каждая из которых управляется битом памяти (рис. 11.136).

**Описание контроллера ЭЛТ.** Первый широко доступный контроллер ЭЛТ, получивший наибольшее распространение в настоящее время, — это 5027/5037 VTAC (Video Timer and Controller), впервые выпущенный фирмой Standard Microsystems, а в настоящее время поставляемый рядом других фирм. Контроллер 5037 идентичен 5027, за исключением дополнительных режимов работы при черезстрочной развертке.

Контроллер ЭЛТ 5027/5037 обеспечивает адресацию символьной информации в строчно-столбцовом формате, т. е. путем адресации символа по координатам  $X$  и  $Y$ . Это позволяет одинаковым образом обрабатывать знаковую информацию аппаратно и программно. Альтернативный метод — это линейная адресация, при которой каждый символ характеризуется числом с началом отсчета от символа 1. При  $X - Y$ -адресации первый символ второй текстовой строки для 80-столбцового изображения должен адресоваться как  $Y = 2, X = 1$ , а при линейной адресации он будет иметь номер 81.

Для полного управления форматом изображения производится загрузка регистров контроллера ЭЛТ от микропроцессора или от отдельного ППЗУ. Вводимые данные включают в себя число текстовых строк, число символов в текстовой строке, длительности периодов синхронизации и гашения экрана, размеры полей и блока символов.

Отличительной чертой контроллера 5027/5037 является способность «прокрутки» (прогона), т. е. сдвига линий по вертикали вверх или вниз при подаче простой команды. Прогон используется для обеспечения возможности ввода данных, объем которых превышает одну страницу, путем сдвига всех отображаемых линий вверх и ввода новых данных в нижнюю текстовую строку. Сказанное иллюстрируется следующим образом:

До прогона	После прогона
Текстовая строка 1	Текстовая строка 2
Текстовая строка 2	Текстовая строка 3
⋮	⋮
Текстовая строка 23	Текстовая строка 24
Текстовая строка 24	Текстовая строка 1 (новые данные)

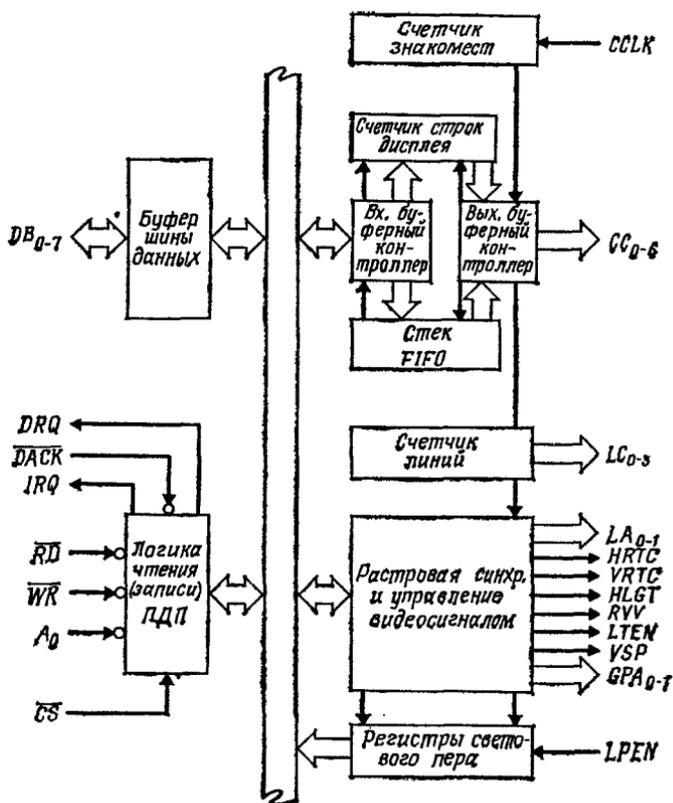


Рис. 11.14. Блок-схема контроллера ЭЛТ 8275.

Контроллер ЭЛТ 6845 во всем подобен 5027/5037, за исключением того важного обстоятельства, что вместо  $X-Y$ -адресации он обеспечивает двоичную линейную адресацию ОЗУ. Подобно 5027/5037, контроллер 6845 позволяет программировать размер символов и формат изображения. Контроллер 6545, представляющий собой усовершенствованный вариант 6845, отличается возможностью выбора  $X-Y$ - или линейной адресации.

Контроллер ЭЛТ 8275 коренным образом отличается от описанных выше, поскольку он предназначен только для работы со строчным буфером. Его структурная схема показана на рис. 11.14. Контроллер 8275 предназначен для согласования контроллера ПДП и ЭЛТ и для квитирования установления связи с микропроцессором и контроллером ПДП. Он не обеспечивает такую гибкость изменения формата, как другие контрол-

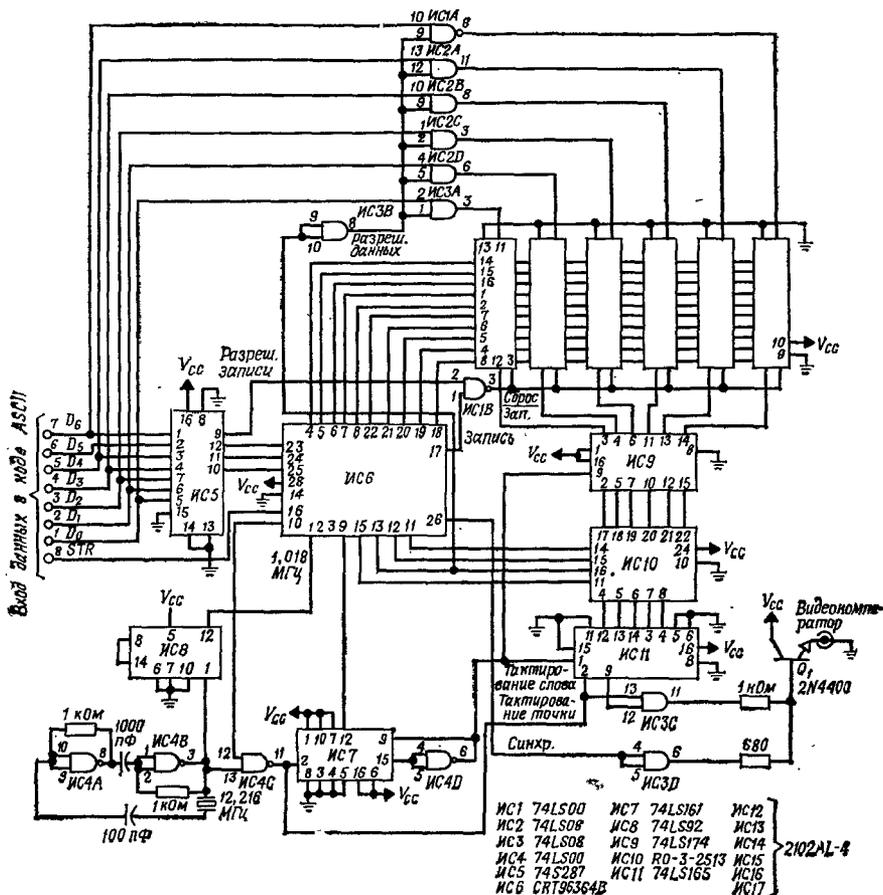


Рис. 11.15. Применение контроллера ЭЛТ 96364.

леры ЭЛТ, описанные выше, однако имеет встроенные средства дешифрации визуальных атрибутов.

Контроллер ЭЛТ 96364 был разработан французской фирмой Thomson-CSF (вторым поставщиком является фирма Standard Microsystems, США). Он позволяет создавать системы с минимальным числом компонентов и наименьшей стоимостью за счет ограничения гибкости формата изображения. Изображение с фиксированным форматом содержит 16 текстовых строк по 64 символа.

Микросхема 96364 обеспечивает все упомянутые функции управления ЭЛТ и помимо этого управление курсором. Преобразование управляющего кода ASCII в код управления 96364

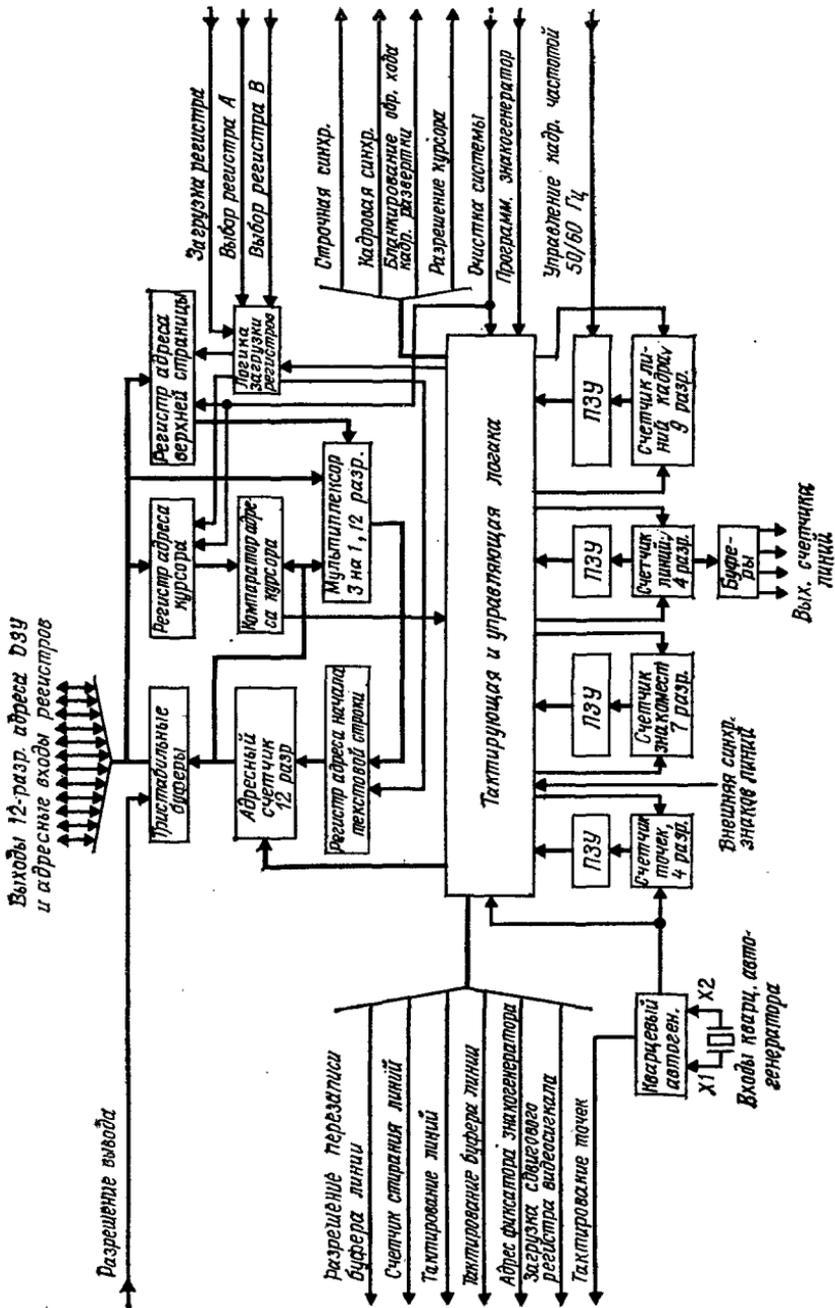


Рис. 11.16. Блок-схема контроллера ЭЛТ 8350.

Таблица 11.6. Контроллеры ЭЛТ

Функция	Тип			
	ЭЛТ 5027 ЭЛТ 3037 (SMC)	6845 (Motorola)	8350 (Natural)	8275 (Intel)
<b>Программируемость</b>				
знаков на текстовую строку	Есть	Есть	Есть	Есть
текстовых строк на кадр	»	»	»	»
линий на текстовую строку	»	»	»	»
линий на кадр	»	»	»	»
переднего поля	»	»	»	Нет
длительности синхронизации	»	»	»	Есть
заднего поля	»	»	»	Нет
задержки синхронизации	»	»	»	»
задержки бланкирования	»	Нет	Нет	»
задержки курсора	»	»	»	»
положения данных по вертикали	»	Есть	Есть	»
черезстрочной или прогрессивной	»	»	Нет	»
развертки				
частоты 50/60 Гц	»	»	Есть	Есть
<b>Программирование посредством</b>				
шины данных процессора	»	»	Нет	»
внешнего ПЗУ	»	Нет	»	Нет
выбором маски	»	»	Есть	»
<b>Прогон</b>				
одной линии	»	»	»	»
многих линий	»	»	»	»
страницы	»	»	»	»
окна	Нет	Есть	»	»
<b>Совместимость с TTL</b>	Есть	»	»	»
<b>Режим адресации</b>				
линия/столбец	»	Нет	Нет	»
линейная	Нет	Есть	Да	Есть
<b>Быстродействие</b>				
счетчик знакомест	4 МГц	2,5 МГц	2,5 МГц	3,125 МГц
счетчик точек	—	—	25 МГц	—
<b>Визуальные атрибуты</b>	Нет	Нет	Нет	Есть
<b>Необходимо ли управление ПДП</b>	»	»	»	»
<b>Встроенный буфер текстовой строки</b>	»	»	»	»
<b>Регистр светового пера</b>	»	Есть	»	»
<b>Совместимость с динамическим ОЗУ</b>	Есть	Нет	Есть	—
<b>Напряжение питания, В</b>	+5, +12	+5	+5	+5
<b>Число выводов корпуса</b>	40	40	40	40

осуществляется внешним дешифратором или ПЗУ. Микросхема 96364 обеспечивает движение курсора в четырех направлениях и различные другие функции, например исходное положение курсора, возврат каретки, перевод строки, стирание страницы и стирание строки. Помимо этого микросхема 96364 помещает данные, поданные на нее, непосредственно в память в течение интервала обратного хода по строке. Схема терминала на 17 кристаллах показана на рис. 11.15.

Другой тип непрограммируемого контроллера ЭЛТ — 8350 выпускается фирмой National Semiconductor (рис. 11.16). В отличие от 96364 микросхема 8350 может масочно программироваться на различные форматы изображения в процессе изготовления. Отличием этой схемы от других контроллеров ЭЛТ являются также встроенные быстродействующий тактовый генератор и счетчик. Для управления вводом символов требуется микропроцессор.

Выбор типа контроллера ЭЛТ может производиться с помощью табл. 11.6.

### 11.36. Знакогенераторы

Для преобразования данных в коде ASCII из ОЗУ-изображения дисплейной системы требуется:

- 1) ПЗУ, преобразующее данные кода ASCII в информацию, соответствующую форме символа;
- 2) сдвиговый регистр для преобразования в последовательную форму параллельного выходного кода ПЗУ;
- 3) синхронизирующие фиксаторы;
- 4) схемы атрибутов и графиков.

Минимальная конфигурация знакогенератора в интегральном исполнении состоит только из ПЗУ и не содержит других компонентов.

Знакогенератор 2513 (фирмы G. I., Signetics) представляет собой ПЗУ емкостью 2560 бит с пятью выходными линиями. Он позволяет получить 64 символа с форматом шрифта  $5 \times 7$ . Знакогенератор дешев и поставляется в вариантах для строчных и заглавных литер. Для создания полного 128-символьного знакогенератора необходимы две ИС 2513, однако для дешевых простых терминалов часто достаточно 64-символьного дисплея с заглавными символами.

Подобный генератор фирмы Motorola типа 6670 отличается тем, что позволяет получить 128 знаков. Усовершенствованный вариант 6670 — знакогенератор 66700 — формирует 128 символов с форматом  $7 \times 9$  точек и обеспечивает внутренний сдвиг для вычерчивания нижних частей строчных символов, например *g*, *y*, расположенных под основной частью текстовой строки.

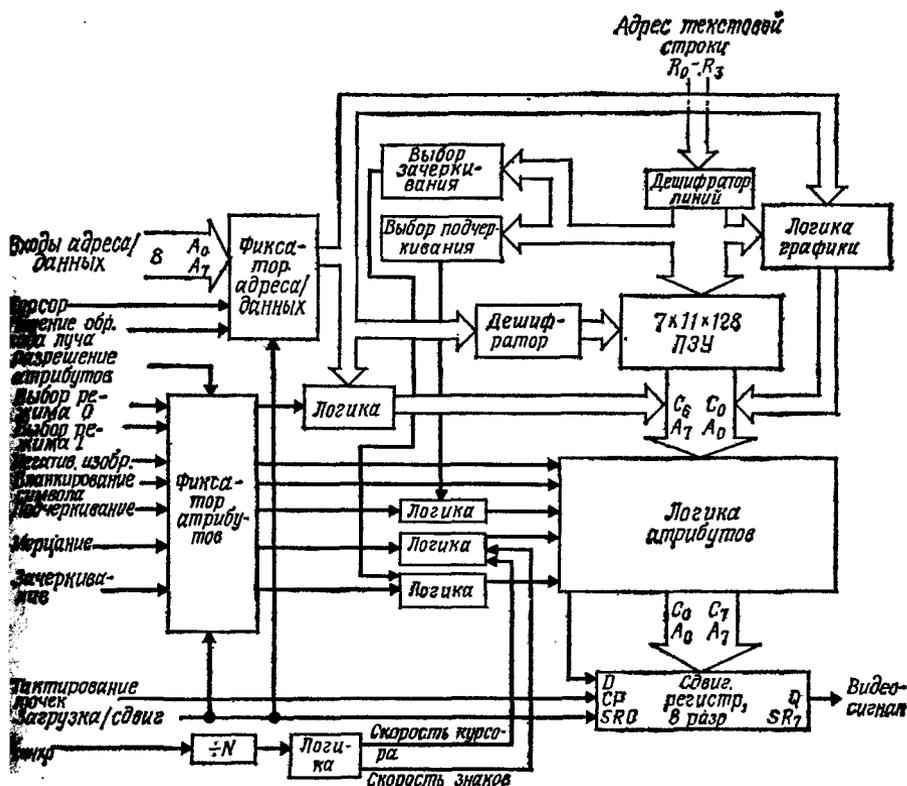


Рис. 11.17. Блок-схема контроллера ЭЛТ 8002.

Помимо ПЗУ знакогенератор может содержать регистр сдвига изображения. Примерами таких знакогенераторов, содержащих сдвиговые регистры изображения, являются 8678 (фирма National) и 7004 (SMC). Микросхема 8678 формирует 64 знака форматом  $7 \times 9$  точек, а ЭЛТ 7004 — 128 символов форматом  $7 \times 11$ . Последний формат несколько необычен, поскольку используется для вычерчивания прописных символов с шрифтом  $7 \times 9$  и нижними выносными частями.

В новейшие типы знакогенераторов дополнительно встроены фиксаторы, схемы атрибутов и графики. Примером таких схем является ЭЛТ 8002 (фирмы SMC, SSS), которая позволяет получить графические символы и тонкую графику, негативное изображение, бланкирование, мерцания, подчеркивание и зачеркивание с помощью одного кристалла ИС, а также формировать 128 символов форматом  $7 \times 11$  точек. Упрощенная блок-схема контроллера показана на рис. 11.17.

Система производит повторную синхронизацию всех поступающих данных посредством входа загрузка — сдвиг, который управляет режимом работы 8002 — вводом или выводом их путем сдвига. Ввод разрешения выборки атрибута обеспечивает возможность работы микросхемы 8002 с 16-разрядной шириной памяти для символов с атрибутами или 8-битовой памятью для встроенных атрибутов.

**Пример 11.3. Проектирование видеоконтроллера.** Спроектировать видео-контроллер для терминала редактирования текстовой информации. Максимальная скорость передачи данных 19,2 кбод.

*Решение.* При проектировании терминала требуется решить большое число задач, оптимизируя систему по стоимости и производительности. Первым выбирается формат изображения. В данном случае выбирается изображение, содержащее 24 текстовые строки по 80 знаков в каждой, что является наиболее популярным форматом для терминалов со средней производительностью. Желательны атрибуты и графические средства для оптимизации конфигурации символов и читаемости. Выбирается шрифт символов  $7 \times 9$  точек, который позволяет формировать нижние выносные части строчных символов, имеющих формат основной части  $5 \times 7$  точек.

Можно произвести следующие расчеты:

1. Кадровая частота 60 Гц.
2. Ширина любого символа 7 точек. Чтобы обеспечить промежуток между символами, выбирается символьный блок шириной в 9 точек, чем обеспечивается пробел с двух сторон любого символа.
3. Чтобы создать левое и правое поля экрана, число знаков на текстовую строку увеличивается на 25 %, т. е.  $1,25 \times 80 = 100$ .
4. Число линий развертки на текстовую строку равно 9 (при формате символа  $7 \times 9$  точек) + 2 (дли нижних частей строчных символов) + 1 (для межстрочных пробелов), т. е. всего 12. Таким образом, число активных линий развертки составляет  $24 \times 12 = 288$ . Добавление поля из 20 линий развертки для обратного хода дает общее число линий развертки 308.
5. Частота строк равна  $60 \text{ Гц} \times 308 = 18\,400 \text{ Гц}$ .
6. Частота тактирования символов равна  $18,4 \text{ кГц} \times 100$  (символов в текстовой строке) =  $1\,840\,000 \text{ Гц}$ ;
7. Частота тактирования точек равна  $1840 \text{ кГц} \times 9$  (точек на символ) =  $16\,560 \text{ кГц}$ .

Поскольку скорость передачи данных 19,2 кбод вполне удовлетворяет требованиям метода ввода символов из памяти в течение периода бланкирования, этот метод выбирается как наиболее эффективный с точки зрения производительности и стоимости. Когда микропроцессор стимулирует адресацию области памяти изображения, линия «Готовность» 8085 переходит на низкий уровень, переводя тем самым микропроцессор в состояние ожидания и расширяя продолжительность цикла обращения к памяти до следующего обратного хода строки.

В качестве контроллера ЭЛТ выбирается микросхема 5037. Она соединяется со знакогенератором 8002, чтобы свести к минимуму число используемых компонентов.

Поскольку минимизация стоимости требует использования памяти с 8-разрядной шириной, применены встроенные атрибуты. Для очистки атрибутов в начале каждой линии развертки будут применены программные средства. Поскольку знакогенератор 8002 имеет внутренний фиксатор атрибутов, встроенные атрибуты вводятся или стираются посредством входа разрешения выборки атрибутов.



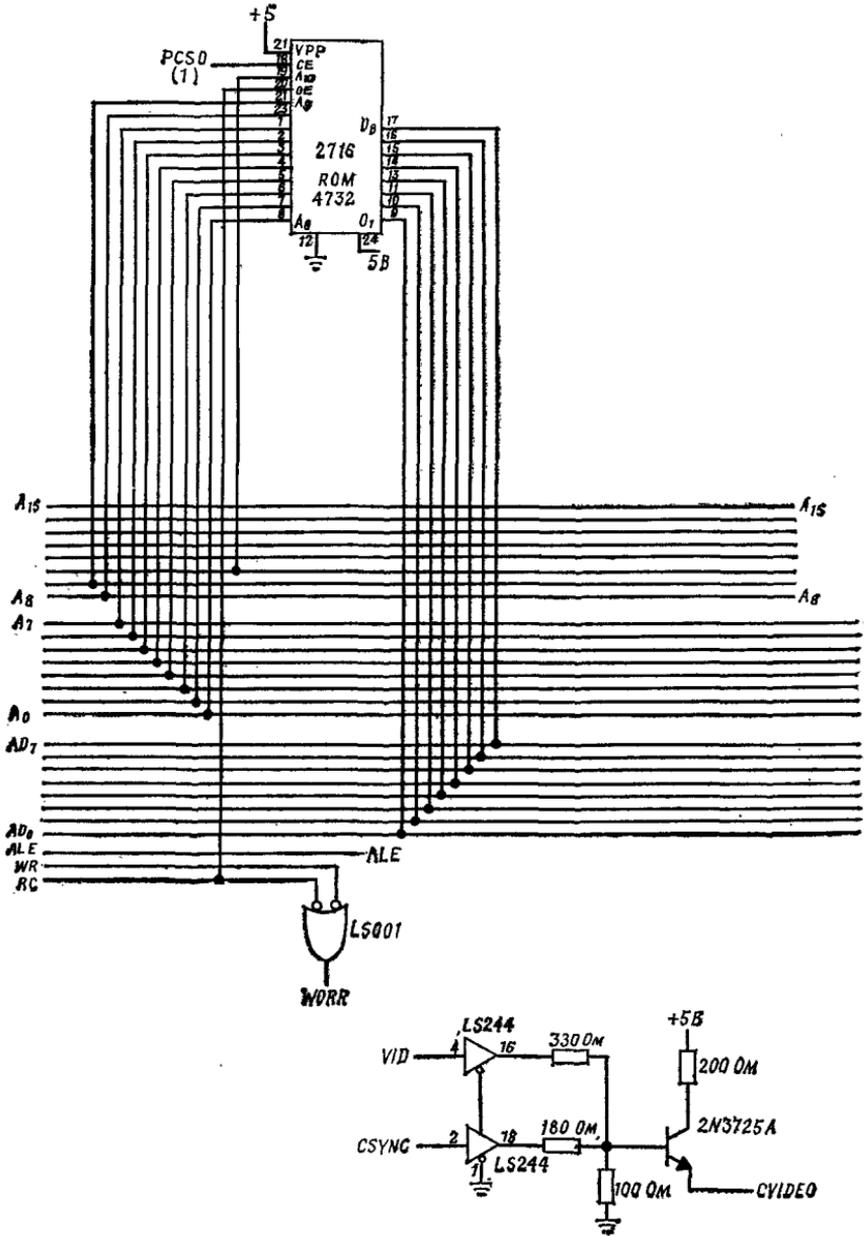


Рис. 11,18. (Продолжение.)

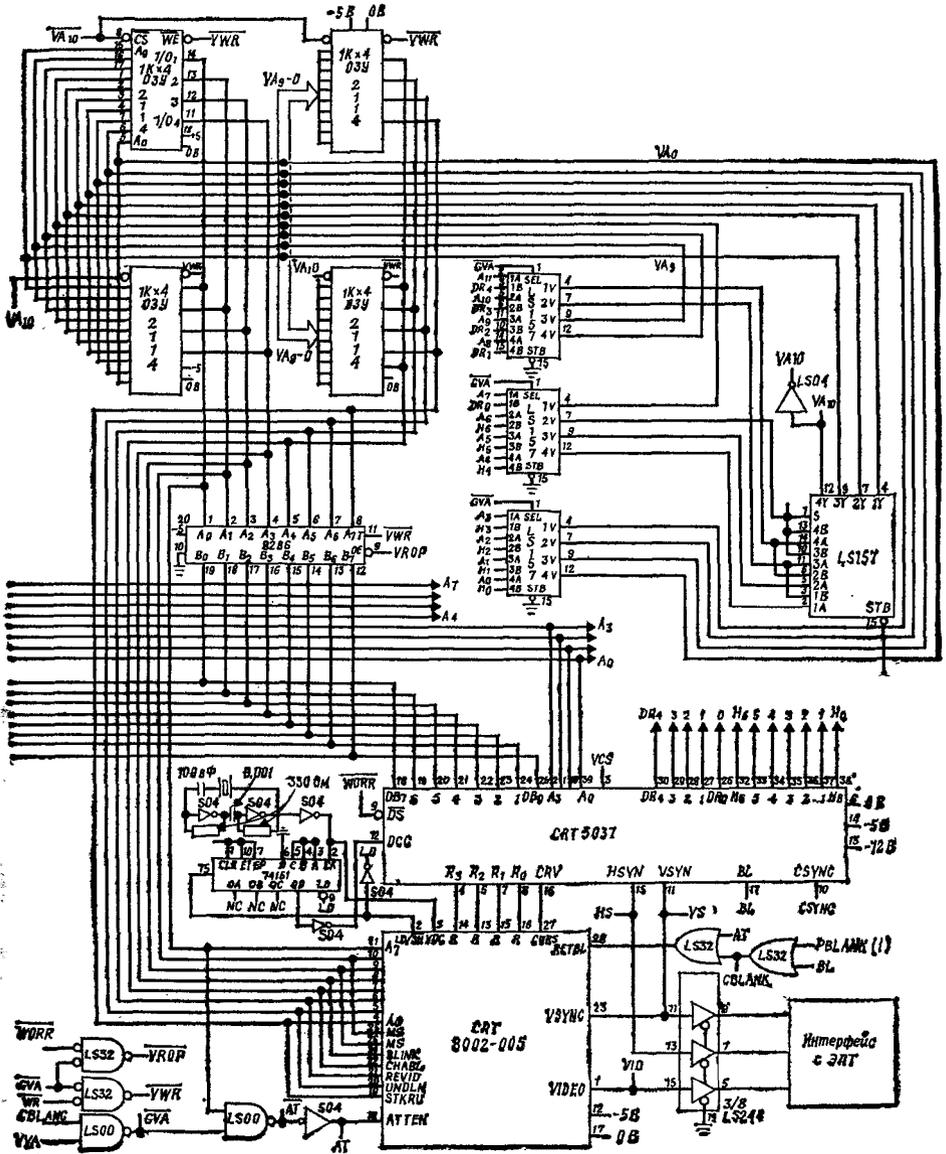


Рис. 11.18. (Продолжение.)

Опознавание атрибутов производится по старшему разряду слова данных; при высоком его уровне слово опознается как атрибут.  
 Полная схема контроллера показана на рис. 11.18.

#### 11.4. КОНТРОЛЛЕРЫ НАКОПИТЕЛЕЙ НА ГИБКИХ МАГНИТНЫХ ДИСКАХ

Накопители на гибких магнитных дисках являются наиболее популярным средством расширения объема памяти микропроцессорных систем, сочетающим возможность произвольного доступа с относительно большим объемом хранимой информации.

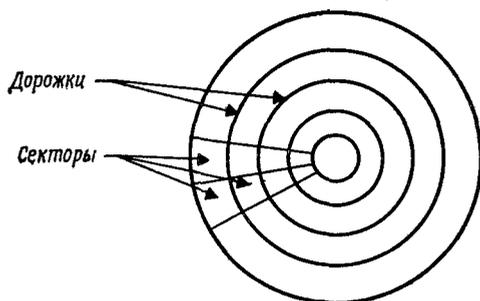


Рис. 11.19. Разметка гибкого диска.

Устройство представляет собой майларовый диск, покрытый окислом магнитного вещества и помещенный в прямоугольный кожух. В последнем делается радиальная прорезь, позволяющая приводить головку записи/считывания в соприкосновение с вращающимся диском. Диск разделен на дорожки и секторы, что и иллюстрируется рис. 11.19.

Полноразмерные гибкие диски имеют диаметр 203 мм, мини-диски — 133 мм. Используются два вида разметки дисков: жесткая (механическая) и гибкая (программируемая).

В случае механической разметки в дискете пробиваются 32 секторных отверстия, используемых для определения границ секторов. При программируемой разметке используется всего одно индексное отверстие, а задаваемое пользователем число секторов определяется межблочными промежутками и заголовками.

Хотя диски с жесткой разметкой позволяют записать больший объем информации (из области записи исключаются межблочные промежутки и заголовки), использование гибкой разметки позволяет четко идентифицировать сектор при считывании секторного заголовка. Программируемая разметка получила большее признание в качестве стандартной по сравнению с механической.

В настоящее время в большинстве случаев используются системы с записью на одной стороне гибкого диска (односторонняя запись), причем каждый бит занимает 4 мкс (одинарная плотность). С целью увеличить объем хранимой информации все чаще применяют запись с двойной плотностью (один бит за 2 мкс), успешно преодолеваются и трудности механического характера, стоявшие на пути использования двусторонней записи. Принципиально все эти системы одинаковы, и для простоты изложения дальнейшее обсуждение будет вестись применительно к системам с единичной плотностью записи.

Типичная последовательность записи/считывания с диска следующая:

1. *Включение двигателя.* После начала вращения необходима выдержка 1 с для стабилизации скорости.

2. *Выбор направления/Шаг.* Выбор дорожки осуществляется путем задания направления движения головки и затем ее ступенчатым перемещением с одной дорожки на другую. Для предотвращения случайной записи во время движения головки используется вентиль блокировки записи.

3. *Подвод головки.* После достижения требуемой дорожки головка опускается на диск.

4. *Чтение/Запись сектора.* При опущенной головке контроллер производит считывание идентификационных полей до тех пор, пока не достигается требуемый сектор.

Для того чтобы обеспечить универсальность диска для различных систем, необходимо применять стандартный формат. На практике стандартного уровня достигли форматы IBM 3740 одинарной плотности и IBM System 34 двойной плотности.

Если в процессе перезаписи данных в пределах сектора происходит изменение скорости, указанная запись может увеличиться по занимаемому ею физическому объему и выйти за пределы предыдущего окончания. Чтобы избежать возможности возникновения ошибок из-за этого явления, создаются «промежутки», разделяющие записи, идентификационные поля от полей данных и индексы от данных. В согласованных с системой фирмы IBM форматах применяются четыре типа промежутков:

*Промежуток 1.* «Индексный промежуток», промежуток 1, отделяет индекс от идентификатора первой записи на каждой дорожке. Промежуток 1 определяется 16 байтами «FF», после которых следуют 4 байта «00» (в шестнадцатеричном коде).

*Промежуток 2.* «Идентификационный промежуток», промежуток 2, отделяет идентификационное поле каждой записи от поля данных. Он состоит из 6 байтов «FF», за которыми следуют 4 байта «00». Благодаря наличию промежутка 2 возможно изменение длины при обновлении файла данных, когда скорость диска меняется.

*Промежуток 3.* «Промежуток данных», промежуток 3, отмечает окончание записи с помощью 17 байтов «FF» и 4 байтов «00».

*Промежуток 4.* Промежуток 4 носит название «свободный индексный промежуток» и помещается непосредственно перед индексным отверстием.

#### 11.4а. Форматтер/контроллер гибкого диска типа 1791

Принципиальная блок-схема контроллера-накопителя на гибком магнитном диске, в которой использован контроллер типа 1791 (фирмы Western Digital, Synertek, Standard Microsystems), показана на рис. 11.20. Выводы прибора разделены на две группы: интерфейса компьютера и интерфейса гибкого диска.

8-разрядная шина данных на микропроцессорной стороне используется для передачи сигналов состояния и управления, а также данных. Тип передаваемого слова задается линиями  $A_0$  и  $A_1$  выбора регистра в соответствии с кодами, приведенными в табл. 11.7. Выходы запроса данных и прерывания обеспечивают установление обмена с микропроцессорной системой, работающей по прерываниям.

Интерфейс гибкого диска более сложен, однако он ориентирован на стандартные входы и выходы серийных накопителей на гибких дисках. Вначале рассмотрим входы:

*Грубое чтение и чтение тактовых импульсов* — это, соответственно, чтение данных и извлечение тактовых импульсов с диска посредством схемы разделения данных.

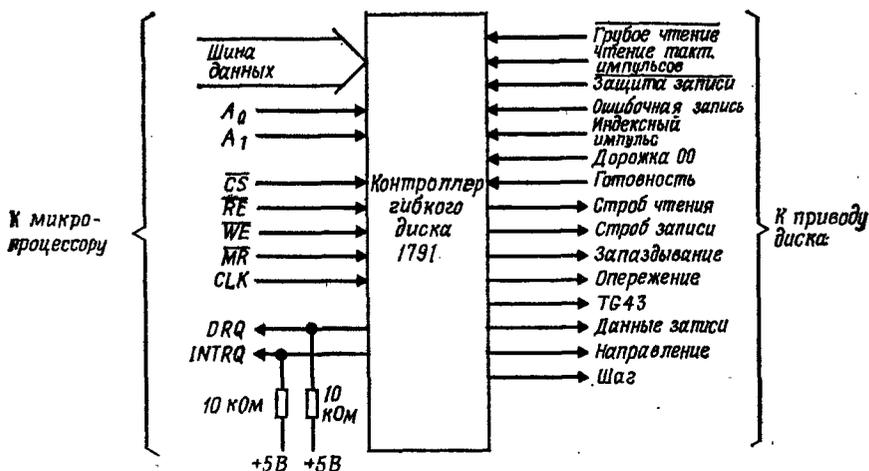


Рис. 11.20. Форматтер/контроллер гибкого диска типа 1791.

*Защита записи* запрещает запись информации на диск, у которого снята механическая блокировка записи.

*Ошибочная запись* обозначает неисправность привода диска, обуславливающую неправильную запись информации на диск.

*Индексный импульс* обозначает индексную метку.

*Дорожка 00* означает подачу на контроллер гибкого диска информации, что головка опущена на дорожку 00.

Таблица 11.7. Программирование выбора регистра

A <sub>1</sub>	A <sub>0</sub>	Режим чтения	Режим записи
0	0	Регистр состояния	Регистр команд
0	1	Регистр дорожки	Регистр дорожки
1	0	Секторный регистр	Секторный регистр
1	1	Регистр данных	Регистр данных

*Готовность* сигнализирует контроллеру о достижении диском полной скорости вращения.

Контроллер дает следующие выходные сигналы:

*Строб чтения*, сигнализирующий о достижении нулевых полей в конце промежутка.

*Строб записи*, сигнализирующий контроллеру о том, что должна осуществляться запись.

*Запаздывание и опережение* используются для предкомпенсации записи. Эти сигналы обеспечивают подачу на привод диска информации о том, как компенсировать фазовый сдвиг, возникающий в магнитной среде записи для различных видов записываемых данных. Фазовый сдвиг возникает на внутренних дорожках диска, где биты записи располагаются более плотно (дорожки 43—76).

*TG 43* используется совместно с сигналами запаздывания и опережения для включения схемы предкомпенсации во время записи дорожек от 43 до 76.

*Запись данных* — это вывод последовательных данных на диск.

*Направление и шаг* обеспечивают управление направлением и шаговым перемещением головки.

В данном параграфе функции контроллера-накопителя на гибком диске рассмотрены в общем виде. Реальное проектирование системы является значительно более сложным и чрезвычайно сильно зависит от типа накопителя и системных требований. Разработчику следует использовать руководящие технические материалы изготовителей БИС и накопителей.

## 11.5. КЛАВИАТУРНЫЕ ШИФРАТОРЫ

Основу клавиатуры составляет матрица нажимных кнопочных переключателей. Для использования клавиатуры в микропроцессорной системе должны быть реализованы следующие функции: 1) обнаружение замкнутого контакта, 2) подавление дребезга контактов, 3) шифрация клавиши, 4) сканирование с

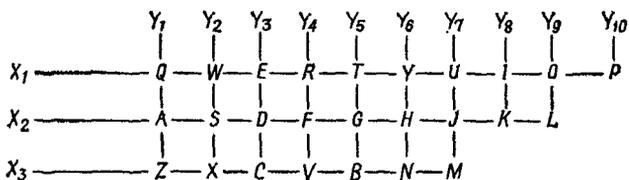


Рис. 11.21. Упрощенная схема матричного клавиатурного шифратора.

учетом возможного замыкания нескольких контактов (перекрытие).

Все эти функции выполняются клавиатурными шифраторами на БИС.

Обнаружение замкнутого контакта (клавиши) в большинстве случаев производится схемой идентификации клавиши в составе блока сканирования клавиатуры. При этом замкнутый ключ определяется координатами  $X$  и  $Y$ , как показано на рис. 11.21.

При сканировании клавиатуры шифратор подает серию  $X$  выходных сигналов и фиксирует серию  $Y$  входных сигналов. На  $X$ -выходах последовательно во времени появляется бегающая логическая единица, а  $Y$ -входы также последовательно во времени сканируются для обнаружения этой единицы. Когда при проверке данного  $Y$ -входа на нем обнаруживается уровень логической единицы, проверяются состояния  $X$  и  $Y$  счетчиков. Наличие логической единицы на  $Y_2$  при высоком уровне на  $X_2$  означает, что  $S$ -клавиша нажата.

Учитывая то обстоятельство, что механические контакты создают помехи, а дребезг может продолжаться большое число раз после замыкания или размыкания, в большинстве шифраторов предусмотрены временная задержка, превышающая ожидаемый интервал дребезга, и повторные проверки ключа на замыкание. Если замкнутое состояние сохраняется, считается, что наличие замкнутой клавиши подтверждено, и данные выводятся.

Чрезвычайно большое значение имеет ответ на вопрос: какую последовательность действий желает осуществить разработчик, если одна клавиша нажата, а размыкание контакта

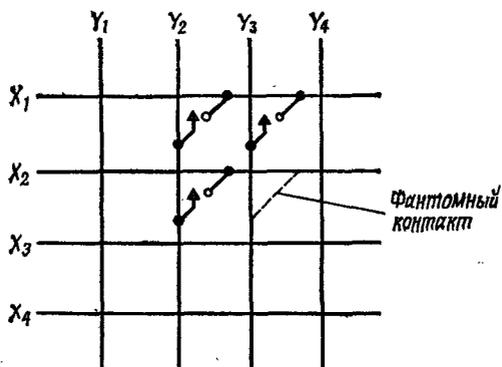


Рис. 11.22. «Фантомные» замкнутые контакты.

другой клавиши еще не произошло, т. е. когда возникает проблема одновременного нажатия клавиш? (перекрытия).

Наибольшее распространение в буквенно-цифровых клавиатурах получили два метода управления при одновременном нажатии клавиш.

В методе, учитывающем одновременное нажатие двух клавиш, запрещается обнаружение второй замкнутой клавиши,

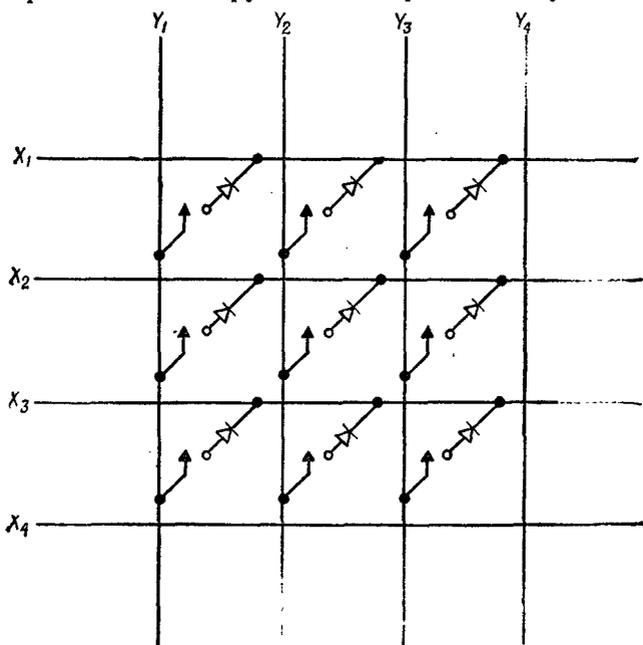


Рис. 11.23. Предотвращение фантомных замыканий с помощью диодов

пока первая клавиша остается нажатой. В большинстве разновидностей методов такого типа данные о второй клавише выдаются, если она все еще остается нажатой, когда первая клавиша отпущена. Реализация метода осуществляется просто остановом сканирования по X—Y, пока клавиша замкнута, и возобновлением сканирования при ее размыкании.

Таблица 11.8. Клавиатурные шифраторы

Функция	Тип			
	KR 2376 (SMC)	KR 3600 (SMC)	MM 5740 (National)	AY-5-3600 (G. I.)
Число клавиш	88	90	90	90
Защита от электростатических помех	Есть	Есть	Есть	Есть
ТТЛ вход/выход	»	»	»	»
N-клавишное одновременное нажатие	»	Есть *)	Есть *)	Есть *)
N-клавишная блокировка	»	»	»	»
Встроенный автогенератор	»	Есть	Нет	Есть
Схема подавления дребезга	»	»	Есть	»
Число битов данных	9	10	9	10
Буферизация выходов данных	Нет	Есть	Есть	Есть
Дополнительный контроль данных	Есть	»	Нет	»
Импульсное стробирование	»	Есть *)	Есть *)	Есть *)
Регулировка уровня стробирования	Нет	»	»	»
Функция повтора нажатия клавиш	»	Нет	Есть	Нет
Индикатор блокировки сдвига	»	»	»	»
Напряжение питания	+5, -12	+5, -12	+5, -12	+5, -12

\*) Программируется.

В методе, учитывающем возможность одновременного нажатия N клавиш, разрешается шифрация второй нажатой клавиши, а на самом деле третьей, четвертой и т. д. клавиш при нажатой клавише. Сканирование продолжается при нажатой клавише, а местоположение нажатой клавиши запоминается во внутренней памяти.

Метод, учитывающий возможность нажатия N клавиш, предпочтителен в тех случаях, когда ожидается высокая скорость ввода данных с клавиатуры. Однако, поскольку ошибка при этом методе наиболее часто проявляется в вводе неверных дан-

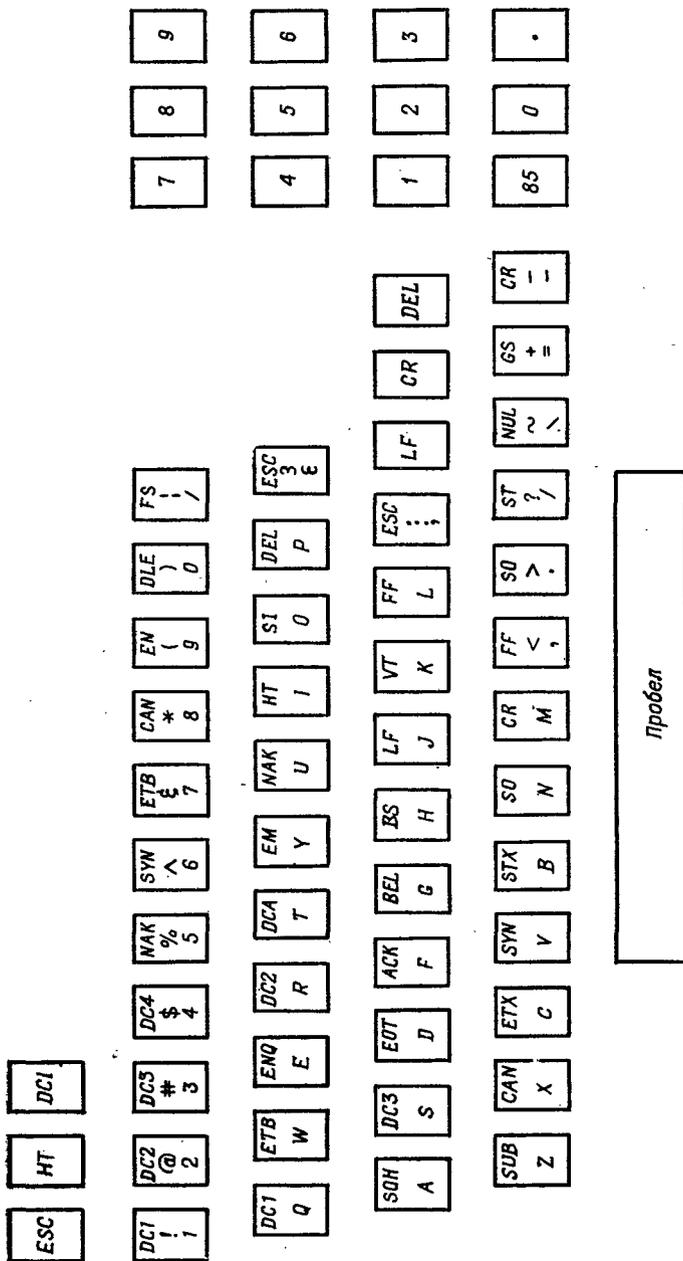
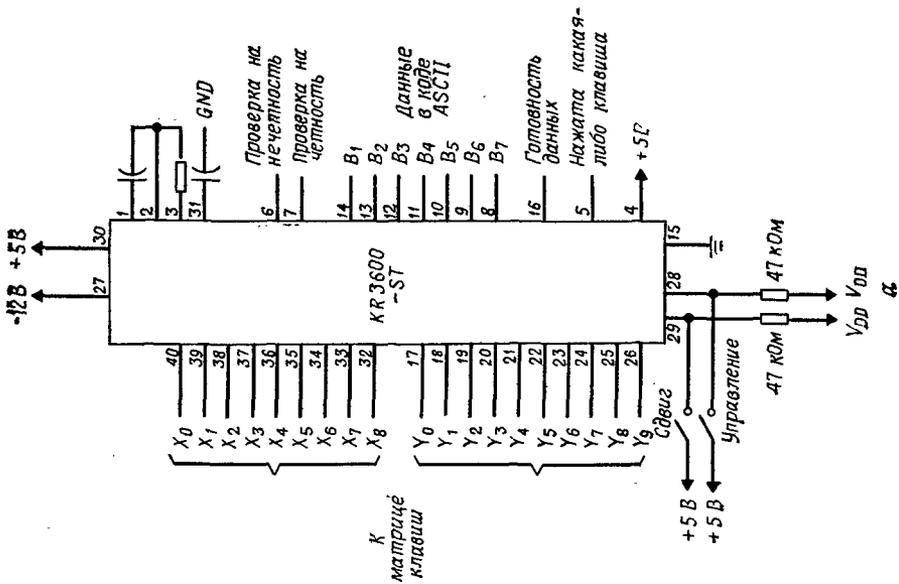


Рис. 11.24. Клавиатура (пример 11.4).



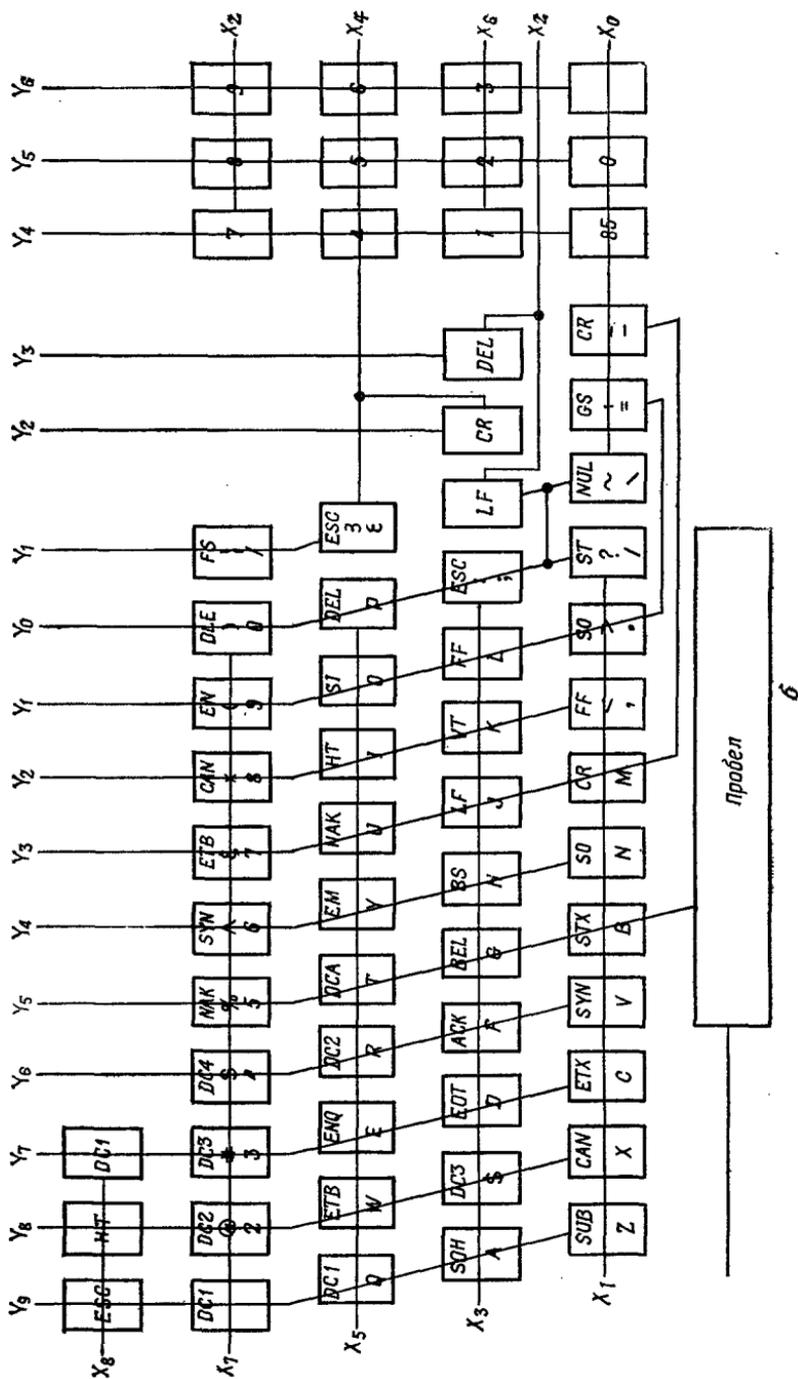


Рис. 11.25. Клавиатурный шифратор (пример 11.4): шифратор с кодом ASCII (а); клавиатура (б).

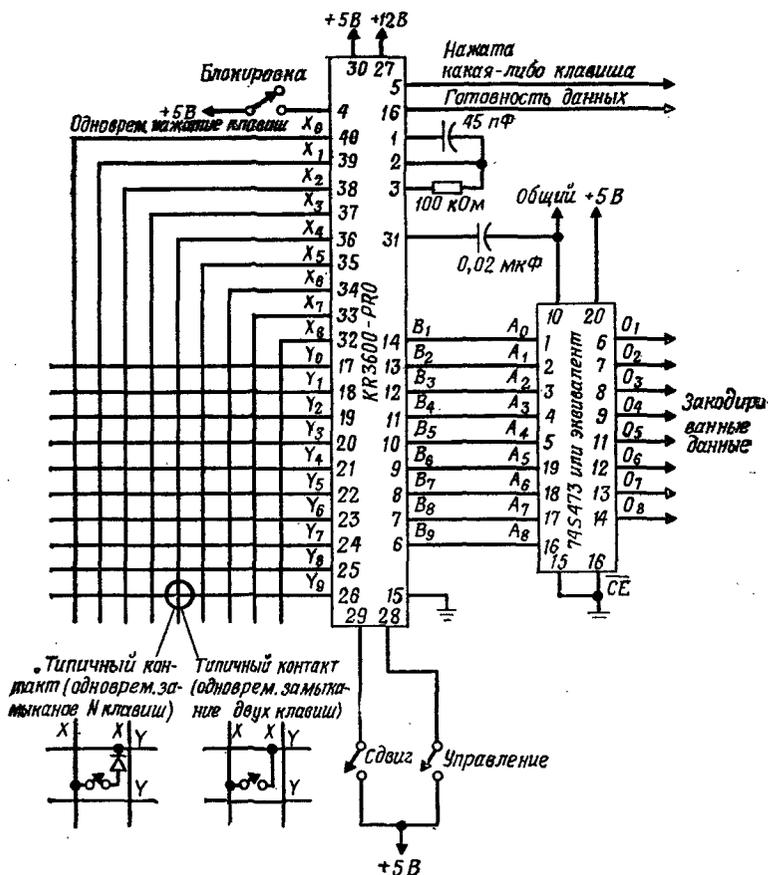


Рис. 11.26. Клавиатурный шифратор KR 3600-Pro.

ных, в то время как при методе, учитывающем одновременное нажатие двух клавиш, обычно пропускаются нажатые клавиши, последний часто оказывается предпочтительным, когда должен вводиться большой объем цифровых данных, поскольку пропущенную цифру гораздо легче заметить, чем неправильную.

Поскольку в системах с N-клавишным замыканием могут быть одновременно замкнуты три или большее число клавиш, необходимы специальные меры предосторожности, предотвращающие возникновение «фантомных замыканий» (рис. 11.22). При одновременном замыкании контактов 1, 2 и 3 возникает фантомный замкнутый контакт между  $X_2$  и  $Y_3$  через цепь, образованную соединением  $X_1 - Y_2 - X_2 - Y_3$ . Для решения

этой проблемы обычно последовательно с контактами включаются диоды, как показано на рис. 11.23.

Данные некоторых типов шифраторов сведены в табл. 11.8.

**Пример 11.4. Проектирование клавиатурного шифратора.** Спроектировать шифратор 76-символьной клавиатуры с кодом ASCII; расположение клавиш приведено на рис. 11.24. Принимается метод, учитывающий замыкание двух клавиш, поскольку он позволяет отказаться от диодов. Согласно паспортным данным, максимальная продолжительность дребезга контактов составляет 4 мс.

**Решение.** Выбирается шифратор кода ASCII типа KR3600-ST. Программирование двухклавишного или N-клавишного метода осуществляется посредством вывода 4.

Выбирается номинальная частота сканирования клавиш 50 кГц, лежащая в середине между минимальной и максимальной частотами сканирования.

Исходя из паспортных данных, включение конденсатора емкостью 0,02 мкФ между выводом 32 и «землей» обеспечивает задержку стробирующего импульса на 6 мс, что более чем достаточно для компенсации интервала дребезга контактов. Полностью конструкция показана на рис. 11.25.

Модификация клавиатурных шифраторов типа KR 3600-Pro AY-5-3600, изображенная на рис. 11.26, программируется таким образом, чтобы иметь на выходе не ASCII, а двоичный последовательный код для управления ИПЗУ. Это дает возможность просто изменять функции клавиш, не прибегая к дорогостоящему изменению клавиатуры или программированию шифратора по заказу.

## ЛИТЕРАТУРА

1. Cayton B., Interlaced Video Displays Utilize Low Cost CRT Controllers, *EDN*, Sept. 5, 1979, pp. 207—212.
2. Herman M., Video Terminal Strips Down to 26 Chips, *Electronic Design*, May 24, 1980.
3. Intel Component Data Catalog.
4. Lancaster D., TV Typewriter Cookbook, Howard W. Sams, Indianapolis, Ind., 1976.
5. Lesea A., Zaks R., Floppy Disk Controller Design Must Start With the Basics, *EDN*, May 20, 1978, pp. 129—137.
6. Lesea A., Zaks R., Microprocessor Interfacing Techniques, Sybex, 1979.
7. M6800 Microprocessor Application Manual.
8. DP8350 Series Programmable CRT Controllers, Santa Clara, Calif.
9. Standard Microsystems Data Catalog, Hauppauge, N. Y.
10. Weissberger A. J., Data Communication Handbook, Signetics Corp.
11. Western Digital Product Handbook,

# Глава 12

---

## Схемы сопряжения

*К. Смит*<sup>1)</sup>

### 12.1. ВВЕДЕНИЕ

В связи с широким применением в микропроцессорах и микропроцессорных системах логических интегральных микросхем типа ТТЛ, МОП и КМОП увеличивается потребность в устройствах сопряжения. Эти устройства предназначены для преобразования сигналов выходных портов ЭВМ, имеющих низкое значение напряжения и тока, в более высокие значения напряжений и токов, необходимых для работы такого аппаратно реализованного периферийного оборудования, как индикаторы, реле, лампы и печатающие устройства (принтеры).

Эти устройства сопряжения по своему основному назначению могут быть разбиты на следующие категории:

1) устройства управления периферийным оборудованием; 2) схемы для линий связи; 3) формирователи возбуждающих напряжений индикаторов; 4) интерфейс запоминающего устройства.

#### 12.1а. Устройства управления периферийным оборудованием

Для управления периферийным оборудованием, выполненным аппаратно и рассчитанным на большие значения токов и напряжений, схемы сопряжения могут быть разработаны на основе дискретных транзисторов. При индуктивной нагрузке обычно требуются также дополнительные элементы, такие, как токоограничивающие резисторы или фиксирующие диоды. Устройства управления периферийным оборудованием представляют собой интегральные схемы, которые содержат два или более

---

<sup>1)</sup> Carroll Smith, Applications Engineer, Texas Instruments Corp., Dallas, Tex.

Таблица 12.1. Справочные данные по выбору устройства управления периферийным оборудованием

Устройства управления периферийным оборудованием с логическими элементами						Логическая функция элемента			
Переклю-чаемое напряжение, В	Максимальный выходной ток, мА	Типовое время задержки, нс	Число устройств в корпусе	Внутренние фиксирующие диоды	ИЛИ				
					И	И-НЕ	ИЛИ	ИЛИ-НЕ	
15	300	15	2	—	SN75430 SN75431	SN75432	SN75433	SN75434	
20	300	21	2	—	SN75450B SN75451B	SN75452B	SN75453B	SN75454B	
30	300	33	2	—	SN75460 SN75461	SN75462	SN75463	SN75464	
35	700	300	4	Есть	SN75401	SN75402	SN75403	SN75404	
50	350	300	2	Есть	SN75446	SN75447	SN75448	SN75449	
55	300	33 100	2	— Есть	SN75470 SN75471 SN75476	SN75472 SN75477	SN75473 SN75478	SN75474 SN75479	
	500	33 100	2	— Есть	SN75411 SN75416	SN75412 SN75417	SN75413 SN75418	SN75414 SN75419	
Устройства управления периферийным оборудованием с логическими элементами						Типы устройств			
Напряжение переключения, В	Максимальный выходной ток, мА	Типовое время задержки, нс	Число устройств в корпусе	Внутренние фиксирующие диоды	Типы устройств				
					ULN2064 ULN2074	ULN2066 SN75066 SN75074	ULN2068 UDN2841	ULN2003A ULN2004A	
35	1,5	500	4	Есть Есть —	ULN2064 ULN2074	ULN2066 SN75066 SN75074	ULN2068 UDN2841	ULN2003A ULN2004A	UDN2845
50	500 1,5	1 500	7 4	Есть Есть Есть —	ULN2001A SN75065 ULN2075	ULN2002A ULN2067 SN75067 SN75075	ULN2003A ULN2069 SN75069	ULN2004A	
60	500	130	7	Есть	SN75466	SN75467	SN75468	SN75469	

высоковольтных транзистора большой мощности со всеми необходимыми токоограничивающими резисторами и резисторами цепи смещения, которые дают возможность непосредственного подключения устройства к схемам, имеющим ТТЛ-, МОП- и КМОП-уровни логических сигналов, при минимальном числе внешних элементов. Кроме того, в составе некоторых устройств управления имеются логические схемы (И, И-НЕ, ИЛИ, ИЛИ-НЕ), которые позволяют с помощью схем сопряжения выполнять логические функции.

Перечень типовых устройств управления периферийным оборудованием приведен в табл. 12.1.

### 12.16. Схемы для линий связи

Схемы для линий связи (соединительных линий) составляют класс устройств сопряжения, предназначенных для передачи сигналов цифровой информации по различным линиям связи. Схемы для линий связи состоят из магистральных передатчиков, приемников и приемопередатчиков. Устройства могут быть разработаны либо для широкого применения, либо для некоторых стандартных структур передачи данных, используемых в промышленности. Типовыми стандартами являются следующие: RS-232C, RS-422A, RS-423 IEEE-488, IBM360/370 и новый, предлагаемый Ассоциацией электронной промышленности (EIA), стандарт RS-485.

Типовой терминал ЭВМ может иметь одну или более внешних периферийных подсистем, как, например, принтер и т. д. Необходимо организовать связь с этим периферийным оборудованием, обычно расположенным на относительно небольшом расстоянии. Для этого, как правило, используются однопроводные (несимметричные) передатчики и приемники. Стандарт RS-232C является промышленным стандартом EIA, разработанным для однопроводной передачи данных с низкой скоростью на короткие расстояния.

Однопроводная передача данных может применяться для передачи на большие расстояния. В соответствии со стандартом RS-423A EIA максимальное расстояние может быть увеличено до 1200 м при скорости передачи до 1 кбит/с или до 90 м при скорости передачи 100 кбит/с.

Кроме того, этим стандартом предусмотрено использование зависимости формы сигнала от скорости передачи данных и длины провода для контроля отражения и направленного излучения или перекрестных помех. Другим усовершенствованием стандарта RS-423A является требование обеспечения высокого полного сопротивления выходов при выключении питания для того, чтобы исключить нагрузку на линию передачи.

Таблица 12.2. Сводка технических требований по передаче данных Ассоциации электронной промышленности

Технические требования	Стандарты			
	RS-232C	RS-423A	RS-422A	RS-485/PN1360
<b>Режим работы</b>	Однопроводный	Однопроводный	Дифференциальный	Дифференциальный
Число передатчиков и приемников, подключаемых к одной линии	1 передатчик/1 приемник	1 передатчик/10 приемников	1 передатчик/10 приемников	32 передатчика/32 приемника
Максимальная длина кабеля, м	15	1200	1200	1200
Максимальная скорость передачи данных, комб/с	20	100	10 <sup>3</sup>	10 <sup>3</sup>
Максимальное напряжение, прикладываемое к выходу передатчика, В	±25	+6	от -0,25 до +6	от -7 до +7
Выходной сигнал передатчика, В: нагруженного	±5	±3,6	±2	±15
ненагруженного	±15	±6	±5	±5
Нагрузка передатчика, Ом	от 3 до 7 КОм	450 (мин)	100	54
Максимальный выходной ток передатчика (состояние с высоким сопротивлением) мкА:	—	—	—	±100
при подаче питания	—	—	—	±100
при отсутствии питания	1300 Ом (макс.)	±100	±100	—
Скорость спада выходного сигнала	30 В/мкс (макс.)	Регулируется	—	—
Диапазон входного напряжения приемника, В	±15	±12	от -7 до +7	от -7 до +12
Чувствительность приемника по входу, мВ	±3 В	±200	±200	±200
Входное сопротивление приемника, КОм	от 3 до 7	4 (мин)	4 (мин)	12 (мин)

Таблица 12.3. Выпускаемые устройства сопряжения для схем линий связи

Выход		Передачики		Принимаки	
Выход	Число передачиков в корпусе	Номер типа	Вход	Число приемников в корпусе	Номер типа
Стандарт RS-422A EIA					
Дифференциальный	2	SN55158 SN75158 SN75159 UA9638C	Дифференциальный	2	SN75157 μA9637AC
	4	AM26LS31C MC3487 SN55151 SN75151 SN55153 SN75153 SN75172 SN75174		4	AM26LS32AC AM26LS33AC MC3486 SN75173 SN75175
Комиссия TR30.1 EIA Проект PN1360 (апрель 1980)					
Дифференциальный	4	SN75172 SN75174	Дифференциальный	4	SN75173 SN75175
	Стандарт RS-423A EIA				
Однопроводный	2	SN75156 μA9636AC	Однопроводный	2	SN75157 μA9637AC
	4	SN75186 SN75187		4	AM26LS32AC AM26LS33AC MC3486 SN75173 SN75175

## Стандарт RS-232C EIA

Однопроводный	SN75150 SN75156 MA9636AC	Однопроводный	2	SN75152 SN75154 SN75189 SN75189A
	4		4	
IBM 360/370				
Однопроводный	SN75123 SN75126 SN75130	Однопроводный	3	SN75124 SN75125 SN75127
	2		7	
			8	SN75128 SN75129
Общего применения				
Однопроводный	SN55121, SN75121 SN75361A SN55450B, SN75450B SN55451B, SN75451B	Однопроводный	2	SN55122, SN75122 SN55140, SN75140 SN55141, SN75141 SN55142A, SN75142A SN55143A, SN75143A
	4			SN55107A, SN75107A SN55107B, SN75107B SN55108A, SN75108B SN55108B, SN75108A SN55115, SN75115 SN55182, SN75182 SN75207 SN75207B SN75208 SN75208B
Дифференциальный	DS7831, DS8831 DS7832, DS8831 DS7831, DS8831 DS7832, DS8831 SN55109A, SN75109A SN55110A, SN75110A SN55113A, SN75113 SN55114, SN75114 SN55183, SN75183 SN55450B, SN75450B SN75112	Дифференциальный	2	
	2			
	55109A,			

Одна из проблем однопроводной передачи данных на большие расстояния с высокой скоростью состоит в том, что становится затруднительным отличить действительный сигнал данных от побочных сигналов, порождаемых внешними причинами, такими, как смещение земляного потенциала и помеха. На больших расстояниях и более высоких скоростях передачи для того, чтобы избежать влияния побочных сигналов, вызванных указанными причинами, можно использовать дифференциальную передачу данных.

Побочные сигналы проявляются как синфазные сигналы и устраняются с помощью дифференциального входа приемника с линии и дифференциального выхода передатчика линии.

Выбор соответствующих магистральных передатчика и приемника является функцией ряда переменных: длины линии, волнового сопротивления линии, скорости передачи данных, требования однопроводной или дифференциальной передачи, уровня логических сигналов, т. е. стандарт TTL, RS-232C и т. д.

В табл. 12.2 приведены требования, предъявляемые Ассоциацией электронной промышленности к передаче данных, а в табл. 12.3 приведены выпускаемые фирмой Texas Instruments схемы для линий связи, отвечающие требованиям Ассоциации электронной промышленности или пригодные для широкого применения. Описание этих различных схем для линий связи, а также существующих промышленных стандартов приведено в разд. 12.3. Приводимые многочисленные примеры типового использования призваны помочь разработчику сделать правильный выбор для конкретной системы.

### **12.1в. Формирователи возбуждающих напряжений индикаторов**

Каждый из пяти современных индикаторов характеризуется своим набором напряжений и токов, необходимых для возбуждения. В большинстве случаев формирователь управляющих напряжений является интерфейсной схемой, обеспечивающей сопряжение однокристалльной микроЭВМ, выходных портов микропроцессорной системы или же других цифровых устройств с индикатором таким образом, чтобы обеспечивались требуемые последним напряжения и токи.

К пяти упомянутым типам индикаторов относятся следующие приборы: 1) полупроводниковые индикаторы (светодиоды видимого диапазона излучения); 2) вакуумные люминесцентные индикаторы; 3) газоразрядные индикаторы постоянного тока; 4) газоразрядные индикаторы переменного тока; 5) жидкокристаллические индикаторы.

Основные требования к параметрам схем формирования возбуждающих сигналов для этих типов индикаторов приведены

Таблица 12.4. Требования к параметрам схем формирования возбуждающих сигналов для различных типов индикаторов

Тип индикатора	Напряжение	Ток	Комментарий
Полупроводниковые	Низкое (1,8÷3,0 В)	Большой (1÷100 мА)	Для больших приборов требуются большие токи; легко управляются (совместимы с ТТЛ ИС)
Вакуумные люминесцентные	Высокое (30 ÷ 60 В)	Малый (меньше 1 мА)	Легко управляются; требуют тока накала 50 ÷ ÷ 100 мА
Газоразрядные постоянного тока	Очень высокое (100 В)	То же	Зрелая технология; в прошлом была проблема недостаточной надежности
Газоразрядные переменного тока	Очень высокое (100 В)	Малый (возбуждение переменным током)	Новая технология; используются в качестве крупноформатных индикаторных панелей
Жидкокристаллическое	Низкое (3÷5 В)	Малый (меньше 1 мкА)	Трудно управляются (необходимы переменные напряжения); дефицит стандартных интерфейсных схем

в табл. 12.4. Приведенные данные носят приблизительный характер, поскольку зависят от таких разнообразных факторов, как высота символов, число знакомест, способ управления (индивидуального или мультиплексного), вид отображаемой информации (цифровой или буквенно-цифровой).

Типичные примеры применения различных приборов и методы их сопряжения обсуждаются в разд. 12.4.

### 12.1г. Усилители считывания

Запоминающие устройства (ЗУ) на магнитных сердечниках до сих пор еще используются там, где требуется иметь запоминающее устройство с сохранением информации при выключении питания. Усилители считывания воспринимают биполярные дифференциальные входные сигналы из ЗУ на магнитных сердечниках и реализуют схему сопряжения между этим ЗУ и частью системы на логических схемах. Импульсы низкого уровня, зарождающиеся в ЗУ, преобразуются в уровни логических сигналов, совместимые с ТТЛ-уровнями.

### 12.1д. Устройства управления ЗУ на магнитных сердечниках

Запоминающие устройства на магнитных сердечниках не могут управляться непосредственно устройствами на МОП-или ТТЛ-схемах. Для получения более высоких напряжений и

токов, требуемых для магнитных сердечников, необходимы схемы сопряжения. Кроме того, требуются устройства управления, которые могут быть как источником, так и потребителем тока. Типовое устройство управления магнитным сердечником является источником или приемником тока величиной 600 мА и имеет два уровня рабочих напряжений: 5 В для ТТЛ-схем и обычно 24 В для выходных устройств управления. Для минимизации числа корпусов микросхем или, возможно, некоторого уменьшения накладных расходов на ЭВМ и внешнее оборудование могут быть использованы логические И/ИЛИ элементы, реализующие функции дешифрации.

### 12.1е. Устройства управления ЗУ на МОП-схемах

Устройства управления ЗУ на МОП-схемах представляют собой преобразователи уровней и токов, необходимых для сопряжения между собой ТТЛ- и МОП-схем. Множество ЗУ на МОП-схемах являются совместимыми по напряжению с ТТЛ-схемами, но требуют больших токов из-за высокого коэффициента разветвления по выходу при адресации большего числа кристаллов. Некоторые ЗУ на МОП-схемах могут представлять собой большую емкостную нагрузку, вследствие чего от устройства управления требуется обеспечение высоких максимальных значений токов.

Устройство типа TMS4050 имеет входы, совместимые с ТТЛ-схемами, за исключением входа разрешения кристалла. Для работы по этому входу требуется диапазон напряжения от 0,6 до +12 В, в связи с чем преобразование ТТЛ-уровня в МОП-уровень может быть легко реализовано.

## 12.2. ПРИМЕНЕНИЕ УСТРОЙСТВ УПРАВЛЕНИЯ ПЕРИФЕРИЙНЫМ ОБОРУДОВАНИЕМ

Устройства управления периферийным оборудованием представляют собой интегральные схемы, которые могут быть использованы для согласования уровней ТТЛ-, МОП- и КМОП-схем с более высокими значениями напряжений и токов, характерных для таких элементов, как лампы, реле и двигатели.

Обычно для осуществления преобразования уровней в устройство включается две или более независимых секций с интегральными резисторами. В некоторые устройства вводятся логические элементы (И, И-НЕ, ИЛИ, ИЛИ-НЕ) и фиксирующие диоды для защиты от обратной э. д. с. переходного процесса при переключении индуктивных нагрузок. Максимальный выходной ток изменяется от 300 мА до 1,5 А. Устройства с

меньшими токами имеют высокую скорость переключения с типовым временем задержки от 15 до 30 нс.

Перечень существующих устройств управления приведен в табл. 12.1. Выбор того или иного устройства зависит от конкретного применения. Для иллюстрации того, насколько разный выбор может быть сделан, приводятся примеры проектирования.

### 12.2а. Устройство управления лампочкой

**Пример 12.1. Разработка устройства управления лампочкой.** Требуется разработать схему для контроля и индикации высокого ТТЛ-уровня. В том

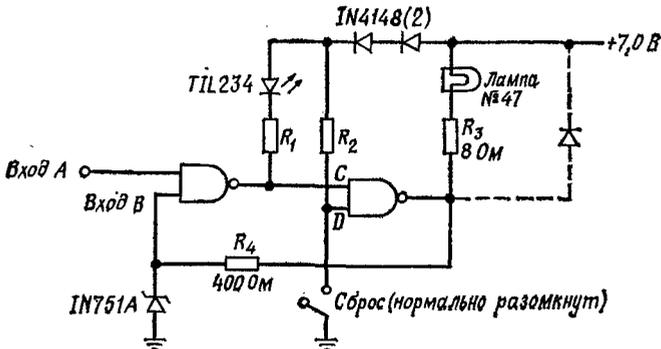


Рис. 12.1. Устройство управления лампой с фиксацией состояния.

случае, если логический уровень станет низким, лампа накаливания № 47 зафиксируется в состоянии ВКЛЮЧЕНО и будет оставаться в этом состоянии до тех пор, пока не произойдет установка системы в исходное состояние.

**Решение.** Лампа накаливания № 47 имеет номинальное значение напряжения 6,3 В и тока 150 мА. Большинство из устройств управления, приведенных в табл. 12.1, могло бы подойти для этой цели. По соображениям стоимости, будет выбрано устройство, имеющее самое низкое значение напряжения (15 В) и тока (300 мА). Кроме того, наличие в устройстве внутренних логических элементов позволит минимизировать число внешних элементов. Исходя из вышесказанного, двоянное устройство управления типа SN75432 с логической схемой И-НЕ является хорошим выбором для данного назначения. На рис. 12.1 показано, как с помощью одного двоянного устройства управления можно осуществить фиксацию состояния и сопряжение с лампой накаливания.

Некоторые лампы накаливания имеют индуктивность, достаточную для возникновения при выключении разрушительных переходных процессов обратного напряжения. Для устранения воздействия выбросов напряжения на выходной транзистор между его коллектором и источником положительного напряжения может быть включен фиксирующий диод. Фиксирующие диоды вводятся во многие микросхемы управления периферийным оборудованием, однако в схеме SN75432 он отсутствует. Если такая дополнительная защита желательна или необходима, то внешний фиксирующий диод может быть включен так, как показано на рис. 12.1.

Светодиод типа TIL234 зеленого цвета предназначен для индикации наличия на входе  $A$  высокого ТТЛ-уровня. Резистор  $R_1$  ограничивает ток через светодиод TIL234 на уровне 25 мА, когда на входе  $A$  имеется высокий логический уровень, а на выходе первого логического элемента И-НЕ — низкий логический уровень. Этот сигнал низкого уровня подается также на вход  $C$  второй логической схемы И-НЕ, блокируя ее выход в состоянии высокого логического уровня, вследствие чего лампа будет погашена.

Как только на входе  $A$  возникает низкий логический уровень, выход первого логического элемента И-НЕ перейдет в состояние высокого уровня, что приведет к гашению светодиода TIL234. Так как в этом случае на обоих входах второго логического элемента И-НЕ присутствует высокий уровень, его выход перейдет в состояние низкого уровня, что приведет к загоранию лампы. В то же время низкий уровень на входе  $B$  фиксирует выход первого логического элемента И-НЕ в состоянии высокого уровня до тех пор, пока не произойдет установка системы в исходное состояние, и, если даже на входе  $A$  вновь возникнет высокий уровень, состояние системы до ее установки не изменится.

Система устанавливается в исходное состояние подачей на вход  $D$  сигнала низкого уровня. Если при этом на входе  $A$  присутствует сигнал высокого уровня, выход первого логического элемента И-НЕ перейдет в состояние низкого уровня, что приведет к зажиганию светодиода TIL234 и гашению лампы. В этом случае светодиод TIL234 зеленого цвета сигнализирует о том, что система установлена в исходное состояние и вновь готова отреагировать на появление низкого уровня на входе  $A$ .

Микросхема SN75432 работает при напряжении  $V_{cc}$  5 В. Это рабочее напряжение получается из напряжения источника питания 7 В путем его гашения на двух диодах типа 1N4148. При необходимости можно использовать отдельный источник питания +5 В или подавать на устройство напряжение питания +5 В с некоторой потерей яркости лампы № 47.

Одной из проблем, связанных с применением ламп накаливания, является то, что максимальный выброс тока в момент включения холодной лампы может до 10 раз превышать ток включения горячей лампы. Первоначальный выброс тока лампы № 47 может составлять до 1,5 А. В рассматриваемом примере показан один из путей ограничения выброса тока, благодаря чему могут быть использованы менее сложные и дорогие устройства управления периферийным оборудованием без опасности появления выбросов тока, превышающих возможности устройства и вызывающих выход его из строя. Резистор  $R_3$  (8 Ом) ограничивает максимальное значение тока в период запуска на уровне приблизительно 500 мА. Для увеличения сопротивления термокатода требуется короткое время (200 мс), в течение которого допустимая мощность рассеивания микросхемы SN75432 не будет превышена.

Для компенсации падения напряжения на резисторе  $R_3$ , вызванного номинальным рабочим током лампы, напряжение источника питания постоянного тока увеличено до 7 В. Для исключения воздействия избыточного напряжения на вход  $B$  при выключенном состоянии второго логического элемента И-НЕ к логическому элементу подключается стабилитрон на напряжение 5,1 В. Резистор  $R_4$  (400 Ом) ограничивает ток

через стабилитрон на уровне приблизительно 5 мА. Этот ток будет протекать через лампу № 47, но такого тока недостаточно для зажигания лампы. Схема устройства управления лампы может быть модифицирована с тем, чтобы использовать этот ток стабилитрона для уменьшения максимального выброса тока. Модифицированная схема представлена на рис. 12.2. Эта базовая схема могла быть использована и при лампах на более высокое напряжение, однако максимальный ток должен быть ограничен значением, при котором значения мощности

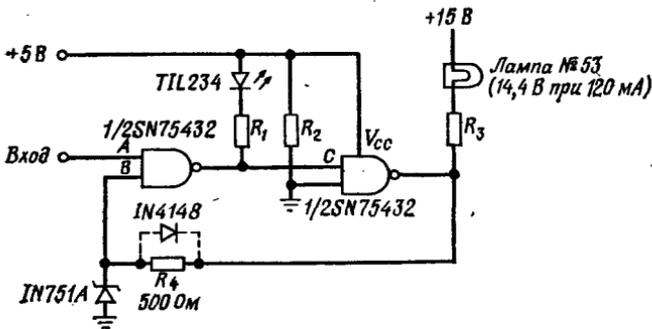


Рис. 12.2. Модифицированная схема устройства управления лампой с фиксацией состояния.

рассеяния и тока не будут превышать допустимых для микросхемы SN75432. На рис. 12.2 показано, каким образом можно видоизменить схему при использовании лампы № 53, имеющей номинальное значение напряжения 14,4 В и тока 120 мА. В качестве напряжения  $V_{CC}$  используется отдельный источник питания 4-5 В, а для ограничения тока через стабилитрон на 5 В на уровне 20 мА сопротивление резистора  $R_4$  увеличено до 500 Ом.

Такая схема устраняет появление высокого максимального значения тока холодной лампы накаливания. Ток стабилитрона  $\sim 20$  мА, протекающий через лампу, является поддерживающим током. Он не настолько большой, чтобы лампу можно было считать включенной, однако оказывается достаточным для разогрева термокатода настолько, чтобы максимальный ток из-за холодного термокатода стал существенно меньше. Ток может регулироваться подбором сопротивления резистора  $R_4$  с целью получения оптимального значения поддерживающего тока. Схему можно легко видоизменить для случая применения ламп на более высокое напряжение. Исходя из соображений обеспечения тока стабилизации и поддерживающего тока через лампу, сопротивление резистора  $R_4$  должно быть

увеличено. В том случае, когда сопротивление резистора  $R_4$  превышает 500 Ом, для обеспечения низкого уровня на входе  $B$  при включенном состоянии лампы параллельно резистору

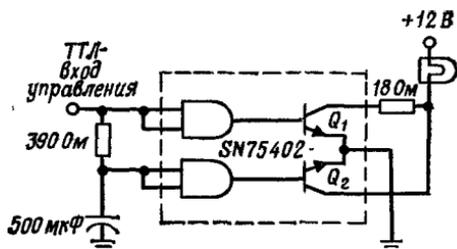


Рис. 12.3. Лампа накаливания с задержанным включением.

$R_4$ , как показано на рис. 12.2, может быть подключен диод типа IN4148.

Для ламп на более высокое напряжение требуются выходные транзисторы с большими допустимыми напряжениями. Сдвоенное устройство управления со схемой И-НЕ, как, напри-

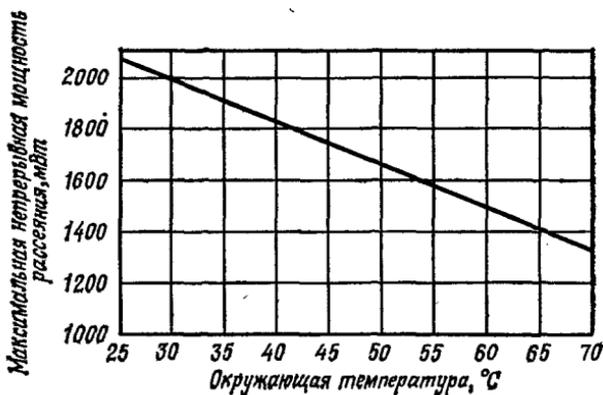


Рис. 12.4. Кривая уменьшения мощности рассеяния неувеличенного корпуса.

мер SN75472, выпускаемые промышленностью, имеет возможность переключения напряжения до 55 В.

Другим способом уменьшения большого выброса тока в лампе накаливания является использование двух ключей. В одной части сдвоенного ключа имеется токоограничивающий резистор, и эта часть включается первой. Спустя короткий промежуток времени (приблизительно 200 мс) включается вторая часть устройства управления, не имеющая токоограничивающего резистора, и лампа светит в полную яркость.

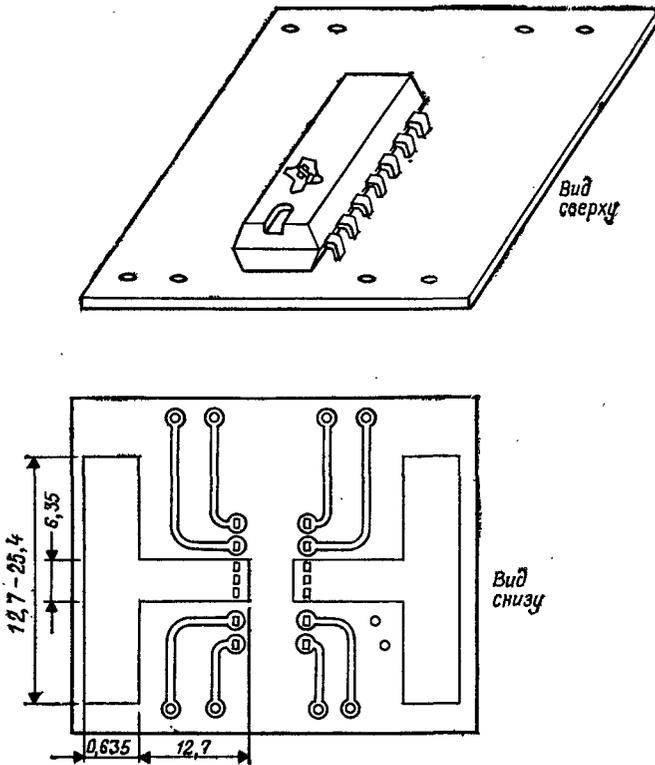


Рис. 12.5. Типовое размещение неувеличенного корпуса на печатной плате (размеры даны в миллиметрах). Общая площадь теплоотвода (радиатора)  $6,5 \text{ см}^2$  (каждая полоска имеет площадь  $\approx 0,635 \times 5,08$ ).

**Пример 12.2. Задерживающее включение.** Требуется разработать схему устройства управления лампой накаливания с задерживающим включением.

**Решение.** Возможная схема приведена на рис. 12.3. Для этого применения выбрана микросхема SN75402 с логическим элементом И-НЕ. Устройство заключено в 2075-мВт неувеличенный корпус с расположенными в два ряда 14 выводами и имеет максимальный допустимый ток до 500 мА. Обе части устройства могут работать с максимальными допустимыми параметрами одновременно, пока не превышаетея допустимая мощность рассеяния на корпус.

На рис. 12.4 представлен график уменьшения мощности рассеяния для неувеличенного корпуса. Для того чтобы расширить возможности такого корпуса с точки зрения допустимой мощности, в печатной плате могут быть созданы большие медные области. Типовой чертеж представлен на рис. 12.5. Другой способ увеличения допустимой мощности неувеличенного корпуса состоит в использовании теплоотводов (радиаторов), подсоединяемых или подпаиваемых к выводам общей/подложка.

Кроме того, должна быть рассмотрена и окончательная компоновка оборудования. Будет мало пользы от применения больших медных областей на печатной плате или от внешних теплоотводов, если сама печатная плата размещена внутри закрытого шкафа без вентиляции и особенно если внутри шкафа расположены другие элементы, выделяющие тепло, такие, как трансформаторы, лампы и т. п. Для обеспечения длительной надежности необходимо контролировать увеличение температуры внутри шкафа и производить ее регулирование.

В наших примерах рассматривалась лампа накаливания типа GE1814. Однако если выбрать из табл. 12.1 устройства, имеющие соответствующие номинальные значения тока и напряжения, то можно было бы использовать любую лампу.

### 12.26. Устройства запуска реле

В тех системах, в которых требуется большое число устройств запуска периферийного оборудования, устройство, имеющее низкую мощность рассеяния, может оказаться предпочтительным. В настоящее время выпускается ряд устройств запуска, каждое из которых имеет мощность рассеяния всего 55 мВт, в то время как для большинства устройств запуска характерна мощность рассеяния 350 мВт. Вот эти схемы:

- |         |  |
|---------|--|
| SN75446 | Сдвоенное устройство запуска с разрешением по И      |
| SN75447 | Сдвоенное устройство запуска с разрешением по И-НЕ   |
| SN75448 | Сдвоенное устройство запуска с разрешением по ИЛИ    |
| SN75449 | Сдвоенное устройство запуска с разрешением по ИЛИ-НЕ |

Эти устройства имеют входы, совместимые с ТТЛ-схемами, минимальное напряжение в закрытом состоянии 70 В, минимальное напряжение фиксации 50 В, типовое время задержки 300 нс и имеют также встроенные в кристалл фиксирующие диоды. Для каждой части максимальное значение выходного тока составляет 350 мА.

Типичным примером использования этих устройств может служить их применение в качестве устройства запуска молоточков печатающего устройства. В этом случае обычно требуется 100 и более устройств запуска. Использование устройств запуска, имеющих малую мощность рассеяния, могло бы существенно снизить потребляемую мощность, уменьшить выделяемое тепло и получить более высокую надежность системы.

**Пример 12.3. Разработка устройства запуска молоточка.** Требуется разработать схему сопряжения для запуска 128 электромеханических реле (моло-

точки печатающего устройства), работающих от напряжения постоянного тока 24 В с током потребления 100 мА каждое.

**Решение.** Выберем схему типа SN75447. Она представляет собой двояное устройство запуска с разрешением по И-НЕ и имеет интегральные фиксации диоды для защиты от переходных процессов. Выбрана логическая функция И-НЕ, поэтому входной сигнал высокого уровня включает устройство запуска, а входной сигнал низкого уровня выключает его. Для обеспечения совместимости с логикой всей системы разработчик мог бы выбрать при необходимости и другие логические функции: И, ИЛИ-НЕ или ИЛИ.

Для 128 молоточков потребуются 64 устройства типа SN75447. Для работы каждого устройства требуется напряжение постоянного тока  $V_{CC}$ , равное 5 В, при максимальном токе потребления 18 мА. Обший ток потребления всех 64 устройств запуска может составлять максимум 1152 мА.

На рис. 12.6 представлена типовая схема каждого устройства, управляющего двумя молоточками. Если вход разрешения (вывод 1) не используется, его необходимо соединить с выводом  $V_{CC}$ .

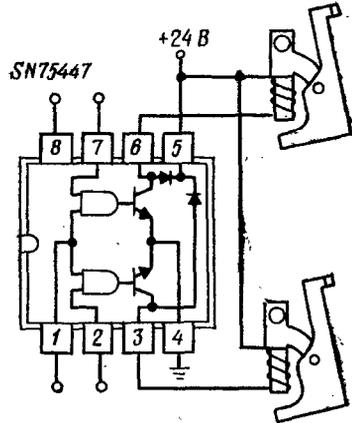


Рис. 12.6. Двояное устройство запуска молоточками.

## 12.2в. Токое считывание

Небольшой входной ток, требуемый для работы микросхемы SN 75446, можно рассматривать как преимущество при управлении от оптоизолятора. Это иллюстрируется следующим примером.

**Пример 12.4. Устройство сигнализации на основе токового считывания.** Предположим, что необходимо знать о наличии тока в схеме и в случае его исчезновения запустить устройство сигнализации — реле, громкоговоритель и т. п. Кроме того, схема сигнализации должна быть развязана от источника тока и оставаться в активном состоянии до тех пор, пока не произойдет сброс схемы вручную.

**Решение.** На рис. 12.7 представлена схема с очень небольшим числом элементов, которая могла бы удовлетворить перечисленным требованиям. Развязка осуществляется с помощью дешевого оптоизолятора типа TIL154. Действующее значение напряжения изоляции составляет 2500 В, и устройство соответствует требованиям тревожной сигнализации.

Поскольку для данной схемы требуется, чтобы ток через излучатель светодиода протекал постоянно, эффект ухудшения излучателя светодиода может быть сведен к минимуму при поддержании очень низкого значения прямого тока через светодиод. При использовании высокочувствительной схемы типа SN75446 значение прямого тока через светодиод может быть уменьшено до нескольких миллиампер, тем самым устраняя явление ухудшения в оптопаре.

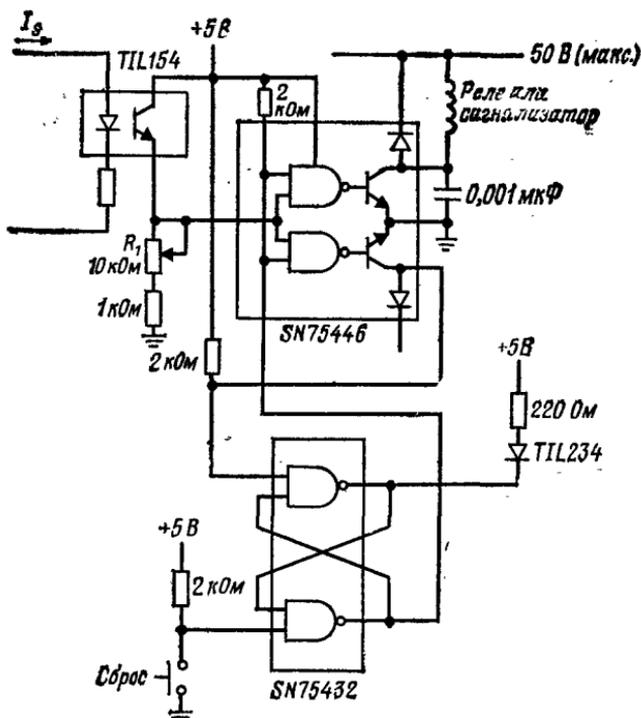


Рис. 12.7. Устройство контроля тока.

Считываемый ток проходит через излучатель светодиода. Выработываемый фототок поддерживает два входа схемы SN75446 в состоянии высокого уровня, а ее выход фиксируется в выключенном состоянии. Если ток светодиода падает ниже значения, достаточного для поддержания входа в состоянии высокого уровня, выходы обеих секций схемы SN75446 перейдут в состояние низкого уровня.

Блокировка, применяемая в двояной схеме типа SN75432 и описанная в более раннем примере, будет удерживать схему сигнализации во включенном состоянии до тех пор, пока не произведет ее установку в исходное состояние. Светодиод зеленого цвета типа TIL234 сигнализирует о том, что установка системы в исходное состояние произведена и через светодиод оптоизолатора течет ток. Чувствительность схемы может регулироваться с помощью резистора  $R_1$ .

Если контролируемый ток больше 4 или 5 мА, то для обеспечения прохождения через излучатель светодиода лишь части тока может быть подключен шунт.

Заметим, что в этой схеме нагрузка на микросхему SN75446 может расти вплоть до значения напряжения 50 В и тока до 350 мА.

При некоторых применениях, связанных с коммутацией индуктивных нагрузок, быстрое время нарастания и высокие значения напряжений при переходном процессе, возникающем при выключении, могут привести к вторичному пробую выходного

транзистора. В таких случаях напряжение на коллекторе достигнет значения  $V_{CC2}$  за несколько наносекунд. Для устранения нежелательного пробоя скорость изменения напряжения на коллекторе должна быть уменьшена до 1 В/нс и менее. В этом случае имеется достаточно времени для обеспечения низкого сопротивления база — общий провод вентиля, прежде чем напряжение на коллекторе станет очень высоким, и тем самым предотвращается пробой эмиттер/коллектор. Для решения этой задачи обычно достаточно емкости конденсатора 0,001 мкф, включенного между коллектором выходного транзистора и общим проводом.

### 12.2г. Импульсные лампы

На следующем примере показывается, каким образом можно сконструировать мощную импульсную лампу, используя малое число элементов. Такую мощную импульсную лампу можно рассматривать как часть системы аварийной сигнализации или панели сигнализатора.

**Пример 12.5. Разработка импульсной лампы.** Требуется разработать схему низкочастотной импульсной лампы.

**Решение.** Поскольку уровни напряжений схемы из ряда SN75446 представляют собой уровни логических сигналов ТТЛ-схем, входные токи сравнимы с токами устройств на КМОП-структурах. На рис. 12.8 показано, ка-

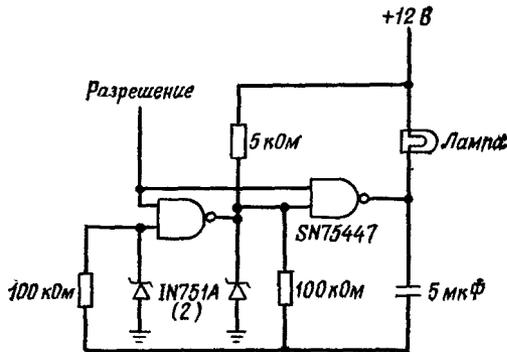


Рис. 12.8. Импульсная лампа.

ким образом можно использовать схему SN75447 для построения низкочастотного генератора, с помощью которого будут обеспечиваться вспышки лампы при приблизительно 50 %-ном рабочем цикле. Заметим, что величины резисторов и конденсаторов соизмеримы со значениями, получаемыми в КМОП-схемах, в то время как выход схемы может коммутировать напряжение до 50 В и ток 35 мА.

Значения резисторов и конденсаторов могут быть изменены в сторону увеличения с целью получения частоты в звуковом диапазоне для управления мощным громкоговорителем. Такую схему, показанную на рис. 12.9, совместно

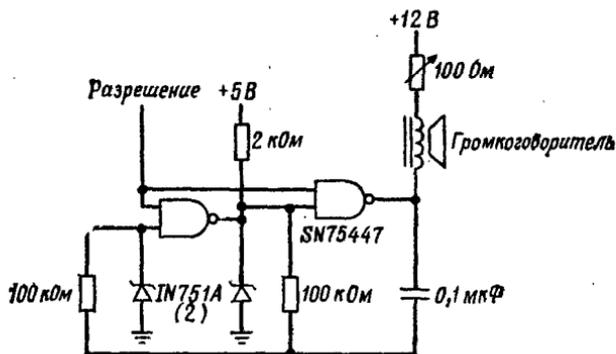


Рис. 12.9. Мощный звуковой генератор.

с импульсной лампой можно было бы использовать в качестве элементов системы аварийной сигнализации. Для одновременной работы импульсной лампы и схемы звуковой сигнализации может быть использован общий вывод разрешения.

## 12.2д. Развязка нагрузки

**Пример 12.6.** Электрическая развязка нагрузок. Требуется разработать схему для управления нагрузкой 50 В, 300 мА от 4-разрядной КМОП-микроЭВМ, например, типа TMS1000С, и обеспечить их электрическую развязку.

**Решение.** Выходные порты «R» КМОП-микроЭВМ типа TMS1000С могут быть как источником, так и потребителем тока величиной в несколько миллиампер. В то время как электрическая развязка может быть обеспечена с помощью оптоизолятора, достижимый на выходе КМОП-микроЭВМ типа TMS1000С ток ограниченной величины обычно приводит к необходимости применения изолирующего каскада с высоким коэффициентом передачи по току и с прямым током инфракрасного (ИК) излучателя порядка 1 или 2 мА: такого, как, например, вентиль типа 4N47. Такие изоляторы очень дорогие.

Другие решения задач связаны с использованием для увеличения тока управления изолятора дискретных транзисторов. В таком случае можно применять более дешевый изолятор, однако требуемые для получения усиления по току дополнительные элементы удорожают систему. При использовании схемы из ряда SN75446, предназначенной для устройств управления периферийным оборудованием, потребуется очень небольшой ток коммутации, т. е. максимум 10 мкА, в связи с чем могут использоваться дешевые изоляторы, такие, как, например, типа TIL111. При величине тока 2 мА ИК-излучателя вентиля TIL111 коэффициент передачи по току фототранзистора может быть получен достаточным для коммутации схемы из ряда SN75446 без каких-либо дополнительных элементов.

На рис. 12.10 показаны элементы сопряжения со схемой управления типа SN75447. В зависимости от требуемой логической функции может быть использовано любое устройство из ряда SN75446,

Выходные порты схемы TMS1000C могут быть или источником, или потребителем тока. На рис. 12.10 показана схема, в которой выходной порт  $R_{\text{вых}}$  TMS1000C является потребителем тока.

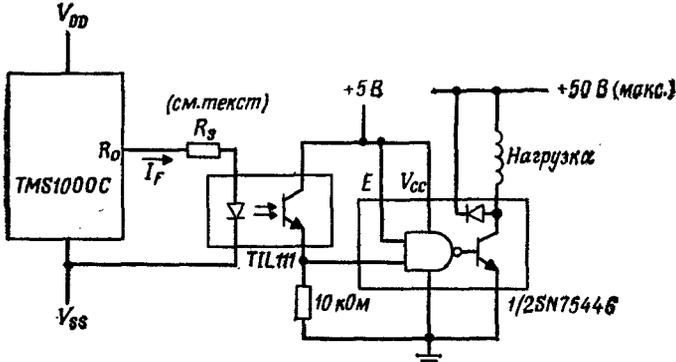


Рис. 12.10. Устройство сопряжения схемы TMS1000C ( $R_0$  является потребителем тока).

В справочном информационном листке на схему TMS1000 приведены значения напряжения низкого уровня 1,8 В и тока 2,9 мА. Падение напряжения

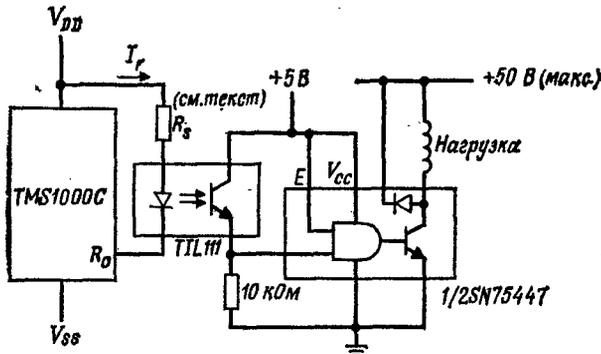


Рис. 12.11. Устройство сопряжения схемы TMS 1000C ( $R_0$  является источником тока).

на ИК-излучателе составляет приблизительно 1,2 В. Сопротивление резистора, включаемого последовательно с ИК-излучателем, вычисляется следующим образом:

$$R_s = (V_{CC} - V_{\text{ИК}} - V_{\text{вых. н}}) / I_F, \quad (12.1)$$

где  $V_{CC}$  — напряжение питания = 5 В;  $V_{\text{ИК}}$  — прямое напряжение на ИК-излучателе = 1,2 В;  $V_{\text{вых. н}}$  — выходное напряжение низкого уровня схемы; TMS1000C = 1,8 В;  $I_F$  — прямой ток ИК-излучателя = 2 мА.

$$R_s = (5 - 1,2 - 1,8) / 0,002 = 1000 \text{ Ом.}$$

Когда  $R_0$  переходит в состояние низкого уровня, вход схемы SN75447 перейдет при помощи фототранзистора схемы TIL111 в состояние высокого уровня и выходной транзистор схемы SN75447 станет приемником тока, протекающего через нагрузку. Такая же логика могла быть осуществлена при прохождении вытекающего тока ИК-излучателя и при использовании схемы SN75446 с логической функцией И. На рис. 12.11 показано прохождение тока через внутреннее сопротивление излучателя в том случае, когда источником тока является порт  $R_0$ . Величина резистора  $R_s$  при этом вычисляется следующим образом.

Фототранзистор схемы TIL111 должен обеспечивать лишь ток минимум 250 мА для получения на резисторе 10 кОм напряжения более 2,4 В и входной ток 10 мкА для получения входного сигнала схемы SN75446, соответствующего высокому логическому уровню.

Поэтому

$$R_s = (V_{\text{вых. в}} - V_{\text{ИК}}) / I_F, \quad (12.2)$$

где  $V_{\text{вых. в}}$  — выходное напряжение высокого уровня схемы TMS1000С = 3,1 В;  $V_{\text{ИК}}$  — прямое падение напряжения на ИК-излучателе = 1,2 А;  $I_F$  — прямой ток ИК-излучателя = 2 мА.

$$R_s = (3,1 - 1,2) / 0,002 = 950 \text{ Ом.}$$

Эта базовая схема может быть использована совместно с другими схемами семейства TMS1000С, такими, как TMS1000 на р-МОП-структуре на напряжение 15 В, TMS1000NLL на напряжение 9 В, TMS1100NLL и т. д. при обеспечении развязки и преобразования уровней.

## 12.2е. Преобразование уровней

В примере 12.7 показан способ преобразования уровней логических сигналов р-МОП-схем в уровни логических сигналов ТТЛ-схем.

**Пример 12.7.** Разработка преобразователя логических уровней вида р-МОП/ТТЛ. Требуется разработать схему сопряжения для преобразования уровней микросхемы 4KTMS1400NLL на напряжении 9 В в уровни ТТЛ-сигналов по одному выходу  $R$  и для управления нагрузкой 50 В/300 мА — по другому выходу  $R$ .

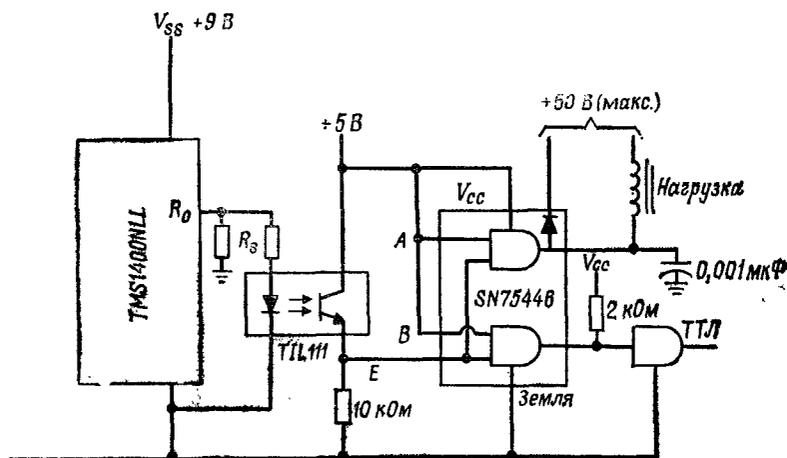
**Решение.** На рис. 12.12 приведена схема, в которой для управления схемой SN75446 используется схема TIL111. Одна часть схемы SN75446 управляет мощной нагрузкой с высоким напряжением, а другая служит для сопряжения с ТТЛ-схемами.

Выходы  $R$  схемы TMS1400NLL обеспечивают большие значения токов, чем рассмотренная в примере 12.6 схема для TMS1000С. Однако явление ухудшения схемы TIL111 может быть сведено к минимуму, если ток ограничить величиной 5 мА и менее. При высокой входной чувствительности схемы SN75446 тока величиной 5 мА через излучатель схемы TIL111 более чем достаточно для переключения устройств управления периферийным оборудованием.

Резистор  $R_s$  рассчитывается, как в примере 12.6, со следующими изменениями:

$$R_s = (V_{\text{вых. в}} - V_{\text{ИК}}) / I_F, \quad (12.3)$$

где  $V_{\text{вых. в}}$  — напряжение высокого уровня по выходу  $R = 7,3$  В для схемы TMS1400NLL;  $V_{\text{ИК}}$  — прямое падение напряжения на ИК-излучателе =

Рис. 12.12. Преобразователь уровня  $p$ -МОП-ТТЛ.

$= 1,2$  В;  $I_F$  — прямой ток ИК-излучателя = 5 мА.

$$R_s = (7,3 - 1,2) / 0,005 = 1220 \text{ Ом.}$$

Заметим, что устройства на  $p$ -МОП-структурах по выходам  $R$  могут быть только источниками тока, и поэтому требуется резистор к земле по выходам  $R$  для обеспечения низкого уровня на выходе в случае, когда выход  $R$  находится в выключенном состоянии.

### 12.2ж. Управление мощными нагрузками

Схема TMS 1000C может непосредственно без оптоизолятора сопрягаться с рядом схем SN75446, если не выдвигается требование развязки. В последующем разделе будет рассмотрена схема сопряжения и обсужден вопрос о том, как можно запаараллелить устройства управления периферийным оборудованием для повышения нагрузочной способности.

**Пример 12.8. Устройство управления мощной нагрузкой.** Необходимо управлять нагрузкой 50 В/600 мА по выходным портам  $R$  схемы TMS 1000C.

**Решение.** На рис. 12.13 представлена типовая схема. Выходные порты  $R$  могут быть как источниками, так и потребителями тока (активный высокий уровень или активный низкий уровень), однако низкий логический уровень несовместим с уровнем ТТЛ-схем. Это не вызывает трудностей, если к входу схемы SN75446 подключен внешний резистор на землю 10 кОм для обеспечения низкого уровня логического сигнала.

В том случае, если на выходе имеется высокий уровень, то минимальное напряжение  $V_{\text{вых.н}}$  будет равно 3,1 В. При всех соединенных между собой входах максимальный суммарный входной ток схемы SN75446 составит 40 мкА.

В том случае, если выход  $R_0$  перейдет в состояние низкого уровня, минимальное значение  $V_{\text{вых.}}$  в составят 1,8 В. Такое напряжение не гарантирует низкий логический уровень на входе логического элемента схемы SN75446, если

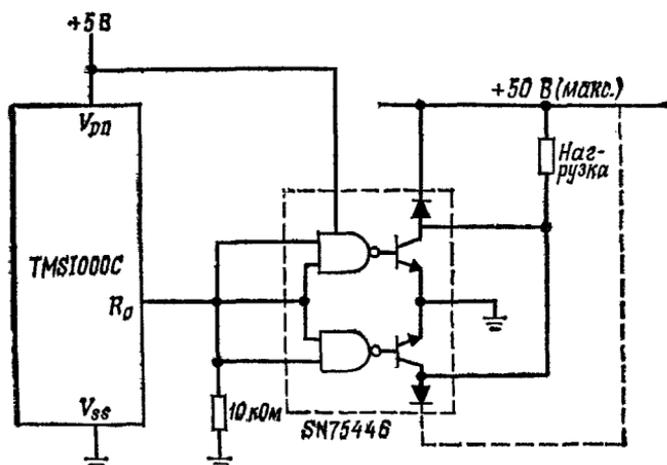


Рис. 12.13. Мощное устройство сопряжения для схемы TMS 1000C. (Фиксирующие диоды включены для случая индуктивной нагрузки.)

не будет включен внешний резистор на землю 10 кОм. При низком уровне выход  $R_0$  будет только потребителем тока и заземленный резистор 10 кОм установит на входе логического элемента схемы SN75446 низкий уровень.

Заметим, что два входа схемы SN75446 могли бы управляться другими выходами схемы TMS 1000C с тем, чтобы использовать логический элемент И, имеющийся в схеме SN75446. К каждому выходу потребовалось бы подключение резистора на землю 10 кОм. В этом случае выходы не могут быть запаараллелены и каждый из них требует независимой нагрузки.

Так как в примере оба выходных транзистора соединены параллельно, первым фактором, ограничивающим максимальное значение тока, является мощность рассеяния корпуса. Вторым фактором является распределение тока нагрузки между выходами. Поскольку оба выходных транзистора расположены на одном и том же монокристаллическом кремниевом кристалле, значения напряжений  $V_{\text{вых.}}$  будут в большой степени совпадать. Однако, руководствуясь инженерной практикой, следует уменьшить выходной ток на 10—20 % для того, чтобы создать запас надежности, учитывающий любое незначительное нарушение баланса в распределении тока.

На рис. 12.14 приведена зависимость типового и максимального значения  $V_{\text{вых.}}$  от выходного тока. При требуемом номинальном значении тока 600 мА через каждый транзистор,

будет проходить ток  $\sim 300$  мА, при этом максимальное значение  $V_{\text{вых. н.}}$ , соответствующее току 300 мА и найденное графически, составит  $\sim 0,65$  В.

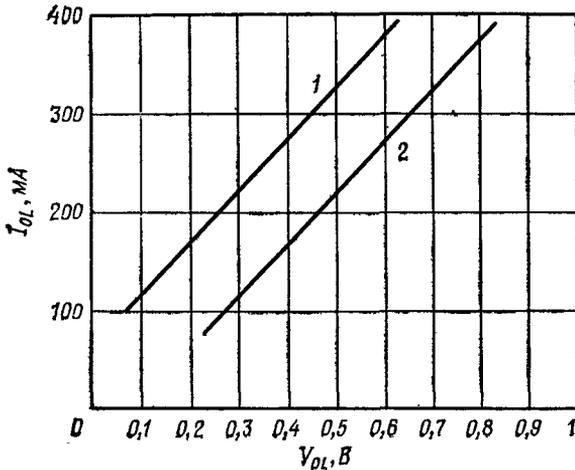


Рис. 12.14. Зависимость напряжения  $V_{\text{вых}}$  от тока  $I_{\text{вых}}$  для схемы SN75446. [1 —  $V_{\text{вых}}$  (тип.); 2 —  $V_{\text{вых}}$  (макс.).]

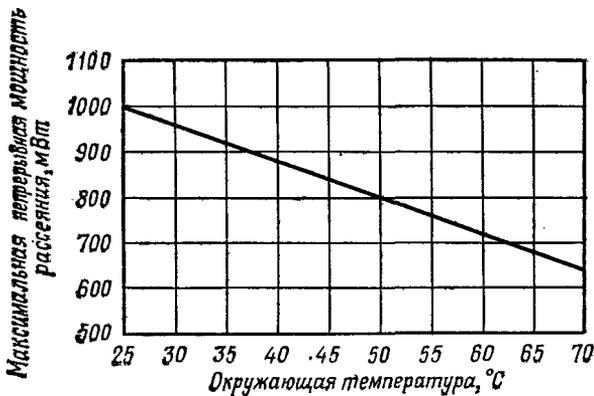


Рис. 12.15. Кривая уменьшения мощности рассеивания схемы SN75446 (пластмассовый корпус).

Мощность рассеивания на участке коллектор — эмиттер будет равна произведению  $0,65(\text{В}) \times 0,6(\text{А})$ , или 390 мВт. Кроме того, по цепи  $V_{\text{сс}}$  максимальное значение тока для работы логических элементов будет составлять  $\sim 25$  мА. Это дает еще 125 мВт, так что общая мощность рассеивания на корпус составит  $\sim 515$  мВт.

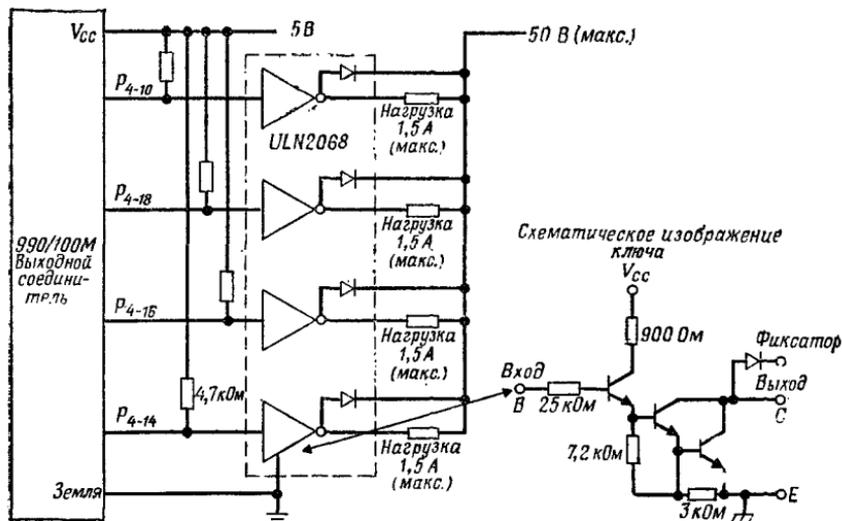


Рис. 12.16. Мощное устройство сопряжения с использованием мощного счетверенного ключа Дарлингтона типа ULN2068.

На рис. 12.15 показана зависимость мощности рассеяния схемы SN75446 (пластмассовый двухрядный корпус) от температуры окружающей среды. Эта зависимость имеет спадающий характер. Прямая, соответствующая мощности рассеяния 515 мВт, лежит значительно ниже максимальной мощности рассеяния, допустимой для температуры 70 °С. Кривые, представленные на рис. 12.14 и 12.15, могут быть использованы для вычисления мощности рассеяния в случае необходимости обеспечения больших значений тока. Заметим, что на рост температуры корпуса влияют и другие условия. Если схема SN75446 размещается вблизи таких «горячих» элементов, как силовой трансформатор, то температура корпуса может превысить допустимую, если только не будет обеспечено достаточное охлаждение устройства, расположенного внутри кожуха.

**Пример 12.9.** Счетверенное устройство запуска реле с током 500 мА. Требуется разработать схему сопряжения для согласования выходных портов платы микропроцессора ТМ990/100М-1 с четырьмя реле на напряжение 24 В и ток 500 мА. Эти выходные порты являются типовыми для большинства имеющихся в настоящее время на рынке микропроцессоров на *n*-МОП-структуре и, как правило, могут работать по крайней мере на один стандартный логический элемент типа ТТЛ.

**Решение.** Плата микроЭВМ ТМ990/100М-1 имеет совместные с ТТЛ-схемами выходные порты, выведенные на соединитель Р4. Для управления мощным счетверенным ключом Дарлингтона типа ULN2068 могут быть использованы четыре выходных порта. Схема ULN2068 может удовлетворить требованию по запуску мощного реле, рассчитанного на высокое напряжение. Схема

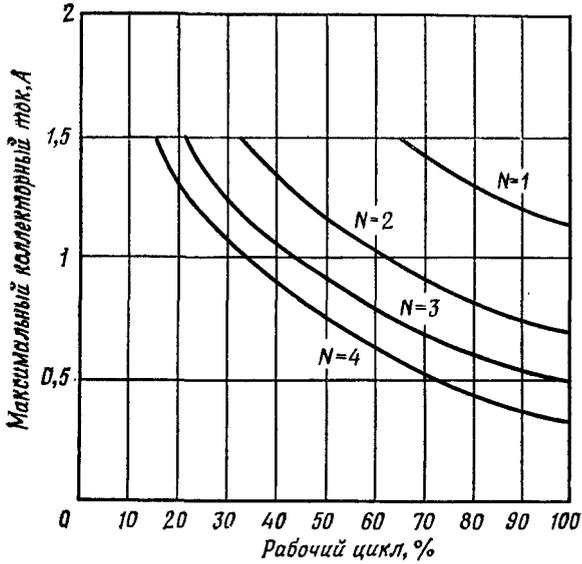


Рис. 12.17. Зависимость максимального коллекторного тока схемы ULN2068 от рабочего цикла ( $T_{\text{окр}} = 50^\circ\text{C}$ ).  $N$  — число выходов, одновременно находящихся в проводящем состоянии.

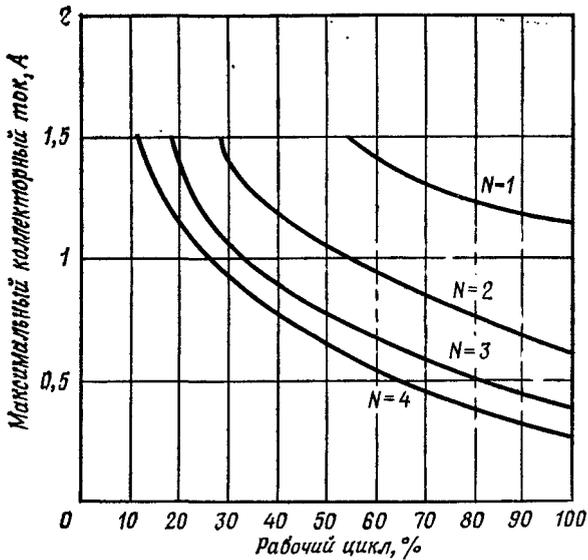


Рис. 12.18. Зависимость максимального коллекторного тока схемы ULN2068 от рабочего цикла ( $T_{\text{окр}} = 70^\circ\text{C}$ ).



ливы и для любого другого устройства управления. Тем не менее в том случае, когда используются устройства, рассчитанные на более высокое напряжение, и/или устройства со значительно большим значением тока  $I_{сс}$ , в расчет необходимо принимать мощность рассеяния стабилитрона. Может возникнуть необходимость в стабилитронах на более высокое напряжение или в цепочке последовательно соединенных стабилитронов с целью обеспечения мощности рассеяния каждым стабилитроном в пределах допустимых значений.

### 12.23. Симметричные магистральные передатчики

Хотя схемы линий связи будут рассмотрены в разд. 12.3, многие устройства управления периферийным оборудованием могут быть использованы в качестве магистральных передатчиков.

**Пример 12.11. Возбуждение витых пар.** Необходимо обеспечить работу на витую пару сопротивлением 140 Ом от источника сигнала, имеющего логические уровни ТТЛ-схем.

**Решение.** На рис. 12.20 показана схема SN75450В в качестве магистрального передатчика. Заметим, что эмиттер одного из выходных транзисторов и

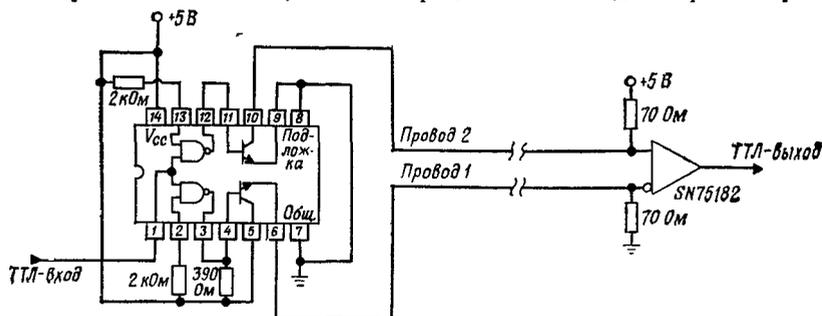


Рис. 12.20. Схема SN75450В в качестве магистрального переводчика.

подложка должны быть подсоединены к точке, имеющей самый отрицательный потенциал в схеме, что необходимо для обеспечения обратного смещения диодов подложки и развязки в кристалле узлов, выполняющих различные функции.

Наличие отдельного вывода для подложки позволяет использовать один из выходных транзисторов в качестве эмиттерного повторителя и источника тока, а другой выходной транзистор — в качестве приемника тока.

Другие ТТЛ-входы (выводы 2, 13) служат для выполнения (при необходимости) дополнительных логических функций, а в противном случае они подсоединяются к выводу  $V_{cc}$  через резистор 2 кОм.

Другой вариант использования схемы SN75450В в качестве магистрального передатчика показан в следующем примере.

**Пример 12.12. Магистральный передатчик отрицательного напряжения.** Особенностью некоторых схем для линий связи является требование работы при изменениях напряжения ниже потенциала «земли». Одним специальным

военным стандартом, например, предусмотрено изменение напряжения от 0 до  $-12$  В. Требуется разработать схему, удовлетворяющую данному требованию.

**Решение.** На рис. 12.21 показано, как с помощью внешнего вывода подложки схема SN75450B могла бы использоваться для согласования стандарт-

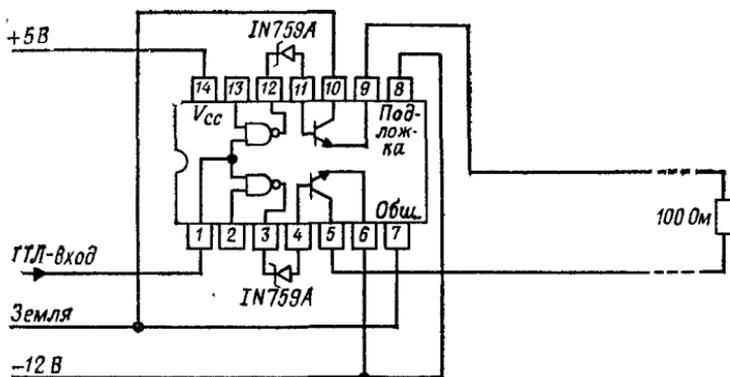


Рис. 12.21. Схема сопряжения ТТЛ-уровней с отрицательными логическими уровнями.

ных ТТЛ-уровней с отрицательными уровнями. Для осуществления преобразований уровней с целью управления выходными транзисторами используются стабилитроны.

## 12.2и. Преобразование ТТЛ-уровней для работы шагового двигателя

**Пример 12.13.** Устройство управления шаговым двигателем. Требуется разработать схему для сопряжения двухфазного шагового двигателя с ТТЛ-уровнями.

Шаговый двигатель имеет следующие характеристики: рабочее напряжение  $e$  16—18 В (номинальное значение 17 В), длительность импульса каждой фазы 8 мс, время цикла продвижения 16 мс и ток двигателя 400 мА.

Такие характеристики являются типовыми для небольших шаговых двигателей, предназначенных для продвижения бумаги в печатающих устройствах и т. п. Двигатель чувствителен к фазе и имеет две отдельные обмотки. Входной сигнал приводит к однократному срабатыванию двигателя при каждом цикле перемещения бумаги длительностью 16 мс. Это цикл, как показано на рис. 12.22, включает в себя два входных импульса  $\phi_1$  и  $\phi_2$ .

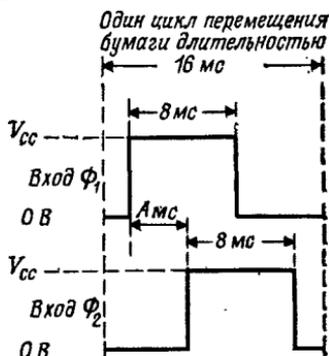


Рис. 12.22. Форма входного напряжения шагового двигателя.

**Решение.** Для этой цели разработана схема TL376С, представляющая собой монолитный двухполярный кон-

троллер шагового двигателя. Три выходных транзистора могут быть источниками или приемниками тока величиной до 500 мА.

Схема устройств управления шагового двигателя с применением схемы TL376C приведена на рис. 12.23. Направление вращения определяется входными импульсами запуска, имеющими TTL-уровень.

Требования к входному напряжению схемы TL376C определяются как  $(V_{cc}/2) + 0,8$  В для высокого уровня и  $(V_{cc}/2) - 0,8$  В для низкого уровня. Для обеспечения преобразования уровней логических сигналов TTL-схем в уровни сигналов, требуемых для работы схемы TL376C, используется схема SN75461.

Схема TL376C имеет неувеличенный корпус, рассчитанный на мощность 2075 мВт, который рассматривался выше. Так как при запуске двигателя одновременно во включенном состоянии будет находиться несколько выходов, необходимо обеспечить рассеяние мощности с помощью обширных медных областей на печатной плате или с помощью теплоотводов.

В то время как большинство устройств управления периферийным оборудованием разрабатываются как устройства общего применения и могут использоваться в различных схемах, существует ряд специализированных устройств, разработанных для некоторых специальных целей.

Двумя примерами таких специализированных устройств являются схемы UDN2841 и UDN2845. Обе схемы счетверенные, рассчитаны на высокое напряжение (50 В) и ток (1,5 А) со входами, согласованными по уровням с TTL-уровнями, и имеют 2-ваттный неувеличенный корпус.

Схема UDN2841 предназначена для применения в качестве приемника тока при нагрузке, подключенной к «земле», а само устройство подключено к отрицательному полюсу источника питания. Схема UDN2845 совмещает в себе и приемник, и передатчик тока для применения при двухполярных переключениях, когда оба вывода нагрузки не заземляются.

Схематическое изображение каждого из четырех устройств управления схемы UDN2845 приведено на рис. 12.24.

Как используется схема UDN2845 в качестве устройства управления двигателем, рассматривается в следующем примере.

**Пример 12.14. Сопряжение TTL-схем с двигателем постоянного тока.** Требуется согласовать источник сигналов, имеющий уровни TTL-схем, с уровнями сигналов, требуемых для работы двигателя постоянного тока в прямом и обратном направлении.

*Решение.* Счетверенная схема UDN2845 имеет две секции, являющиеся источниками тока, и две секции, являющиеся приемниками тока. Для управления двигателем постоянного тока можно было бы использовать стандартную Н-конфигурацию, как показано на рис. 12.25. В том случае, когда на входе имеется высокий уровень и на входе разрешения — также высокий уровень, двигатель будет работать в обратном направлении. Если же на входе разрешения будет низкий уровень, то двигатель остановится.

Схема UDN2845 разработана как источник, так и приемник тока при отрицательном напряжении питания. Коллекторы транзисторов 2 и 4 подключаются к «земле», и источниками тока являются их эмиттеры. Эмиттеры тран-

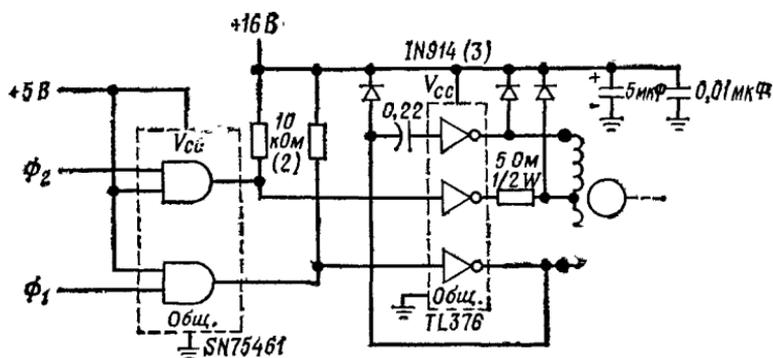


Рис. 12.23. Устройство сопряжения для управления шагового двигателя.

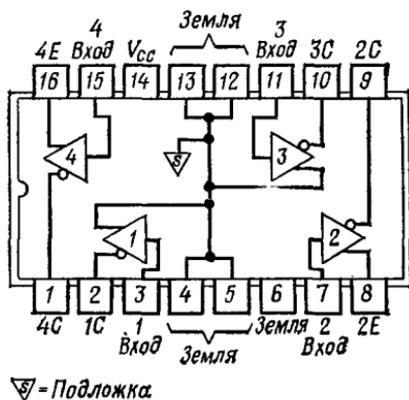
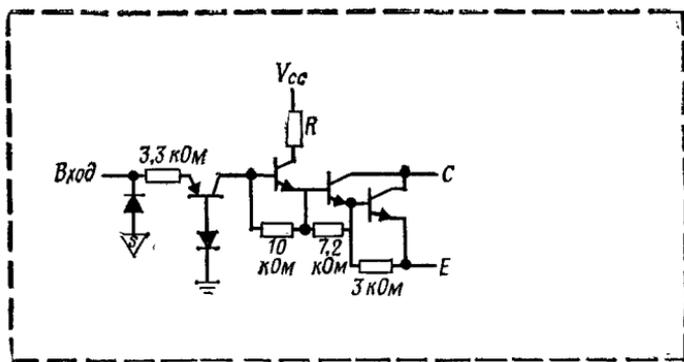


Рис. 12.24. Схематическое изображение микросхемы UDN2845 и ее выходы ( $R$  равно  $15\text{ кОм}$  для каналов 1 и 3 и равно  $1\text{ кОм}$  для каналов 2 и 4).

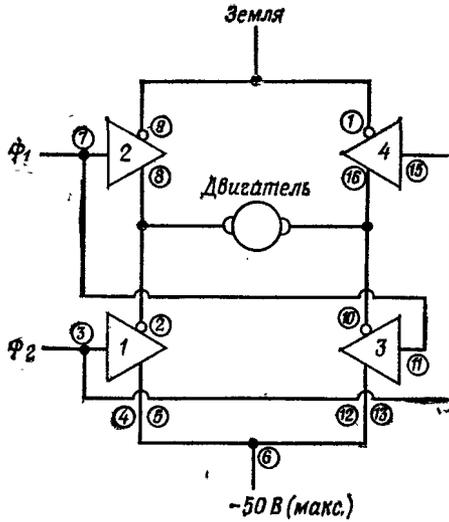


Рис. 12.25. Устройство управления двигателем на схеме UDN2845. ( $V_{cc} + 5$  В в вывод 14.)

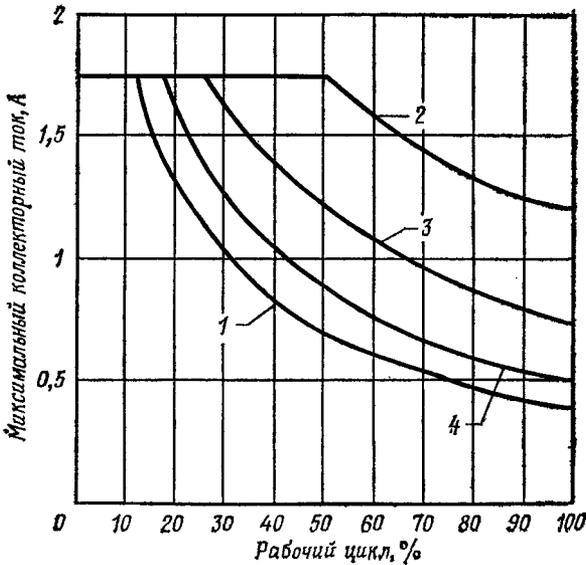


Рис. 12.26. Зависимость максимального коллекторного тока схемы UDN2845 от рабочего цикла ( $T_{окр.} = 50^\circ\text{C}$ ).

1 — четыре выхода включены; 2 — один выход включен; 3 — два выхода включены; 4 — три выхода включены.

висторов 1 и 3 подключены к отрицательному полюсу источника питания, и принимаемый ток поступает на отрицательный вывод.

На отдельный вывод  $V_{CC}$  заводится положительное напряжение 5 В для осуществления преобразований уровней, что дает возможность работы всех четырех устройств управления от входных сигналов с TTL-уровнями, имеющими положительную полярность.

Так как две секции устройства всегда будут включаться одновременно, суммарный ток должен быть ограничен, исходя из рассеиваемой мощности 2075 мВт, допускаемой на неувеличенный корпус. Для выводов 4, 5, 12 и 13 должны быть применены хорошие методы отвода тепла, включающие в себя наличие в плате обширных медных областей или внешнего металлического радиатора. Один из графиков, приводимых в справочном листке схемы UDN2845, воспроизведен на рис. 12.26. На нем представлена зависимость максимального коллекторного тока от рабочего цикла для случая, когда два выхода одновременно находятся в активном состоянии, а температура окружающей среды составляет 50 °С.

Дополнительные графики и информация, касающаяся схемы UDN2845, могут быть найдены из справочного листка на нее.

### 12.3. СХЕМЫ ЛИНИЙ СВЯЗИ

Системотехники постоянно сталкиваются с проблемой передачи цифровых данных из одной системы в другую. Всевозрастающее применение ЭВМ в самых разнообразных отраслях промышленности увеличивает необходимость в обмене данными между компонентами системы.

Во многих системах используются центральная ЭВМ и ряд удаленных терминалов. Эти терминалы могут размещаться на расстоянии от нескольких метров до тысяч метров. Даже в небольшой автономной системе имеются одна или более единиц периферийного оборудования, такие, как печатающее устройство, расположенные, как правило, на некотором удалении.

Необходимость в стандартах передачи данных стала несомненной, как только промышленность «созрела». Во-первых, каждый изготовитель систем установил для своей продукции собственный стандарт. Это заставляет инженеров-системотехников либо иметь дело с одним и тем же изготовителем центрального процессора и всего внешнего оборудования, либо разрабатывать схемы сопряжения для преобразования из одной системы в другую, которые могли бы быть достаточно сложными.

Приспосабливаясь к промышленным стандартам, различные изготовители дают возможность инженерам-схемотехникам выбрать стандарт, отвечающий в наибольшей степени конкретному применению, затем смешать и согласовать ЭВМ и периферийное оборудование, в которых применяется выбранный стандарт (не обращая внимания на изготовителя), что дает возможность получить наилучшее решение поставленной задачи.

В общем, эти стандарты определяются существующими технологическими возможностями производства полупроводниковых магистральных передатчиков и приемников. По мере совершенствования технологии разрабатываются новые стандарты, расширяющие возможности систем. Кроме того, необходимость более высоких скоростей передачи данных в системах, вызванная увеличением производительности ЭВМ и улучшением их энергетических характеристик, является стимулом при разработке схем для линий связи с улучшенными характеристиками, отвечающих этим системным требованиям. Все схемы для линий связи предназначены для безошибочной передачи цифровой информации на большие расстояния и/или большому числу устройств за меньшую стоимость, чем это можно было бы осуществить с помощью стандартных дискретных логических элементов.

Разработчикам периферийного оборудования ЭВМ очень важно знать стандарты передачи данных. При правильном выборе оборудование может получаться более гибким из-за возможности сопряжения со многими стандартными системами и может получить немедленное одобрение заказчика. С другой стороны, нестандартное устройство сопряжения, размещенное в части периферийного оборудования, могло бы создать много проблем при проектировании заказной системы и разработанное изделие, возможно, нашло бы раннюю «смерть».

Ключевыми вопросами при выборе стандарта передачи данных являются: длина линии связи, скорость передачи информации, окружающая среда, помехи и т. п. и должна ли система сопрягаться с другими существующими или предполагаемыми к разработке в будущем системами.

### **12.3а. Стандарты Ассоциации электронной промышленности (EIA)**

Применяемые в настоящее время четыре стандарта EIA приведены на рис. 12.27. Один из этих стандартов RS-485 все еще находится в комиссии и в том виде, в котором он здесь описывается, пока не утвержден.

Для того чтобы проиллюстрировать типичное применение этих стандартов, будет рассмотрена замкнутая система, в которой имеется и местный, и удаленный терминалы. Блок-схема такой предполагаемой системы представлена на рис. 12.28.

Для того чтобы показать, как на основе системных требований выбираются возможные компоненты системы, в качестве примера будут рассмотрены индивидуальные устройства сопряжения, входящие в состав системы.

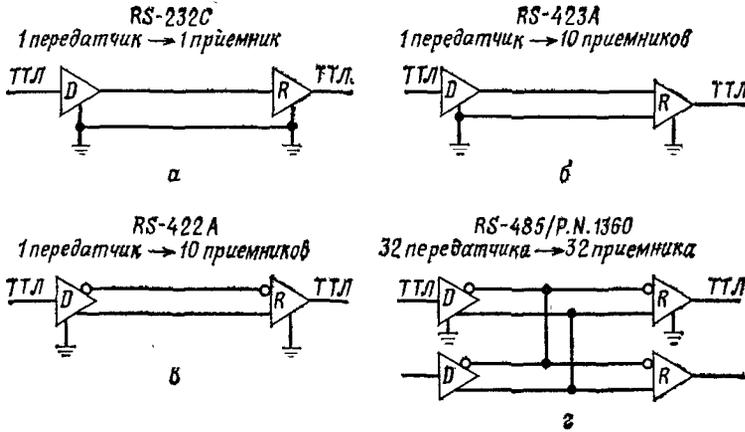


Рис. 12.27. Стандарты передачи данных Ассоциации электронной промышленности (EIA).

а — сигнал логического уровня равен  $-5\text{ В} - -15\text{ В}$ , сигнал низкого логического уровня равен  $+5\text{ В} - +15\text{ В}$ , длина линии 15 м (макс.), скорость передачи данных 20 кбит/с; б — логический уровень  $\pm 3,6\text{ В}$  относительно «земли», длина линии 9, 90 и 1200 м, скорость передачи данных 100, 10 и 1 кбит/с; в — логический уровень  $\pm 2\text{ В}$  (дифференциальный), длина линии 12, 120 и 1200 м, скорость передачи данных 10 и 1 Мбит/с и 100 кбит/с; г — логический уровень  $\pm 1,5\text{ В}$  (дифференциальный), длина линии 12, 120 и 1200 м, скорость передачи данных 10 и 1 Мбит/с и 100 кбит/с.

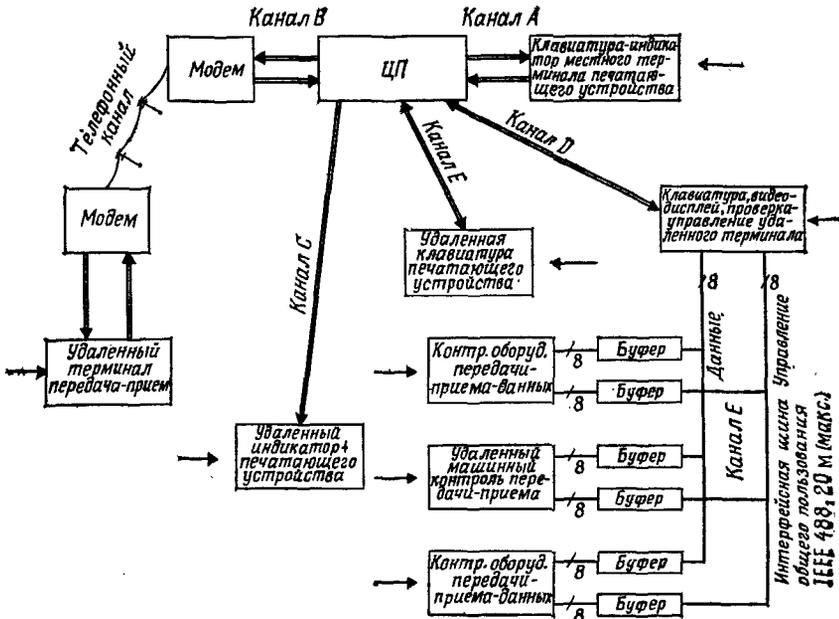


Рис. 12.28. Блок-схема системы,

Цифровые сигналы могут передаваться по симметричным (дифференциальным) или несимметричным (однопроводным) цепям различных линий связи или кабелей. Эти линии связи могут образовываться коаксиальными кабелями, витыми парами, плоским или ленточным кабелем или отдельными проводами. Витые пары проводов при симметричной передаче по сравнению с другими линиями передачи имеют следующие преимущества:

1. Подавление помех вследствие разной полярности магнитных цепей, наводимых в соседних скрутках линии.

2. Оба провода пары подвергаются воздействию электростатической переходной помехи в одинаковой степени, в результате чего по отношению к обратному общему проводу возникает полностью сифазный сигнал.

3. Разности напряжений между частями системы проявляются как синфазные сигналы и могут быть устранены в приемнике.

4. Волновое сопротивление является достаточно однородным, что дает возможность относительно легко нагружать линию, особенно на резистор 100 Ом в приемнике. В табл. 12.5 представлены характеристики типичных линий с витыми парами, поставляемых в продажу.

Таблица 12.5. Характеристики витых пар проводов

Описание	Сопротивление, Ом	Диаметр провода, мм	Емкость на 1 м, пФ	Фирма-изготовитель	Номер по каталогу изготовителя
Экранированная витая пара	100	0,8 (7×0,32)	15	Belden	8227
Витая пара в виниловой изоляции	110	0,64 Жесткий	12	»	8481
Витая пара в пластмассовой оболочке	110	0,64 Жесткий	25	Alpha	1793
Витая пара в пластмассовой изоляции	100	0,8 (10×0,25)	15	»	1918
Витая пара в виниловой изоляции	100	0,64 Жесткий	15	Belden	8795

5. Линии с витыми парами дешевы, имеют большой срок службы и обладают большой механической прочностью.

**Стандарт RS-232C.** Стандарт RS-232C введен в 1962 г. и в настоящее время широко применяется в промышленности. Этот стандарт был разработан для несимметричной передачи данных на короткие расстояния с низкой скоростью. Основные требования к передатчику и к приемнику, соответствующим стандарту RS-232C, приведены ниже.

Требования стандарта RS-232C к передатчику.

1. Выход должен выдерживать режим холостого хода или короткого замыкания на землю либо силового, либо какого-либо другого проводника кабеля.

2. Сопротивление при выключенном питании более 300 Ом.

3. Максимальное напряжение холостого хода  $\pm 25$  В.

4. Максимальный выходной ток короткого замыкания 500 мА.

5. Абсолютное значение сигнала на выходе передатчика на нагрузке от 3000 до 7000 Ом должно быть более 5 В, но менее 15 В.

6. Время нарастания и спада сигнала в пределах переходной зоны между +3 В и -3 В не должно превышать 1 мс.

7. Скорость спада выходного сигнала не должна превышать 30 В/мкс.

8. Максимальная скорость передачи данных 20 000 бит/с.

Требования стандарта RS-232C к приемнику.

1. Входное сопротивление от 3000 до 7000 Ом.

2. Максимальная эффективная шунтирующая емкость между входом приемника и соединительным кабелем менее 2500 пФ при отсутствии индуктивной реактивной составляющей.

3. Входное напряжение холостого хода  $< 2,0$  В.

4. Максимальная скорость приема данных 20 000 бит/с.

5. Пределы входного напряжения  $\pm 25$  В.

Для того чтобы облегчить соединение оборудования, в котором используется стандарт RS-232C, был стандартизован и 25-контактный соединитель для интерфейса по стандарту RS-232C. Для большинства систем требуется лишь часть определенных сигналов, поэтому прежде, чем осуществить соединение, необходимо внимательно сличить номенклатуру используемых в оборудовании сигналов. Назначение выводов соединителя по стандарту RS-232C приведено в табл. 12.6.

**Пример 12.15.** Линия связи по стандарту RS-232C. Требуется провести сопряжение центрального процессора (ЦП) с местным терминалом, в состав которого входят печатающее устройство, видеодисплей и клавиатура. Этот терминал будет размещен на том же самом столе, что и ЦП, и соединение компонентов друг с другом будет производиться кабелем длиной 3 м. Требуемая скорость передачи данных 9600 бод. Эта часть системы показана на рис. 12.28 как канал А.

Типичным ЦП могла бы быть плата TM990/100M-1. На этой плате расположен одноканальный 16-разрядный микропроцессор TMS9900 с управляющей программой TIBUG, записанной в стираемом ПЗУ. Кроме того, на плате размещается ОЗУ объемом в 256 16-разрядных слов для хранения программных данных, которое при необходимости может быть расширено до 512 слов. Все шины адреса, данных и управления выведены на соединитель платы, в связи с чем плата может быть наращена с целью использования всех возможностей 16-разрядного микропроцессора TMS9900 в более мощных системах.

Таблица 12.6. Обозначение контактов соединителя для стандарта RS-232C

25-контактный соединитель, номер контакта	Обозначение по стандарту RS-232 EIA	Назначение
1	AA	Защитное заземление
2	BA	Передаваемые данные от терминала
3	BB	Принимаемые данные от модема
4	CA	Запрос передачи
5	CB	Готовность к передаче
6	CC	Готовность модема
7	AB	Рабочее заземление
8	CF	Детектор несущей
9—14	—	Не определены
15	DB	Тактовый сигнал передачи, внутренний
16	—	Не определен
17	DD	Тактовый сигнал приема
18 и 19	—	Не определены
20	CD	Готовность терминала к работе
21	—	Не определен
22	CE	Индикатор вызова
23	—	Не определен
24	DA	Тактовый сигнал передачи, внешний
25	—	Не определен

Последовательный порт ввода/вывода с помощью перемычек может обеспечивать либо сопряжение по стандарту RS-232C, либо сопряжение с телетайпом при величине тока 20 мА. Шестнадцать параллельных портов ввода/вывода управляются устройством TMS901, также расположенным на плате. Эти выходы совместимы с TTL-схемами и имеют нагрузочную способность, равную одному стандартному логическому элементу TTL.

*Решение.* Последовательный порт ввода/вывода по стандарту RS-232C платы TM990/100M-1 будет обеспечивать сопряжение с местным терминалом. Блок-схема сопряжения представлена на рис. 12.29. Выбор стандарта RS-232C является для данного сопряжения логически обоснованным вследствие низкой требуемой скорости передачи и близкого расстояния.

Устройство TMS9902 на плате ЦП представляет собой программируемый системный контроллер ввода/вывода с выходами, совместимыми с уровнями TTL-схем. Как показано на рис. 12.29, TTL-выходы TMS9902 управляют счетверенным передатчиком SN75188, соответствующим стандарту RS-232C. Эти передатчики также установлены на плате ЦП, в связи с чем на выходе стандартного 25-контактного соединителя EIA, имеющегося на плате, присутствуют сигналы с уровнями по стандарту RS-232C. Аналогичный 25-контактный соединитель имеется также и в терминале. Как показано на рис. 12.29, для согласования уровней сигнала по стандарту RS-232C со стандартными TTL-уровнями в терминале находятся счетверенный приемник SN75189A и счетверенный передатчик SN75188.

Схема SN75188 представляет собой счетверенный передатчик, отвечающий требованиям стандарта RS-232C. Его входы совместимы с TTL-уровнями, а выход имеет логические уровни по стандарту RS-232C с величиной выходного тока в

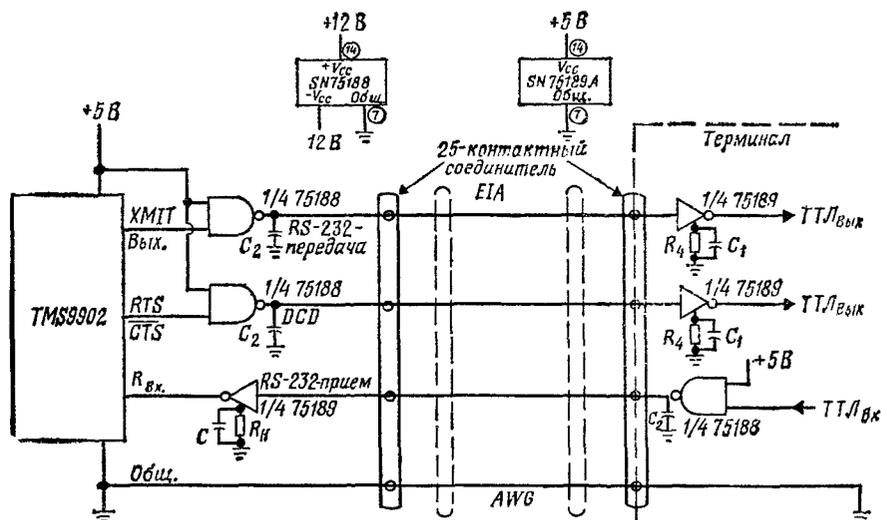


Рис. 12.29. Линия связи по стандарту RS-232С.  
 ( $R_H=50$  кОм,  $C_1=500$  пФ,  $C_2=330$  пФ.)

пределах 10 мА. Схема SN75189А представляет собой счетверенный приемник, вход которого рассчитан на сигнал с логическими уровнями по стандарту RS-232С, а на выходе вырабатывается сигнал, совместимый по уровню с ТТЛ-схемами. Эти сигналы используются для связи устройств внутри терминала. В соответствии со стандартом RS-232С скорость спада сигнала не превышает 30 В/мкс. Для некоторых схем, как, например, SN75188, требуется внешняя емкость, размещаемая либо по линии передачи, либо подключаемая извне к кристаллу. Конденсаторы величиной 330 пФ на выходе каждого передатчика (рис. 12.29) служат для этой цели. В других интегрированных схемах передатчиков, таких, как  $\mu$ A9636, для обеспечения требуемой скорости спада сигнала используется внешний резистор.

Для получения гистерезиса в схеме SN75189А, повышающего помехоустойчивость, применен резистор  $R_4$ . Конденсатор 500 пФ, включенный параллельно резистору, также служит для увеличения помехоустойчивости благодаря фильтрации импульсов помех короткой длительности. Заметим, что передача данных в этом случае идет в одном направлении, т. е. передатчик ЦП осуществляет связь с приемником терминала по одному проводу, а передатчик терминала осуществляет связь с приемником ЦП по другому проводу. Третий провод, пока-

занный на рис. 12.29, служит для дополнительных сигналов управления от ЦП к терминалу.

Другие устройства, соответствующие стандарту RS-232C и которые могли бы быть использованы для указанной цели, приведены в табл. 12.7.

Таблица 12.7. Справочные данные для выбора устройств, отвечающих требованиям стандарта RS-232C

Передатчик	Количество в одном корпусе	Прислник	Количество в одном корпусе	Примечание
SN 75150	Два	SN 75152	Два	Отвечает требованиям стандарта MIL-SID-188C
SN 75156	»			
µA 9636	»	SN 75154	Четыре	
SN 75186	Четыре			
SN 75188	»	SN 75189	»	Имеет улучшенные характеристики гистерезиса по сравнению с SN 75189
		SN 75199A	»	

**Пример 12.16. Сопряжение модема.** Требуется разработать систему сопряжения, обеспечивающую двунаправленную передачу от ЦП к удаленному от него на несколько тысяч километров терминалу. Требуемая скорость передачи до 9600 бод.

*Решение.* Для передачи данных с низкой скоростью в двух направлениях могут быть использованы стандартные телефонные каналы большой протя-

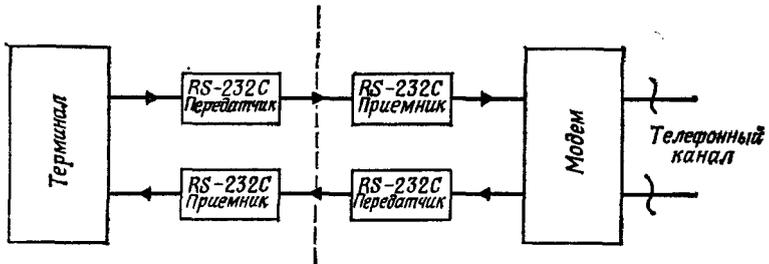


Рис. 12.30. Интерфейс терминал/модем.

женности. Это изображено на рис. 12.28 как канал В, в котором для соединения ЦП с удаленным терминалом используется модем. В большинстве имеющихся коммерческих модемов используется сопряжение по стандарту RS-232C, поскольку скорость передачи низка и они (модемы) располагаются вблизи ЦП или терминала. Сопряжение между ЦП и модемом и удаленным модемом и терминалом могло бы быть по существу таким же, как описано в примере 12.15. Блок-схема этой системы приведена на рис. 12.30.

**Стандарт RS-422A/423A.** Этот стандарт предложен в 1965 г. и предназначен, как и стандарт RS-232C, для организации несимметричных цепей, однако и скорость передачи данных, и длина линии связи могут быть значительно увеличены. Характерной особенностью стандарта является также контроль формы сигнала, зависящей от длины кабеля и скорости передачи данных, с целью регулирования отражениями и направленным излучением или перекрестной помехой.

Возможность увеличения длины линии и скорости передачи данных в соответствии со стандартом RS-223A существует в первую очередь благодаря применению очень чувствительных приемников с дифференциальными входами. Использование чувствительных дифференциальных приемников значительно улучшает характеристики стандарта RS-423A в сравнении со стандартом RS-232C. Переходя к организации дифференциального выхода передатчика при дифференциальном входе приемника, можно получить дальнейшее улучшение характеристик. Дифференциальная структура сводит на нет влияние любых смещений земляного потенциала и сигналов помех, которые проявляются как синфазное напряжение на выходах передатчика и входах приемника.

Стандарт RS-422A EIA применяется при дифференциальном режиме работы. Этот стандарт позволяет осуществлять передачу данных со скоростью до 10 Мбод при длине линии до 12 м и со скоростью 100 кбод при длине линии до 1200 м.

Сравнение стандартов RS-422A и RS-423A приведено в табл. 12.8.

Таблица 12.8. Сравнение стандартов RS-423A и RS-422A

Технические требования	Стандарт RS-423A	Стандарт RS-422A
Режим работы	Одиопроводный передатчик: дифференциальный приемник	Дифференциальный передатчик и приемник
Максимальная скорость передачи данных на расстоянии 1200 м	100 кбод/с	10 Мбод/с
Максимальное напряжение на выходе передатчика, В	$\pm 6$	$-0,25 \div 6$
Выходной сигнал передатчика, В:		
нагруженного	$\pm 3,6$	$\pm 2$
неагруженного	$\pm 6$	$\pm 5$
	(по отношению к «земле»)	
Нагрузка передатчика, Ом	450 (мин)	100 (мин)
Диапазон входного напряжения приемника, В	$\pm 12$	$-7 \div +7$
Напряжение питания, В	Положительной и отрицательной полярности	Только $+5$

Передатчики, разработанные для удовлетворения требованиям стандарта RS-422A, обеспечивают передачу дифференциального сигнала величиной 2 В по линии с витой парой, нагруженной на резистор 100 Ом. Приемники способны обнаруживать дифференциальный сигнал величиной  $\pm 200$  мВ при нали-

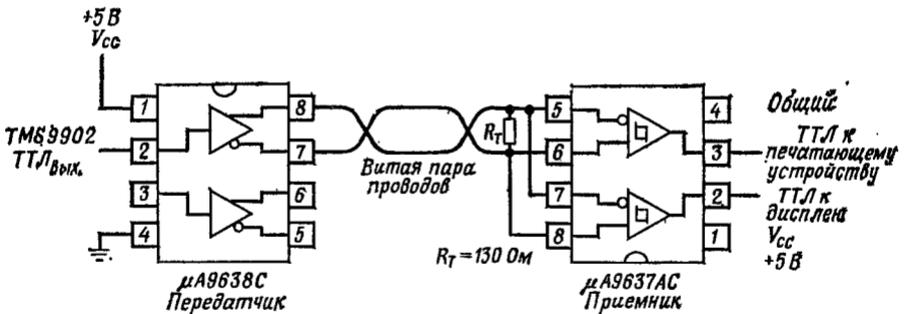


Рис. 12.31. Канал C, сопряжение по стандарту RS-422A.

ции синфазного сигнала от  $-7$  до  $+7$  В. Как стандарт RS-423A, так и стандарт RS-422A предусматривают возможность одновременной работы по линии одного передатчика и десяти приемников.

**Пример 12.17. Применение сопряжения по стандарту RS-422A.** Требуемое сопряжение при передаче данных на большое расстояние к удаленному печатающему устройству и дисплею отражено на рис. 12.28 как канал C. По этому каналу требуется однонаправленная передача от ЦП к удаленному оборудованию.

**Решение.** Для этого назначения выберем стандарт RS-422A. Схематическое изображение системы приведено на рис. 12.31.

Как и в случае применения выхода, соответствующего стандарту RS-232C для взаимодействия с модемом, для управления сопряжением с удаленным печатающим устройством может быть использован один из совместимых с TTL-схемами выходов данных кристалла контроллера TMS 9902.

Для этой цели воспользуемся стандартом RS-422A, хотя можно было бы применить и стандарт RS-423A. Преимуществом стандарта RS-422A по сравнению со стандартом RS-423A, помимо более высоких характеристик, является необходимость только в одном источнике питания  $+5$  В. Для передатчиков по стандарту RS-423A требуются источники питания положительной и отрицательной полярности.

Для сопряжения устройства TMS 9902 по выходу, имеющему уровни TTL-схем, с кабелем, состоящим из витых пар, используется двоярный передатчик  $\mu A9638C$ . Для сопряжения кабеля с витыми парами с TTL-входом печатающего устройства или дисплея применяется двоярный приемник  $\mu A9637AC$ . В соответствии со стандартом RS-422A (и RS-423A) один передатчик может обеспечивать связь с приемниками общим числом до 10. По стандарту RS-422A скорость передачи данных может быть до 100 кбод при длине линии до 1200 м, в то время как по стандарту RS-423A при том же расстоянии скорость передачи составляет всего лишь 1 кбод.

Другие устройства, которые могли бы быть использованы для этой цели, приведены в табл. 12.9.

Таблица 12.9. Выпускаемые устройства, отвечающие требованиям стандарта RS-422A

Передатчики	Приемники
SN75158 (сдвоенный)	SN75157 (сдвоенный)
SN75159 (сдвоенный)	
μA9638C (сдвоенный)	μA9637C (сдвоенный)
AM26LS31 (счетверенный)	AM26LS32AC (счетверенный)
	AM26LS33AC (счетверенный)
MC3487 (счетверенный)	MC3486 (счетверенный)
SN75151	
SN75153	
SN75172 (счетверенный)	SN75173 (счетверенный)
SN75174 (счетверенный)	SN75175 (счетверенный)

**Стандарт RS-485.** Новый стандарт, находящийся в настоящее время в стадии обсуждения, который не имеет ограничений стандарта RS-422A в отношении работы по одной линии большого числа передатчиков и приемников. Первоначально этот стандарт имел название P.N. 1360, но впоследствии название было изменено на P.N. 1488. Однако в фирме Texas Instruments и в большинстве информационных книг его по-прежнему упоминают как стандарт P.N. 1360. В окончательном виде технические требования будут сформулированы для стандарта RS-485.

Основными отличительными особенностями стандарта RS-485 от стандарта RS-422A являются: пределы выходного синфазного напряжения передатчика от  $-0,25$  до  $+6$  В в соответствии со стандартом RS-422A расширены до значений от  $-7$  до  $+12$  В при подаче или отключении питания; пределы входного синфазного напряжения приемника от  $-7$  до  $+7$  В, предусмотренные стандартом RS-422A, расширены до значений от  $-12$  до  $+12$  В; входное сопротивление приемника увеличено с  $4$  кОм до минимум  $12$  кОм; стандартами RS-422A и RS-423A предусмотрена работа по одной линии только одного передатчика и десяти приемников. Стандарт RS-485 увеличивает это число до 32 передатчиков и 32 приемников; устройства, удовлетворяющие требованиям стандарта RS-485, будут иметь внутреннюю схему защиты, предотвращающую отказ в случае одновременной работы по одной и той же линии двух передатчиков. Такое свойство называется защитой от конфликтной ситуации.

**Пример 12.18. Применение стандарта RS-485.** Канал D на рис. 12.28 представляет собой протяженную линию связи, но в отличие от канала C по этой

линии требуется организовать связь в двух направлениях. Требуется разработать схему для передачи данных от удаленного терминала обратно в ЦП для их обработки.

**Решение.** На рис. 12.32 представлено схематическое изображение канала D, организованного с помощью новых устройств, отвечающих требованиям стандарта RS-485. Поскольку в канале D используются всего два передатчика и приемника, дополнительные передатчики и приемники могли бы быть размещены где-нибудь вдоль линии. Линия должна заканчиваться с двух сторон резисторами, значение которых равно волновому сопротивлению линии передачи.

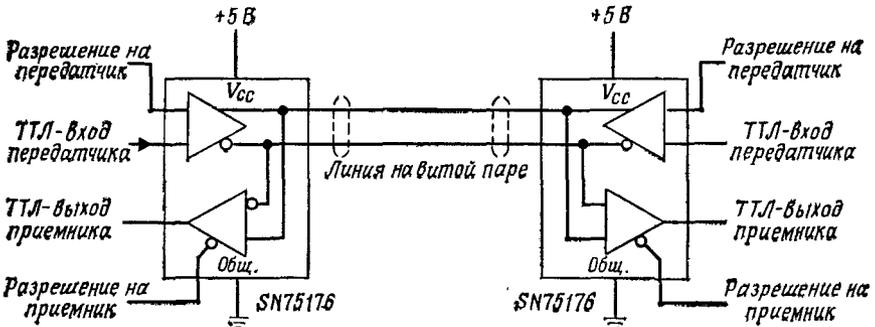


Рис. 12.32. Канал D, двунаправленное сопряжение по стандарту RS-485 (Р. N. 1360).

Если дополнительные передатчики и приемники размещаются вдоль линии, подключение к главной линии передачи должно осуществляться на возможно коротком расстоянии от нее с тем, чтобы избежать нежелательных отражений в линии передачи.

Как показано на рис. 12.32, к каждому концу линии подключается приемопередатчик SN75176. В этом устройстве существует внутреннее соединение выходов передатчика со входами приемника и имеются дополняющие друг друга входы разрешения на обмен данными в двух направлениях.

Устройство SN75176 разработано для работы от одного источника питания  $+5\text{ В}$ , и его выходное сопротивление становится высоким в диапазоне синфазного сигнала от  $-7$  до  $+12\text{ В}$  при подаче и при выключении питания. Передатчик имеет максимальное время задержки  $50\text{ нс}$  и время нарастания и спада менее  $80\text{ нс}$ . Это позволяет получить скорость передачи данных до  $4\text{ Мбод}$ . Общая потребляемая мощность составляет всего лишь  $162\text{ мВт}$  при работе передатчика и  $137\text{ мВт}$  при работе приемника.

Передатчик устройства SN75176 имеет защиту от конфликтной ситуации, которая обеспечивается ограничением как положительного, так и отрицательного тока, а также прекращением работы при нагреве. Втекающий ток ограничивается значением  $500\text{ мА}$  при значении напряжения синфазного сигнала  $12\text{ В}$ , а вытекающий ток ограничивается величиной

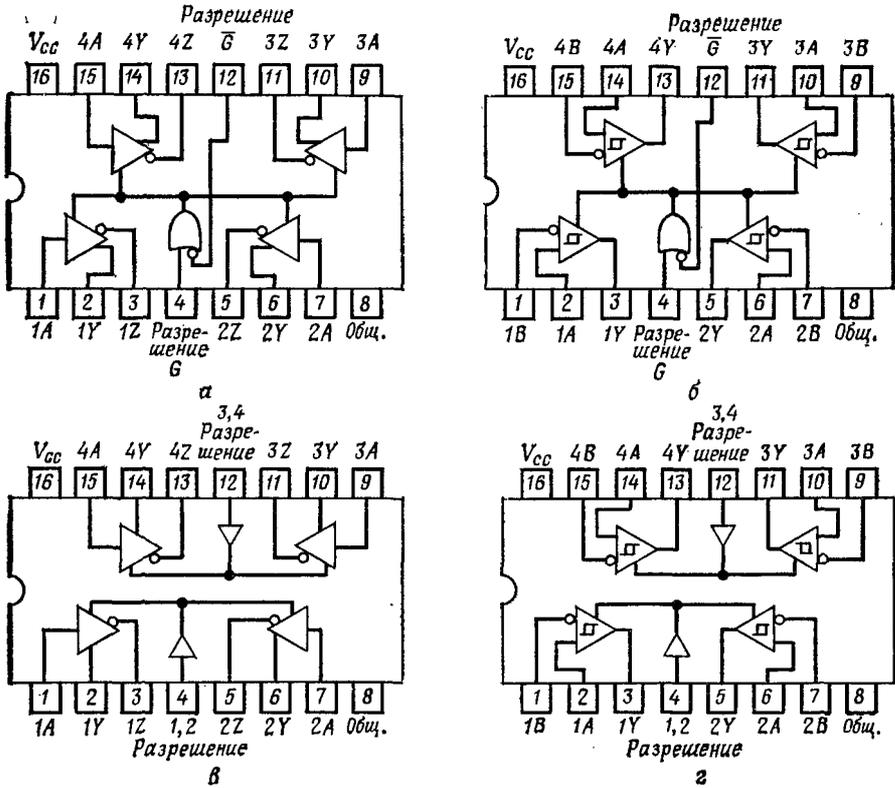


Рис. 12.33. Передатчики и приемники по стандарту P. N. 1360.

а — счетверенный передатчик SN75172; б — счетверенный приемник SN75173; в — счетверенный передатчик SN75174; г — счетверенный приемник SN75175.

—250 мА при значении напряжения синфазного сигнала —7 В. Для дополнительной защиты используется схема, чувствительная к нагреву, которая переводит устройство в состояние высокого сопротивления в том случае, когда температура кристалла превысит приблизительно 150°C.

Приемник устройства SN75176 аналогичен существующему дифференциальному приемнику по стандарту RS-422A, за исключением более высокого входного сопротивления и более широкого динамического диапазона по синфазному сигналу. Приемник обладает чувствительностью  $\pm 200$  мВ в диапазоне синфазного сигнала от —12 В до +12 В, минимальным входным сопротивлением 12 кОм и имеет максимальную задержку распространения 35 нс. Высокая помехоустойчивость обеспечивается наличием по входу гистерезиса величиной 50 мВ.

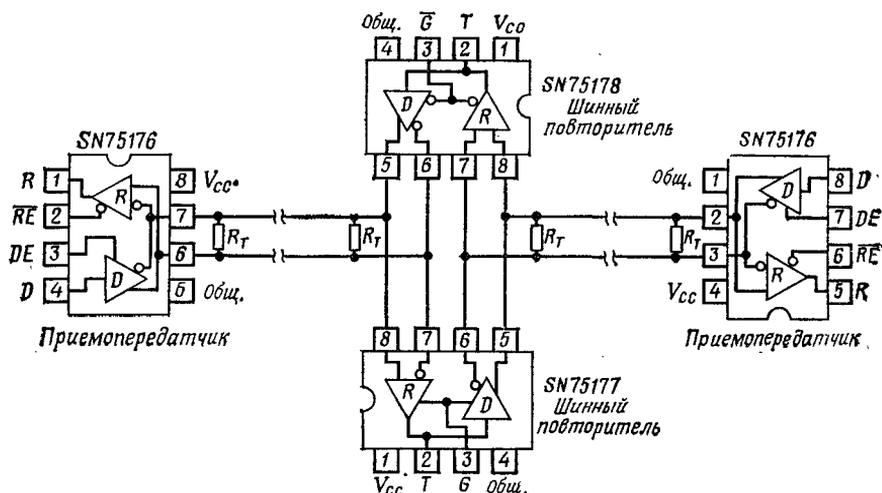


Рис. 12.34. Протяженная линия передачи с повторителями.

При необходимости вместо приемопередатчика можно использовать выпускаемые по отдельности передатчики и приемники. Передатчик устройства SN75176 эквивалентен одной секции счетверенного дифференциального передатчика, а приемник устройства SN75176 — одной секции счетверенного дифференциального приемника SN75173. Другой парой устройств, имеющих такие же характеристики, но несколько отличную логическую схему разрешения работы, являются счетверенный передатчик SN75174 и счетверенный приемник SN75175. На рис. 12.33 показаны выводы и внутренняя логическая структура этих четырех устройств.

Заметим, что эти дифференциальные приемники могут быть использованы для схем сопряжений по стандартам RS-423A, RS-422A и более новому стандарту RS-485. Однако передатчики могут использоваться для работы в соответствии только со стандартами RS-422A и RS-485, поскольку при работе в соответствии со стандартом RS-423A требуется смещение в область отрицательных напряжений по отношению к «земле», что в упомянутых передатчиках не обеспечивается.

**Пример 12.19.** Применение устройств SN75177 и SN75188 в качестве повторителей. Предположим, что удаленный терминал по каналу D на рис. 12.32 расположен на расстоянии 1800 м от центрального процессора. Такое расстояние превышает возможности, предусмотренные стандартами RS-423A, RS-422A или RS-485. Можно было бы использовать модем вместе с телефонными каналами, однако при этом скорость передачи данных могла бы быть существенно уменьшена. Дадим другое решение.

**Решение.** Приемопередатчики SN75177 и SN75188 разработаны для использования в качестве повторителей с целью увеличения максимальной длины

кабеля и обеспечения высокой скорости передачи, предусмотренной стандартом RS-485. Входы разрешения работы передатчика и приемника являются дополняющими друг друга так, что пара устройств может быть использована для связи в двух направлениях. Схематическое изображение канала D, в котором используются эти повторители, при длине связи 1800 м представлено на рис. 12.34.

### 12.36. Универсальная интерфейсная шина IEEE488

Поскольку большое число изготовителей занимается производством программируемых контрольно-измерительных приборов, которые должны быстро и с малыми затратами подключаться, существует потребность в стандартной промышленной инструментальной шине. По этой причине универсальная интерфейсная шина, определенная стандартом IEEE488, стандартизирует систему интерфейса, используемую для взаимодействия программируемых и непрограммируемых контрольно-измерительных приборов, ЭВМ, периферийного оборудования, необходимых для построения функционально-законченной измерительной системы.

Это дает возможность пользователю покупать приборы у многих различных изготовителей а затем соединять их между собой, используя обычные кабели. Универсальная интерфейсная шина IEEE488 образуется 16-проводной двунаправленной шиной, по восьми проводам которой осуществляется передача данных со скоростью до 1 Мбод (1 Мбайт/с) с квитированием установления связи, а по другим восьми проводам — сигналы управления шиной. При максимальной длине линии 20 м друг с другом может быть соединено до 15 приборов.

Блок-схема на рис. 12.28 отражает наличие удаленных программируемых контрольно-измерительных приборов. Компоненты, которые требуются для типовой программируемой разработки, обсуждаются в следующем примере.

**Пример 12.20. Универсальная интерфейсная шина IEEE488.** Сопряжение по стандарту RS-485 дает возможность осуществлять двунаправленную связь по каналу D между удаленным терминалом и центральным процессором. Некоторые элементы программируемого оборудования, которые должны управляться терминалом, размещаются вблизи этого удаленного терминала. Эта часть системы показана в нашей воображаемой системе как канал E. Проведем соединение этих устройств.

**Решение.** Для сопряжения удаленного терминала с программируемым периферийным оборудованием может быть использован стандарт IEEE488 универсальной интерфейсной шины. Последняя образуется 16-проводной двунаправленной шиной, с помощью которой может быть произведено соединение до 15 измерительных приборов при максимальной длине линии связи до 20 м. Полученная схема приведена на рис. 12.35.

Для обеспечения сопряжения универсальной интерфейсной шины с шиной контроллера фирмой Texas Instruments разрабо-

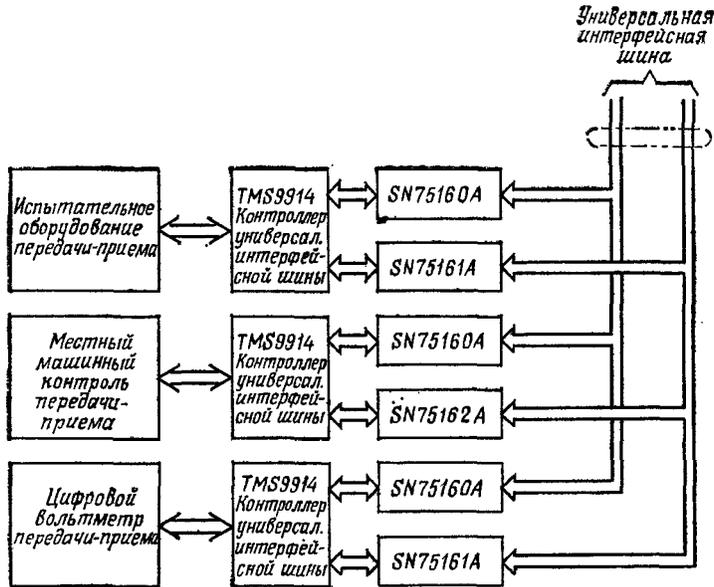


Рис. 12.35. Сопряжение универсальной интерфейсной шины.

тан приемопередатчик SN75160A, имеющий восьмичную шину данных. Выходы приемопередатчика имеют встроенное оконечное устройство, требуемое в соответствии со стандартом IEEE488, которое обеспечивает высокое сопротивление на шине в том случае, когда с устройства снято напряжение питания. Для обеспечения дополнительно помехоустойчивости в каждом приемнике предусмотрен гистерезис, составляющий минимум 400 мВ.

Схема SN75160A представляет собой улучшенный вариант первоначально разработанной схемы SN75160. Она потребляет меньше энергии и является более быстродействующей, чем схема SN75160, что можно видеть из рис. 12.36.

Функциональная блок-схема микросхемы SN75160A и выводы этой микросхемы приведены на рис. 12.37. Направление

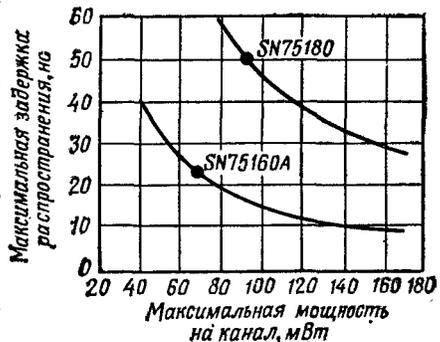


Рис. 12.36. Сравнение характеристик быстродействия — мощность схем SN75160 и SN75160A.

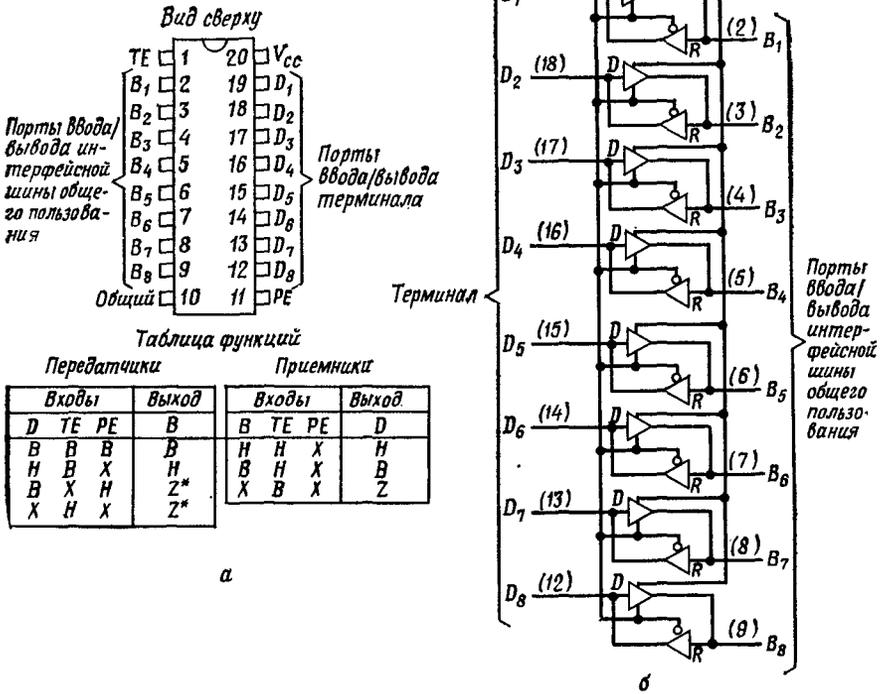


Рис. 12.37. Схема SN75160A. Выводы и таблица истинности (а); функциональная схема (б).

B—высокий уровень, H—низкий уровень, X—безразличное, Z—состояние с высоким сопротивлением (третье состояние).

потока данных выбирается в соответствии с входным сигналом разрешения передачи (TE). Все восемь каналов находятся в режиме приема, если уровень сигнала TE низкий и данные принимаются по шине и передаются на шину контроллера. Если вход TE находится в состоянии высокого уровня, все восемь каналов переходят в режим передачи и на шину будут поступать данные. Каждый передатчик имеет каскадный выход, который может устанавливать шину в состояние высокого или низкого уровня с тем, чтобы обеспечить самую высокую возможную скорость передачи данных.

Восемь проводов шины IEEE488 используются для передачи данных, другие восемь служат для управления. Для реали-

зации восьмилинейной шины данных был разработан восьмичный приемопередатчик SN75160A.

Управление по восьми управляющим проводам осуществляется с помощью схемы SN75161 или схемы SN75162A. Схема SN75162A по входам разрешения передачи и управления направлением реализует необходимую логику для того, чтобы каждый канал был включен в правильном направлении для обмена сигналами управления шиной и квитирования установления связи. В соответствии с требованиями стандарта IEEE488 три канала (NDAC, NRED и SRQ) имеют при передаче выходы с открытым коллектором. Эти провода всегда используются в конфигурации монтажного ИЛИ. Остальные пять каналов имеют каскадные выходы.

С помощью устройства SN75162A можно реализовать восьмилинейную управляющую шину другим способом. Это устройство идентично устройству SN75161A, за тем исключением, что управление направлением работы каналов REN и IFC осуществляется по отдельному входу, называемому системным контроллером (SC). При такой дополнительной гибкости в многоконтроллерных системах управление системой с шинной организацией может быть передано от одного прибора к другому.

На рис. 12.35 показано, как в нашей системе через шину IEEE осуществляется связь трех типов программируемой аппаратуры с удаленным терминалом.

Устройство управления универсальной интерфейсной шиной TMS9914 выполняет функцию сопряжения 16-линейной шины с микропроцессором, размещенным в программируемом приборе. Устройство TMS9914 облегчает решение задачи по выполнению микропроцессором протокола IEEE. Ввиду возможности прерывания устройства опрос шины не должен производиться постоянно и на любое изменение конфигурации сопряжения может последовать быстрая реакция. Шинный контроллер, как, например, TMS9914, позволяет осуществлять сопряжение с IEEE-шиной очень просто, поскольку он подключается к шине непосредственно и не требуется дополнительных устройств на логических элементах или введения сложной печатной платы.

Связь между микропроцессором и схемой TMS9914 осуществляется через регистры распределения памяти. В схеме TMS9914 имеется 13 регистров, шесть из которых применяются для чтения, а семь других — для записи. Они используются как для контроля прохождения данных, так и для извлечения информации состояния из микропроцессоров.

Три младшие значащие адресные линии от микропроцессора заводятся на линии  $RS_0$ ,  $RS_1$  и  $RS_2$  выбора регистров и

определяют выбор конкретного регистра. Старшие адресные линии дешифрируются с помощью внешних логических схем (рис. 12.38) для того, чтобы подать на разрешающий вход  $CE$  схемы TMS9914 сигнал низкого уровня в том случае, когда выбран один из восьми последовательных адресов. Таким об-

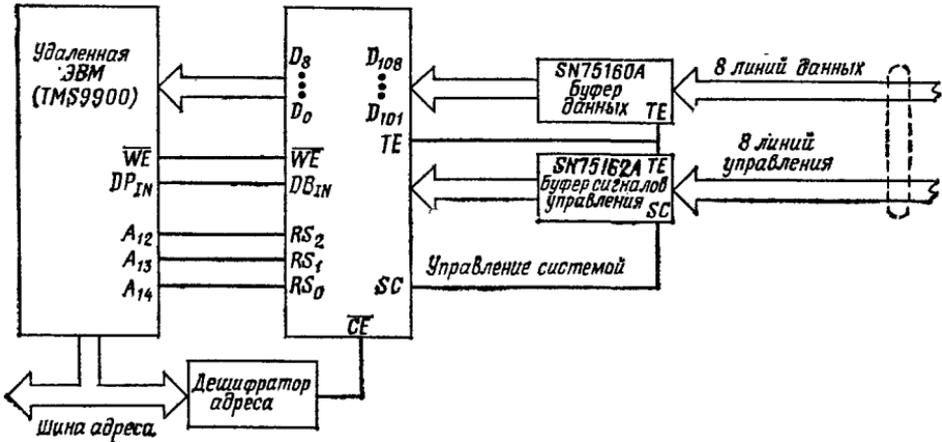


Рис. 12.38. Типичный контроллер универсальной интерфейсной шины.

ATN — внимание; DAV — истинные данные; NRD — к данным не готов; NDAC — данные не приняты; IFC — интерфейс свободен; REN — разрешение на удаленное обслуживание; SRQ — запрос на обслуживание; EO1 — конец распознавания.

разом, внутренние регистры появляются, чтобы быть расположенными в восьми последовательных ячейках диапазона адресации микропроцессора. Считыванием из этих ячеек или записью в них осуществляется передача информации между устройством TMS9914 и микропроцессором. Заметим, что при считывании и при записи в какой-то ячейке не будет выбираться тот же регистр TMS9914, так как регистры предназначены либо только для записи, либо только для чтения. Например, операция чтения из  $RS_2 - RS_0 = 011$  дает текущее состояние управляющих линий универсального шинного интерфейса, в то время как запись в эту ячейку загружает вспомогательный командный регистр. Каждая из схем SN75160A или SN75161A/SN75162A на интерфейсе шины адресуется 5-разрядным адресом, определяющим, является ли это устройство «рассказчиком» или «слушателем». Этот адрес считывается микропроцессором и записывается в регистр адреса как часть процедуры инициализации. Схема TMS9914 реагирует путем вызова прерывания «мой адрес» (МА) и определением требуемого состояния адреса, когда этот адрес обнаружен на линиях данных универсальной интерфейсной шины.

Дополнительная информация относительно схемы TMS 9914 может быть найдена в «Руководстве по предварительной подготовке данных для адаптера TMS9914» универсального шинного интерфейса, выпускаемого фирмой Texas Instruments.

### 12.3в. Коаксиальные линии

Коаксиальные линии передачи имеют хорошую защиту от помех излучения и перекрестных помех. Хотя в основном коаксиальные кабели используются для несимметричной передачи, для организации симметричной линии связи могут применяться сдвоенные коаксиальные кабели. В табл. 12.10 приведены характеристики типовых коаксиальных линий связи, используемых при передаче данных.

Таблица 12.10. Характеристики типовых коаксиальных линий

Тип	Диаметр провода, мм	Номинальное сопротивление, Ом	Номинальная емкость на 1 м, пф	Затухание на 30 м при $f = 100$ МГц дБ
RG-58 A/	0,72 (19 · 0,18)	50	89	1,6
RG-59 B/U	0,57 Жесткий медный	75	62	1,1
RG-63 B/U	0,64 Жесткий медный	125	30	0,6
RG-22 B/U (двойной)	Два (7 · 0,36)	95	45	1,6

**Пример 12.21. Работа по коаксиальной линии.** Требуется разработать сопряжение канала А (см. рис. 12.28), по которому осуществляется связь, с удаленным на 30 м печатающим устройством и клавиатурой.

**Решение.** Так как для удаленного печатающего устройства и клавиатуры потребуется двунаправленная связь, для этой цели хорошо подошел бы приемопередатчик типа SN75138.

Схема SN75138 представляет собой счетверенный шинный приемопередатчик, предназначенный для передачи данных в двух направлениях по несимметричной линии связи. Мощные передатчики (ток 100 мА) имеют открытый коллектор и способны работать на 50-омную коаксиальную линию.

Приемники имеют порог 2,3 В (типовое значение), обеспечивая тем самым большую помехоустойчивость, чем та, которую можно было бы достигнуть в приемнике при обычном пороге ТТЛ-схемы. Наличие стробирующего сигнала, отключающего все передатчики, на работу приемника не влияет.

Схематически канал F представлен на рис. 12.39. В этом примере использован только один канал схемы SN75138. При необходимости можно воспользоваться еще тремя секциями. Вследствие большого значения тока на выходе передатчика и высокого входного сопротивления приемника к одной шине данных может быть подключено очень большое число (обычно сотни) приемопере-

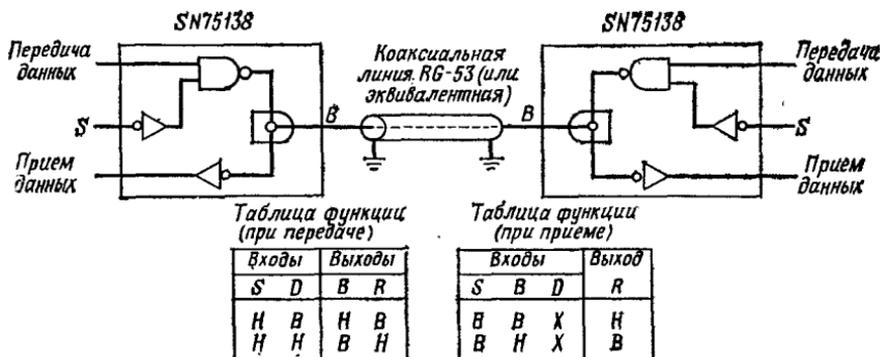


Рис. 12.39. Канал D, коаксиальная линия.  
 В — высокий уровень, H — низкий уровень, X — безразличное.

датчиков. Устройство спроектировано таким образом, чтобы минимизировать нагрузку на шину данных в том случае, когда напряжение источника питания становится равным нулю.

## 12.4. ФОРМИРОВАТЕЛИ ВОЗБУЖДАЮЩИХ НАПРЯЖЕНИЙ ИНДИКАТОРОВ

### 12.4а. Полупроводниковые индикаторы

В табл. 12.4 приведены основные требования к параметрам возбуждающих сигналов для пяти наиболее распространенных типов индикаторов. Детальное рассмотрение оптических характеристик этих индикаторов содержится в гл. 10, в данной главе в основном обсуждаются вопросы сопряжения с источниками информации (интерфейсы).

Первый тип индикаторов в табл. 12.4 — полупроводниковые индикаторы. Интерфейсные схемы для них наиболее просты, поскольку такие индикаторы управляются низкими напряжениями и потребляют умеренные токи. Полупроводниковые индикаторы и с точки зрения физической структуры, и как схемные элементы представляют собой диоды (СД для видимого диапазона излучения). При подаче прямого напряжения через них проходит заметный ток, при приложении обратного напряжения, не превышающего пробивное, возникает только небольшой ток утечки.

Светоизлучающие диоды видимого диапазона изготавливаются из арсенида фосфида галлия, а не из кремния, обычно применяемого в качестве исходного материала диодов, транзисторов и интегральных схем. Длина волны излучаемого света зависит от количественного соотношения между мышьяком и фосфором. Сила света прямо пропорциональна прямому току через диод.

Наличие такой кандел-амперной зависимости означает, что для стабилизации яркости свечения через прибор должен проходить постоянный по значению ток. Любые колебания прямого тока приводят к изменению силы света СД. Это особенно проявляется при плотном размещении нескольких цифровых или буквенно-цифровых индикаторов.

Полупроводниковые индикаторы можно разбить на следующие группы.

1. Дискретные СД видимого диапазона излучения. Эти приборы могут использоваться как сигнальные индикаторы и лампы, индикаторы аварийного состояния и т. д. Их существенным достоинством являются согласуемость с уровнями ТТЛ-логики, большой срок службы, малое тепловыделение, привлекательный внешний вид и общая легкость применения.

Как указывалось, для стабилизации яркости приборы должны питаться от источника почти постоянного тока. В случае ТТЛ-ИС такой ток обеспечивается последовательным включением токоограничивающего резистора между шиной +5 В и СД. Благодаря малому значению потребляемого тока (10—20 мА) и низкому падению напряжения на СД (обычно ~1,8 В) использование простой резистивной схемы дает превосходный результат.

2. Полупроводниковые (светодиодные) индикаторы. Для того чтобы получить различные рисунки изображения, используются различные по форме сборки СД. Одним из наиболее распространенных является 7-сегментный цифровой формат; другая распространенная конфигурация, используемая для построения шкал — это линейная. Для представления буквенно-цифровой информации из индивидуальных СД формируется точечная матрица (обычно  $5 \times 7$ ). Дешевый буквенно-цифровой индикатор может быть также выполнен из 14 или 16 сегментов. Он легко читается и легко управляется.

Во всех таких устройствах необходимо соблюдать одно основное правило — для поддержания однородной яркости через каждый СД пропускается относительно постоянный по значению ток.

Многозначные индикаторы содержат несколько одинаковых 7-сегментных знакомест. 7-сегментные индикаторы могут быть соединены по схеме с общим анодом или по схеме с общим катодом. В первом случае следует обеспечить индивидуальный отвод тока от любого катода и подвод тока к общему для знакового разряда аноду. В схеме с общим катодом требуется отдельно подвести ток к каждому сегменту и обеспечить отвод тока от общего катода знакового места.

Если индикатор содержит небольшое число знакомест, то сегменты могут возбуждаться непрерывно протекающим

постоянным током; для осуществления этого каждый сегмент знакоместа должен иметь отдельный вывод. Для индивидуального возбуждения сегментов выпускаются несколько типов ИС дешифраторов/формирователей.

Микросхемы SN7447 или SN74247 предназначены для возбуждения семи отдельных сегментов индикатора с общим анодом и способны отводить ток до 40 мА. Дешифратор/формирователь МС14411 обеспечивает подвод тока 25 мА к индикатору с общим катодом.

Все эти ИС нуждаются в отдельных навесных токоограничивающих резисторах, включаемых последовательно с каждым сегментом и обеспечивающих постоянное значение тока, необходимое для поддержания равномерной яркости. Например, для десятизначного индикатора требуется 80 подсоединений для сегментов и 10 соединений для знаковых разрядов.

Применение мультиплексирования позволяет значительно уменьшить число межсоединений. В мультиплексном режиме все одноименные сегменты соединяются вместе, а включение знаковых разрядов осуществляется последовательно во времени. Загрузка информации в линии соединения сегментов в соответствующий период времени позволяет отобразить на индикаторе истинную информацию. Хотя в каждый данный момент времени включен только один знаковый разряд, частота мультиплексирования достаточно велика и изображение воспринимается наблюдателем как немелькающее. При мультиплексном управлении 10-значный индикатор требует только 8 линий соединения сегментов (7 сегментов и десятичной точки) и десять линий управления знаковыми разрядами. Это дает 18 соединений вместо 90, требуемых при индивидуальном возбуждении. Мультиплексный режим имеет один существенный недостаток. Импульсный ток через сегмент должен быть увеличен пропорционально скважности, чтобы обеспечить тот же средний ток и сохранить ту же кажущуюся яркость.

Небольшие «калькуляторные» индикаторы обычно создаются на основе GaAsP-кристаллов с красным цветом свечения. Для изготовления 7 сегментов и десятичной точки на одном кристалле используется та же технология фотолитографии и диффузии, что и для создания кремниевых ИС. С учетом стоимостных критериев сегменты делаются небольшими по высоте (высота символов берется в пределах 1,25—2,5 мм). Для увеличения высоты используется пластмассовая увеличивающая линза (увеличение 1,5 ÷ 2,5), однако ее применение уменьшает угол обзора. Название «калькуляторные» эти индикаторы получили благодаря тому, что первоначально они широко применялись в калькуляторах. Хотя сейчас в большинстве калькуляторов применяются жидкокристаллические индикаторы, ма-

ленькие полупроводниковые индикаторы по-прежнему широко используются в небольших карманных бытовых приборах, подобных электронным играм или игрушкам.

Многие специализированные калькуляторные ИС имеют порты ввода/вывода, обеспечивающие подвод и отвод тока, что позволяет управлять многозначными индикаторами без дополнительных внешних ИС-формирователей. Очень популярны микрокомпьютерные БИС для электронных игр серии TMS 1000, однако их выходные порты являются только источниками тока. Поэтому для отвода тока ставятся знаковые формирователи, а аноды небольших индикаторов обычно возбуждаются от выходных портов БИС без применения дополнительных формирователей сегментов.

**Пример 12.22.** Интерфейс индикатора и микрокомпьютера. Разработать интерфейс микрокомпьютера TMS 1000 NLL с шестизначным индикатором TIL-393-6.

*Решение.* TMS 1000 NLL представляет собой 4-разрядный микрокомпьютер с ЦЗУ емкостью 1024 байт, ОЗУ емкостью  $64 \times 4$  бит, 11 индивидуально адресуемыми портами вывода R и 8 параллельными портами вывода Q с фиксацией данных. Прибор предназначен для работы от 9-В сухой батареи, стандартной для транзисторного приемника.

Индикатор TIL 393-6 имеет общий катод, 7 анодных сегментов и десятичную точку, изготовленные на монокристалле GaAsP. Каждый сегмент потребляет импульсный ток возбуждения 10 мА при мультиплексировании со скважностью 6. Такой ток легко получается от фиксирующих Q-линий шины данных микрокомпьютера. Катодный ток равен сумме всех токов сегментов, т. е. приблизительно 80 мА (наихудшая комбинация возникает при одновременном включении 7 сегментов и десятичной точки).

Формирователь SN75492 используется для отвода тока от знакового разряда. Такой формирователь содержит шесть составных транзисторов с высоким коэффициентом усиления (по схеме Дарлингтона) и токоограничивающие входные резисторы, размещенные в одном корпусе с двухрядным расположением 14 выводов. Эти входы предназначены для непосредственного сопряжения с приборами серии TMS 1000, хотя прибор не хуже работает от стандартных TTL-уровней.

На рис. 12.40 показана реализация данного интерфейса посредством микросхемы SN75492. Компоненты, необходимые для инициализации, и автогенератор не показаны, так как они не важны в данном примере.

Сегменты индикатора возбуждаются от Q-линий через резисторы R. Резисторы должны задавать ток 10 мА и рассчитываются по формуле

$$\begin{aligned} R &= (V_{\text{выс. вых}} - V_{V, \text{сд}} - V_{\text{нас}}) / I_{\text{пнк}} = \\ &= (8,0 - 1,8 - 1,0) / 0,010 = 520 \text{ Ом}, \end{aligned} \quad (12.4)$$

где  $V_{\text{выс. вых}}$  — высокий уровень выходного напряжения TMS 1000;  $V_{V, \text{сд}}$  — падение напряжения в прямом направлении на переходе сегментного СД;  $V_{\text{нас}}$  — напряжение насыщения SN75492.

Выбор тока индикатора зависит от многих факторов, в число которых входят визуальные требования, срок службы батарей и условия наблюдения (яркий окружающий свет или затемненное помещение).

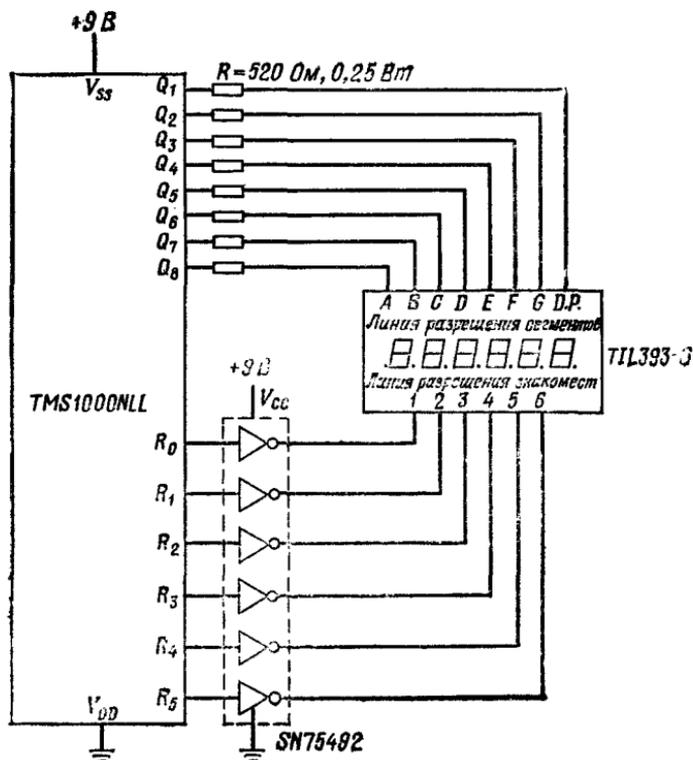


Рис. 12.40. Сопряжение микрокомпьютера с индикатором.

В примере взят ток 10 мА для отдельного сегмента, что дает весьма яркое свечение индикатора. Если существенное значение придается сроку службы батарей, следует уменьшить ток индикатора, повысив сопротивление последовательно включенного резистора. Импульсный ток TIL 393-6 можно уменьшить до 6 мА, сохранив приемлемое качество изображения индикатора (при условии правильного выбора фильтра, не создающего дополнительных потерь света).

Для улучшения контрастности в большинстве применений используются рассеивающие красные пластмассовые фильтры. Эти фильтры, особенно если они неправильно сконструированы, могут вызвать потери света, которые не удастся компенсировать повышением тока через сегменты.

При применении полупроводниковых индикаторов с большей высотой цифр, например 7,5-мм TIL 313 или 12,5-мм TIL 322 ИС серии TMS1000NLL не обеспечивают ток, необходимый для индивидуального возбуждения сегментов, и возникает необходимость помимо формирователя знаковых разрядов

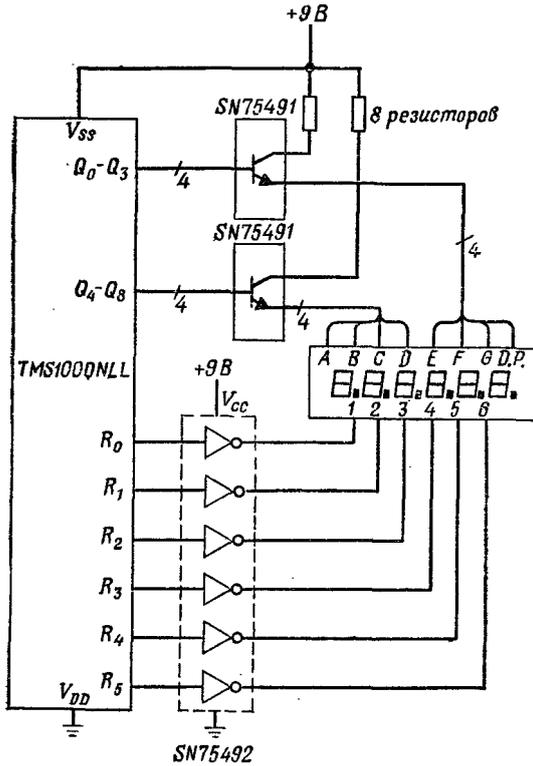


Рис. 12.41. Возбуждение сегментов и знаков для СД-индикаторов.

использовать сегментный формирователь. В качестве такого широко применяется счетверенный сегментный формирователь SN75491, дающий ток до 50 мА и согласующийся по входу с  $p$ -МОП ИС TMS1000NLL.

На рис. 12.41 показана модифицированная схема интерфейса на базе TMS1000NLL, используемая для возбуждения шести индикаторов TIL322. При скважности шесть и импульсном токе 48 мА средний ток сегмента составляет 8 мА, что позволяет получить четкий и яркий индикатор. Однако использовать здесь 9-В вторичный источник питания с сухой батареей не удастся. Вместо этого сетевое переменное напряжение преобразуется в постоянное 9 В посредством трансформаторов, выпрямителей и стабилизаторов или же для электропитания системы используется аккумуляторная батарея большой емкости. Для наиболее неблагоприятного случая максимальный ток на знаковый разряд (при одновременном включении всех сегментов)

составляет  $48 \text{ мА} \times 8 = 384 \text{ мА}$ , что превышает допустимый ток формирователя знакового разряда SN75492.

Вместо SN75492 может быть использована ИС ULN2004. Эта ИС относится к периферийным формирователям, данные которых приведены в «Справочнике по периферийным формирователям» фирмы Texas Instruments. Этот высококачественный формирователь для возбуждения полупроводниковых индикаторов содержит семь 500-мА транзисторов в одном корпусе. Входы ULN2004 предназначены для сопряжения с *p*-МОП или другими ИС, имеющими ТТЛ, КМОП или высоковольтные *p*-МОП-уровни логических сигналов.

Линейные сборки СД видимого диапазона излучения заменяют аналоговые измерительные приборы во многих применениях, в особенности в стереоусилителях и тюнерах. Светодиоды, образующие шкальные индикаторы, могут одновременно улучшать внешний вид лицевой панели путем подсветки.

Серийные приборы для возбуждения полупроводниковых шкальных индикаторов обычно включают не в класс формирователей полупроводниковых индикаторов, а в класс детекторов уровней аналоговых сигналов. Их данные имеются в разделе «Специальные функции» «Справочника по аналоговым управляющим схемам» фирмы Texas Instruments.

**Пример 12.23. Шкальный индикатор.** Спроектировать схему формирователя для шкального индикатора контроля баланса нулевого уровня для стереосистемы, использующего по 10 СД для обеих частей симметричной шкалы. Первые четыре СД по каждой стороне зеленые, следующие четыре — желтые и последние два — красные.

*Решение.* Для реализации можно использовать две ИС детекторов уровня аналогового сигнала LM3914. Каждая ИС будет возбуждать до 10 СД видимого диапазона при постоянном значении тока, задаваемом внешним резистором. Отдельные токоограничивающие резисторы последовательно с каждым СД не требуются.

Микросхема LM3914 имеет 10 компараторов и цепь опорного напряжения для детектирования уровня аналогового сигнала на входе. Выход каждого компаратора возбуждает один из выходных каскадов. Первый компаратор включает первый формирователь возбуждения СД при достижении входным уровнем приблизительно 125 мВ. Приращение уровня входного напряжения на 125 мВ включает следующий формирователь возбуждающего напряжения и так далее до тех пор, пока при входном напряжении около 1,25 В не окажутся включенными все 10 выходов.

Схема включения индикатора и формирователя приведена на рис. 12.42. Особенностью микросхемы LM3914 является программирование постоянного значения выходных токов формирователей. Резистор задает выходной ток, а схема компенсирует изменения прямого падения напряжения СД. Это имеет практическое значение, когда в одной и той же системе используются СД различных цветов.

При применении последовательных внешних резисторов для заданного тока в линии каждого сегмента приходится брать различные сопротивления резисторов для компенсации разброса прямых падений напряжения СД. Прямое падение напряжения зеленого СД может достигать 3,0 В, в то время как для

красного СД оно составляет всего 1,8 В. Если использовать одинаковые токоограничивающие резисторы и 5-В или более низковольтные напряжения питания, то это может оказать существенное влияние на яркость сегментов. Напротив, ИС LM3914 создает приблизительно одинаковый ток на каждом выходе формирователя, не зависящий (в определенных пределах) от прямого падения напряжения СД.

Наличие аналогового входа и дискретных выходов превращает формирователь в подобие аналого-цифрового преобразователя. Для масштабирования

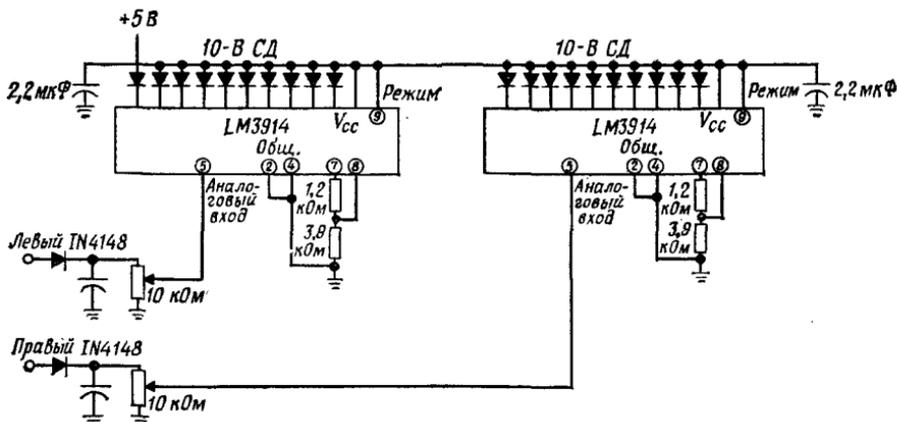


Рис. 12.42. Шкальный индикатор стереосистемы.

входного аналогового напряжения может использоваться либо усилитель, либо аттенуатор, обеспечивающие разгон 2-В входного сигнала на всю шкалу индикатора (т. е. включение СД № 10).

В стереоусилителе аналоговое входное напряжение для двух каналов может быть подобрано по числу включенных токов.

Другой особенностью ИС LM3914 является возможность переключения (по выводу 9) режимов полоски и движущей точки (только для одного выхода формирователя одновременно). Имеется множество применений, где описанный индикатор предпочтительнее аналогового шкального индикатора.

## 12.46. Вакуумные люминесцентные индикаторы

Следующий тип приборов в табл. 12.4 — это вакуумные люминесцентные индикаторы. В этом типе приборов свет испускается люминофором электронной лампы при бомбардировке его электронами. Первоначально эти приборы представляли собой однозначные семисегментные цифровые индикаторы в отдельном баллоне, содержащем сетку и катод. Современная усовершенствованная стеклянная конструкция прибора может содержать многозначную 7-сегментную, 14-сегментную или X—Y-матричную структуру либо специальные заказные символы.

Каждый знаковый разряд многознакоместного вакуумного люминесцентного индикатора содержит отдельную сетку для

мультиплексного управления. В зависимости от высоты символов и числа разрядов используется один или большее число прямонакальных катодов — эмиттеров электронов, размещенных перед сетками. Электродная структура из катода, сетки и анода очень напоминает используемую в вакуумном триоде. Положительный потенциал на анодах и сетках ускоряет электроны, испускаемые катодом, и под действием электронной бомбардировки анод испускает видимое излучение. При отрицательной или заземленной сетке электронный ток запирается и знакоместо гаснет. В процессе мультиплексирования сетки последовательно включаются по одной, а дешифрованная информация выдается на аноды, обеспечивая воспроизведение нужных символов. Частота мультиплексирования достаточна для того, чтобы не возникло мельканий изображения. Метод мультиплексирования аналогичен используемому в полупроводниковых индикаторах.

Умеренно большие управляющие напряжения вакуумных люминесцентных индикаторов позволяют использовать для управления ими недорогие полупроводниковые ИС.

**Пример 12.24. Формирователь возбуждающих напряжений вакуумного люминесцентного индикатора.** Разработать интерфейсную схему для 12-значного 10-сегментного вакуумного люминесцентного индикатора. В десять сегментов входят 7 сегментов цифр, десятичная точка и 2 отдельных анода для индикации специальных символов в нескольких знаковых разрядах.

*Решение.* Для сопряжения используются две ИС формирователей SN75512. Микросхема SN75512 может быть использована для возбуждения сегментов вакуумного люминесцентного индикатора или для сканирования линий знаковых разрядов. Поскольку первоначально ИС была предназначена для возбуждения вакуумного люминесцентного индикатора матричного типа, то данный пример управления 10-сегментным многозначным индикатором показывает ее универсальность. Одна ИС SN75512 используется как дешифратор сигналов на линиях сегментов, а другая — для мультиплексирования линий секток.

Функциональная блок-схема SN75512 показана на рис. 12.43. Прибор имеет последовательный порт данных, принимающий 12-разрядные последовательные слова данных при частоте до 1,0 МГц. Данные преобразуются в параллельные 12-разрядным последовательно-параллельным сдвиговым регистром по переднему фронту положительного тактирующего сигнала.

12-разрядные параллельные данные загружаются в 12 выходных фиксаторов при высоком уровне на входе разрешения фиксации. Каждый каскадный выход рассчитан на сигналы 60 В и дает ток до 25 мА. Этого достаточно для возбуждения большинства серийно выпускаемых вакуумных люминесцентных индикаторов. При низком активном уровне стробирующего входного сигнала выдаются все выходные сигналы. Последовательный выход данных со сдвигового регистра можно использовать для каскадного включения формирователей при возбуждении больших  $X - Y$ -матриц. Выход последовательных данных не зависит от сигнала разрешения фиксации или входных стробирующих сигналов.

Схема интерфейса вакуумного люминесцентного индикатора показана на рис. 12.44. С помощью 10-разрядных последовательных слов данных, вводимых в формирователь  $I$ , осуществляется выборка возбуждаемой линии сегмен-

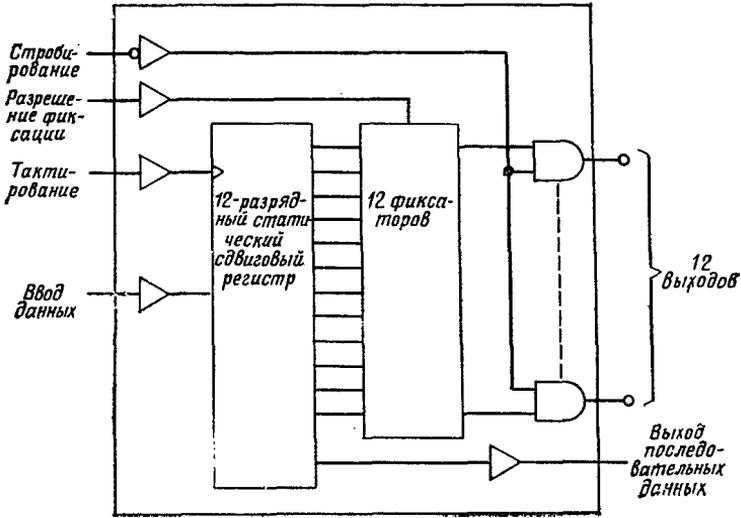


Рис. 12.43. Функциональная схема SN75512.

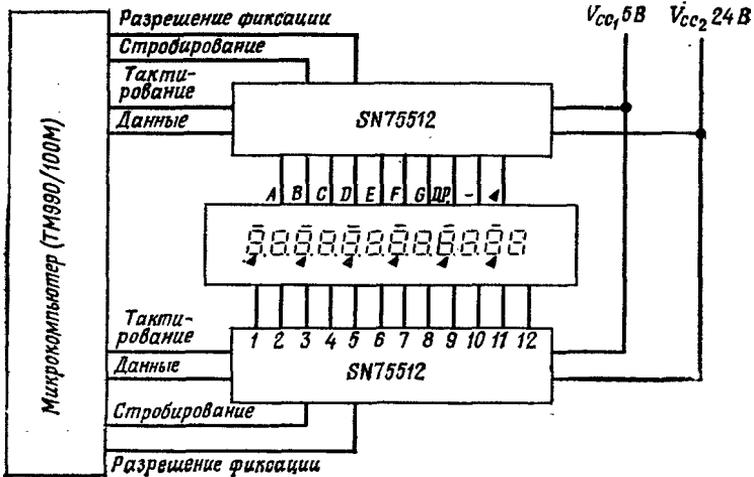


Рис. 12.44. Возбуждение вакуумного люминесцентного индикатора.

та; формирователь 2 мультиплексно возбуждает сетки. Два тактирующих импульса должны быть взаимно синхронизированы для правильного отображения данных сегментов на соответствующем знакоместе.

#### 12.4в. Газоразрядные матричные экраны переменного тока

Эти приборы появились сравнительно недавно и в настоящее время разрабатываются рядом лабораторий. Интерес к ним основывается на том, что они могут заменить ЭЛТ в компьютерных терминалах.

Газоразрядный экран переменного тока представляет собой матрицу ячеек, заключенную между двумя плоскими стеклянными пластинами, расположенными на точно контролируемом

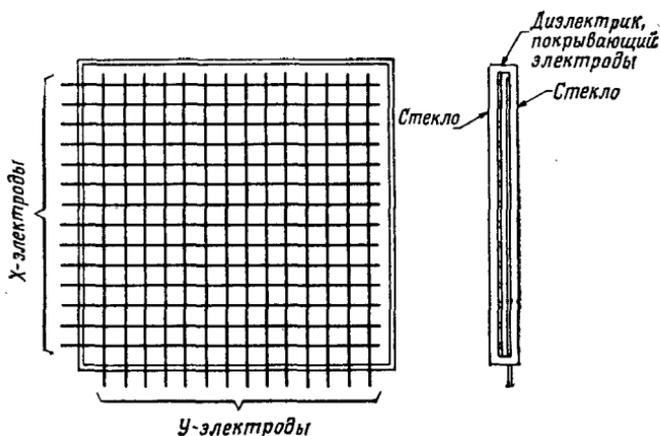


Рис. 12.45. Газоразрядный матричный экран переменного тока.

расстоянии друг от друга. Электроды X и Y наносятся на внутренние поверхности стеклянных пластин и покрываются диэлектрическим слоем. По периферии пластин сделан герметичный шов. После откачки промежутков между пластинами заполняется разреженным газом. С точки зрения газового наполнения и герметизации приборы подобны газоразрядным матричным экранам постоянного тока. Однако в последних электроды непосредственно соприкасаются с газом, в то время как в матричных экранах переменного тока электроды отделены от газа диэлектрическим слоем. Рис. 12.45 иллюстрирует конструкцию экрана переменного тока. Так как электроды экрана переменного тока изолированы от газа, прибор на постоянном токе работать не может. Когда между электродами X и Y прикладывается переменное напряжение, превышающее пробивное напряжение газа, последний ионизируется и возникает газовый

разряд, сопровождающийся пятном видимого излучения на пересечении выбранных  $X$ -строки и  $Y$ -столбца. Адресация каждого места пересечения позволяет создать изображение в виде ряда светящихся точек. После возбуждения разряда элемент отображения поддерживается в активном состоянии без дополнительной адресации. Свойство экрана переменного тока сохранять информацию исключает необходимость использования памяти регенерации изображения в простых типах информационных индикаторов. Напряжение, необходимое для поддержания разряда, меньше напряжения, первоначально требуемого для ионизации газа и для начала пробоя. Ячейка (на пересечении электродов  $X$  и  $Y$ ), которая светится, может сохраняться в этом состоянии бесконечно долго при приложении пониженного переменного напряжения. Период времени, в течение которого информация на экране не меняется, называется периодом поддержания.

Так как поддерживающее напряжение на электродах меньше, чем напряжение, требуемое для зажигания ячейки, то оно может быть приложено к строкам и столбцам постоянно. Если ячейка не была предварительно зажжена, то наложение поддерживающего напряжения не оказывает влияния на ячейку. Для включения на  $X$  —  $Y$ -электроды, определяющие положение ячейки, дополнительно к поддерживающему напряжению накладывается импульс. После зажигания ячейка будет излучать до тех пор, пока напряжение на ней не станет ниже поддерживающего.

Для выключения конкретной ячейки на нее подается стирающий импульс, амплитуда и длительность которого достаточны для компенсации действия напряжения поддержания и для гашения разряда на пересечении выбранных  $X$  —  $Y$ -электродов.

Рассмотрим теперь конструкцию интерфейсной схемы для возбуждения матричного газоразрядного экрана переменного тока, содержащего  $256 \times 256$  элементов. В интерфейсе использованы специально разработанные формирователи для газоразрядных экранов переменного тока типов SN75502A и SN75503A фирмы Texas Instruments. Эти ИС изготовлены по технологии VIDFET, комбинирующей три вида процессов для одного кремниевого кристалла: биполярный, ДМОП и КМОП. До разработки процесса VIDFET высокие возбуждающие напряжения газоразрядных экранов не позволяли использовать для управления ими интерфейс на ИС. Такие схемы строились на базе большого числа дискретных элементов, что приводило к высокой стоимости интерфейсных схем, составлявшей значительную часть общей стоимости системы.

Выходные транзисторы формирователя, соединенные по каскадной схеме, представляют собой ДМОП-транзисторы

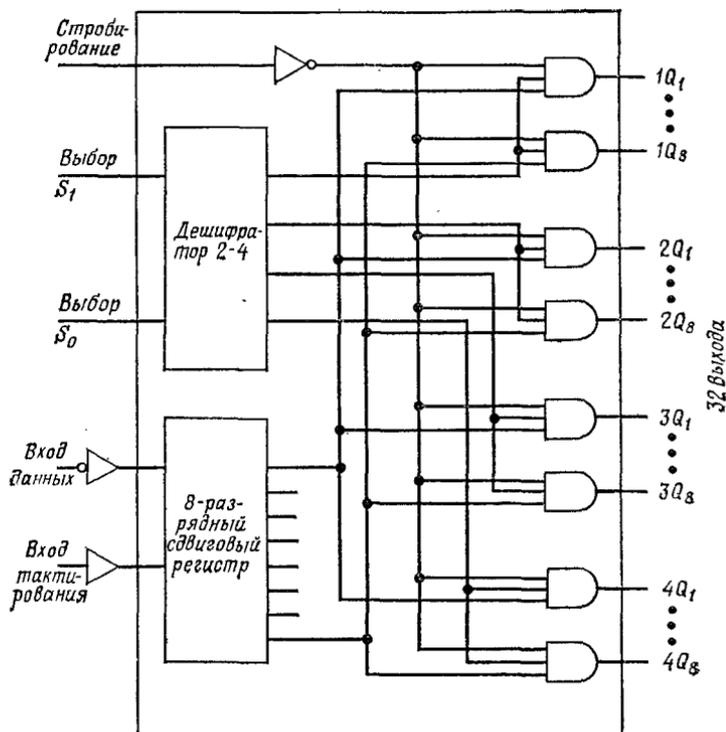


Рис. 12.46. Функциональная схема SN75502A.

(МОП-процесс с двойной диффузией) с фиксирующими диодами как к земле, так и к шине питания  $V_{CC}$ . Размах их выходного напряжения обеспечивается здесь в 100 В. Входы представляют собой *pnp*-структуры с ТТЛ-уровнями с фиксирующими диодами, изготовленные посредством стандартного биполярного процесса.

Так как схема SN75502A возбуждает 32 линии по оси  $X$ , а SN75503A — 32 линии по оси  $Y$ , то для управления экраном, содержащим  $256 \times 256$  элементов отображения, необходимо по 8 формирователей по оси  $X$  и по оси  $Y$ .

Микросхема SN75502 обеспечивает выборку по оси  $X$ . Последовательные данные с ТТЛ-уровнями загружаются в порт ввода данных при максимальной частоте 4,0 МГц. Прибор содержит 8-разрядный сдвиговый регистр и дешифратор 2—4, который подводит серии из последовательных 8-разрядных данных к одной из четырех групп по 8 параллельных выходов. Функциональная блок-схема микросхемы SN75502 показана на рис. 12.46. Линии  $S_0$  и  $S_1$  осуществляют выбор одной из четы-

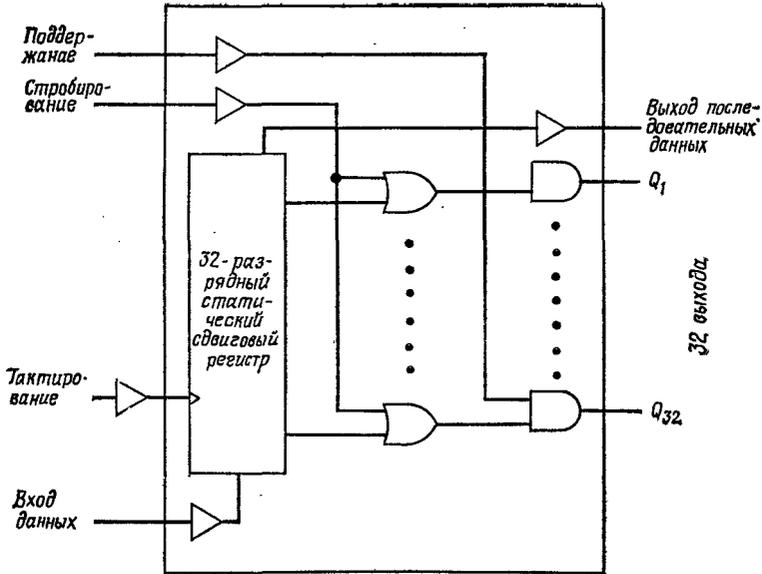


Рис. 12.47. Функциональная схема SN75503A.

рех групп по 8 выходов. При низком уровне стробирующего сигнала на выбранной 8-разрядной группе выходов появляется инвертированный набор входных данных, при этом на остальных 24 выходах сохраняется низкий уровень напряжения. Выходы, которые переходят на высокий уровень, формируют положительный импульс выборки.

Первая составляющая этого напряжения поддержания, базовый импульс, вырабатывается отдельно для формирователей оси  $X$  и прикладывается ко всем электродам этой оси.

Формирователь оси  $Y$  микросхемы SN75503A также содержит 32-каскадные схемы, изготовленные посредством ДМОП-процесса, позволяющего получить размах выходного напряжения 100 В. Функциональная блок-схема устройства показана на рис. 12.47. Эти ИС содержат по 32-разрядных сдвиговых регистров, сохраняющих информацию как при низком, так и при высоком стационарном уровне тактовых сигналов. Информация на входе данных (удовлетворяющая требованиям по времени установления) вводится в сдвиговый регистр на положительном фронте тактового импульса. Каждый выход сдвигового регистра возбуждает соответствующий  $Q$ -выход через две вентильные схемы, управляемые стробирующим и поддерживающим входными сигналами. Стробирующий вход управляет выходами в режимах записи и стирания, а поддерживающий

вход — выходами поддерживающего напряжения по оси  $Y$ . Выход последовательных данных может быть использован для каскадного соединения сдвиговых регистров.

В отличие от SN75502A ИС SN75503A позволяет получить все 32 выходных сигнала одновременно (SN75502A используется для последовательной выборки электродов, в которые записывается информация). Выбор одной из четырех групп по 8 формирователей осуществляется посредством входов выборки  $S_0$  и  $S_1$ . После выборки состояние 8 выходов группы задается данными, хранимыми в 8-разрядном сдвиговом регистре, показанном на рис. 12.46. Данные последовательно вводятся в сдвиговый регистр на положительном перепаде тактового импульса. Максимальная частота данных 4 МГц. Во время ввода данных стробирующий сигнал должен поддерживаться на уровне логической единицы.

Логические нули, загруженные через вход сдвигового регистра, осуществляют выборку выходов, которые переключаются на высокий уровень после окончания загрузки и перехода входа стробирования на низкий уровень.

Для того чтобы дать возможность использовать формирователи с меньшим размахом выходных напряжений, один или оба формирователя могут подключаться к плавающему потенциалу внешнего источника, создающего базовое напряжение. В данном примере только формирователь  $X$ -оси типа SN75502A подключен к плавающему напряжению, а SN75503A заземлен.

На рис. 12.48 показано, каким образом вывод 20 (земля) всех формирователей SN75502A может быть подключен к источнику поддерживающего напряжения, что позволяет получить плавающий под потенциалом этого источника формирователь. Источник поддерживающего напряжения, изображенный на рис. 12.48, создает импульсы напряжения с размахом от 0 до +115 В при частоте 20—50 кГц. Для работы формирователей  $X$ -оси необходимы постоянные напряжения +5 В и +85 В. Соответствующие источники также должны быть сделаны плавающими на уровне поддерживающего напряжения.

Когда выходы SN75502A находятся на низком уровне, их потенциалы (и линии  $X$ -оси) будут следовать за поддерживающим напряжением. Когда один или большее число выходов переходит на высокий уровень, напряжение, приложенное к соответствующим  $X$ -линиям, возрастает на 85 В по сравнению с напряжением поддержания.

Напряжение, подаваемое на  $Y$ -линию, будет нулевым (под потенциалом земли), когда выход имеет низкий уровень, и равным +85 В, когда выход SN75503A переходит на высокий уровень. В этой системе необходимы отдельные источники +5 и +85 В, привязанные к «земле» системы. Таким образом, к

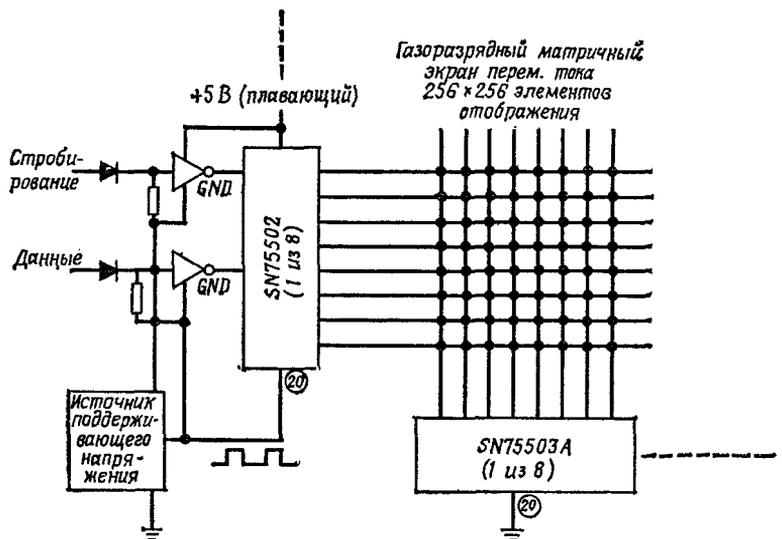


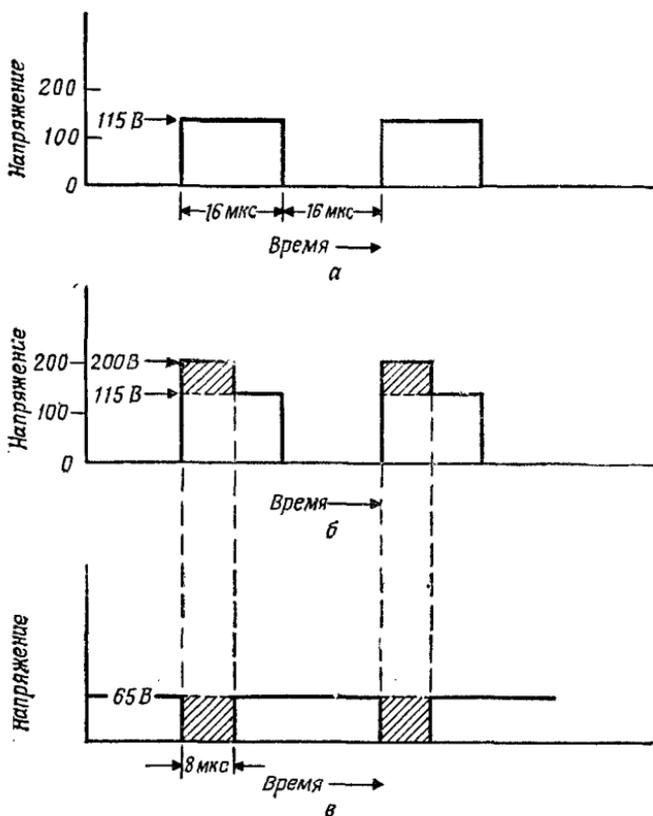
Рис. 12.48. Блок-схема системы.

основному поддерживающему напряжению по оси  $X$  добавляется перепад напряжения, в результате чего формируется полное напряжение на ячейке.

Формы основного поддерживающего напряжения и напряжения по оси  $Y$  иллюстрируются рис. 12.49. Когда формирователь оси  $Y$  типа SN75503A создает перепад напряжения с +85 В до потенциала земли, к поддерживающему напряжению 115 В, приложенному между  $X$ - и  $Y$ -электродами прибора, добавляется 85 В, и в результате к ячейке прикладывается напряжение 200 В. На рис. 12.49 показана форма полного поддерживающего напряжения, приложенного ко всем ячейкам матричного индикатора. Этого напряжения достаточно для поддержания состояния всех ячеек, поскольку оно одновременно приложено ко всему массиву ячеек.

В то время как светящаяся ячейка поддерживается импульсным напряжением 200 В, для инициирования разряда требуется 265 В. Для записи информации в данную ячейку формирователь оси  $X$  включается, а формирователь оси  $Y$  одновременно выключается. В результате на ячейке возникает импульсное напряжение 265 В и она переходит в проводящее состояние. Формы напряжений для режима записи показаны на рис. 12.50.

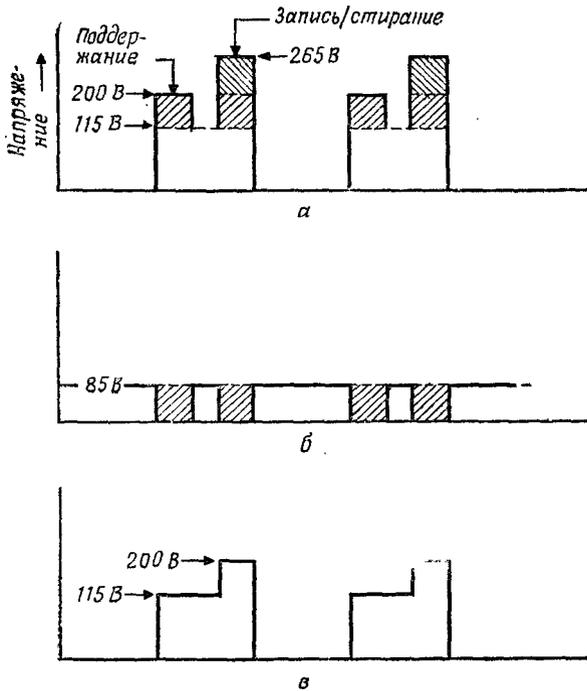
После зажигания напряжение поддержания обеспечивает проводимость до тех пор, пока ячейка не будет погашена другим импульсом выборки — импульсом стирания, который



**Рис. 12.49.** Формы поддерживающих напряжений. Базовое поддерживающее напряжение (а); полное поддерживающее напряжение (б); поддерживающее напряжение по оси  $Y$  (в).

формируется аналогично импульсу записи. Формирователь оси  $X$  включается, а формирователь оси  $Y$  выключается таким образом, что в данной точке матричного поля создается гасящий импульс.

Поскольку формирователь оси  $X$  находится под плавающим потенциалом, отслеживающим изменение поддерживающего напряжения, возникает необходимость развязки входов, на которые подаются стандартные ТТЛ-сигналы. Когда выход источника поддерживающего напряжения находится под потенциалом земли, никаких препятствий для управления стандартными ТТЛ-сигналами не возникает. Когда же на выходе SN75502A будет максимальное поддерживающее напряжение, входной диод  $D_1$  эффективно изолирует формирователь от остальной системы.



**Рис. 12.50.** Формы напряжений записи/стирания. Форма полного напряжения поддержания/записи/стирания (а); форма напряжения поддержания/записи/стирания по оси Y (б); форма напряжения записи/стирания по оси X (в).

Поскольку все входы имеют низкий уровень из-за наличия плавающих резисторов утечки, необходимо в каждую входную цепь вводить инвертор, как показано на рис. 12.48. Схематически микросхема SN74LS04 должна быть совместима с ТТЛ-системами.

Формирователи SN75500A и SN75501A функционально близки к SN75502A и SN75503A и отличаются от них МОП-совместимыми входами. В этих приборах наличие КМОП входных инверторов обеспечивает лучшее согласование с системой и меньшее общее потребление мощности.

Альтернативными вариантами являются оптронная или трансформаторная развязки, однако по сравнению с ними диодная развязка эффективнее и дешевле.

Цель данного примера сводится к показу типичного интерфейса газоразрядного матричного экрана переменного тока с формирователями SN75502A и SN75503A. Программное обеспечение и дополнительные аппаратные средства здесь не обсуждаются.

В случае необходимости дополнительные сведения по приложению могут быть получены от фирмы Texas Instruments.

#### 12.4г. Газоразрядные индикаторы постоянного тока.

Газоразрядные индикаторы — это освоенный класс приборов, серийно выпускаемый уже в течение многих лет.

При возбуждении неона-аргоновой смеси, наполняющей прибор, напряжением 120—170 В создается яркое излучение оранжевого цвета. Хотя газоразрядные индикаторы позволяют получить высококачественное изображение и по стоимости сравнимы с большинством других типов многознакоместных индикаторов, они имеют и ряд недостатков.

1. Раньше газоразрядные индикаторы постоянного тока считались недостаточно надежными. Отказы в первую очередь обуславливались нарушениями контакта в месте соединения металлической пленки, нанесенной на стекло, с выводами схемы формирователя.

2. Для работы индикаторов необходимы высокие напряжения. Изготовление интегральных формирователей на напряжения выше 100 В не всегда является простой задачей. В то же время схемы на дискретных элементах по стоимости не могут конкурировать с формирователями для СД-индикаторов.

В результате недавнего появления высоковольтной ДМОП-технологии интегральные формирователи стали недостижимы и доступными как серийные приборы. Одновременно достижения в конструировании позволили исключить фактор ненадежности контактов, что обеспечило газоразрядным индикаторам постоянного тока положение популярного типа многознакоместного индикатора с большими символами.

**Пример 12.25. Формирователь для газоразрядных цифровых индикаторов постоянного тока.** Спроектировать интерфейсную схему для дешифрации входных двоично-десятичных сигналов и управления 4,5-значным газоразрядным индикатором постоянного тока для цифровых измерительных приборов.

**Решение.** Микросхема SN75584А представляет собой популярный дешифратор/формирователь, способный управлять большинством типов газоразрядных многознакоместных индикаторов постоянного тока. На рис. 12.51 показана функциональная схема такого прибора. Выходные транзисторы возбуждения сегментов, изготовленные по ДМОП-технологии, рассчитаны на 100 В. Значение выходного тока программно задается в пределах от 0,1 до 4,0 мА посредством одного внешнего резистора. Прибор имеет *rpr*-входы, совместимые с ТТЛ, *p*-МОП- или КМОП-уровнями сигналов, и предназначен для дешифрации четырехразрядного двоично-десятичного кода и десятичной точки при низком уровне сигнала на входе разрешения выборки.

ИС дешифрует цифры 0...9 в двоично-десятичном коде и затемняет индикатор при больших значениях кода.

Индивидуальное управление индикатором реализуется с помощью одной ИС SN75584А на цифру. Для 4,5-значного индикатора необходимы четыре ИС

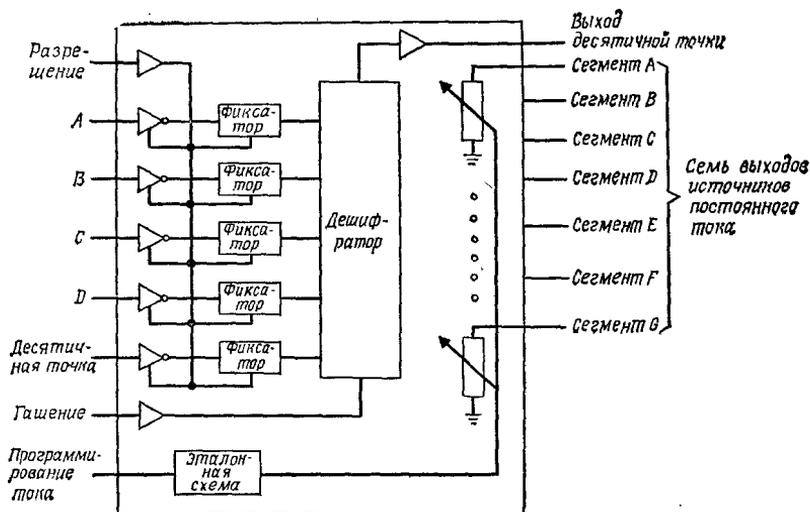


Рис. 12.51. Функциональная схема SN75584A.

SN75584A, а коммутация знаков  $+$  и  $-$  осуществляется отдельными *npn*-транзисторами.

В случае мультиплексного управления необходимы одна SN75584A и отдельные анодные формирователи. Полная мультиплексная схема интерфейса ТТЛ-источника данных с 4,5-значным газоразрядным индикатором постоянного тока показана на рис. 12.52.

Мультиплексирование осуществляется с помощью четырех *npn*-транзисторов 2N5400, которые последовательно включаются синхронно с соответствующими двоично-десятичными данными, поступающими на вход SN75584A. Как показано на схеме, для переключения транзисторов посредством стандартных ТТЛ-уровней необходимы четыре дополнительных *npn*-транзистора типа 2N5550. Входные сигналы на их базы, подаваемые через схему мультиплексирования, могут создаваться либо отдельной ТТЛ-схемой, либо микрокомпьютером.

Управление знаками  $+$  и  $-$  осуществляется независимо от схемы мультиплексирования. Поскольку SN75584A не способна дешифровать и формировать эти сигналы, проще и программно, и аппаратно отдельно обрабатывать их.

При формировании сигналов возбуждения знаковых разрядов мультиплексного индикатора необходимо ввести небольшую задержку между сигналами выборки знакомест, чтобы обеспечить возможность восстановления электрической прочности газоразрядного промежутка. В течение этого «мертвого» времени производится выключение сегментов, чем обеспечивается гашение разряда.

Частота мультиплексирования определяется техническими условиями изготовителя на данный тип индикатора. Некоторые индикаторы должны иметь отдельную ячейку дежурного разряда для начального возбуждения первого сканируемого знакоместа. Рекомендации по схемам обычно прикладываются к самим приборам.

Микросхема SN75584A обеспечивает программируемый постоянный ток сегментов. Применение формирователя с постоянным значением выходного

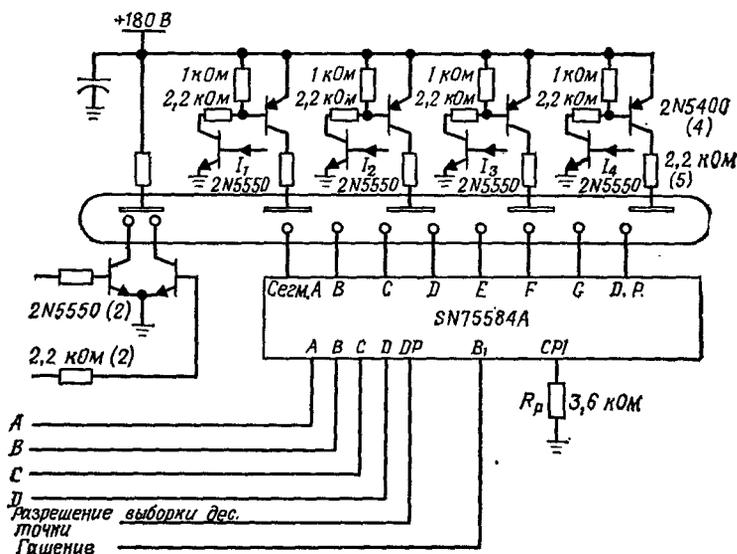


Рис. 12.52. Схема возбуждения газоразрядного индикатора постоянного тока.

тока исключает некоторые недостатки (например, медленное включение сегментов), присущие другим типам формирователей.

Ток сегментов программируется посредством резистора  $R_p$ , включенного между выводом CPI и «землей». Значение сопротивления этого резистора в килоомах определяется по формуле  $R_p = 3,6/I_0$ , где  $I_0$  — ток в миллиамперах.

Показанный на схеме резистор 3,6 кОм обеспечивает отвод тока сегмента в 1 мА. Значение  $R_p$  и постоянное значение тока находятся по рекомендуемым условиям изготовителя, приведенным в справочных данных.

## ЛИТЕРАТУРА

1. Peripheral Driver Data Book, Dallas, Tex., 1981.
2. The Line Driver and Line Receiver Data Book, Dallas, Tex., 1981.
3. The Display Driver Data Book, Dallas, Tex., 1977.
4. AC Plasma Display, Application Rep., Bulletin SCA-204, Dallas, Tex.

## ПРИЛОЖЕНИЕ

Отечественные интегральные микросхемы — аналоги зарубежных интегральных микросхем, приводимых в книге (слева — зарубежные, справа — отечественные)

### *Операционные усилители*

LM101	К533УД2	μA747	К140УД20
LM101A	К153УД6	μA702	К140УД1
μA709	К533УД1	LM308	К140УД14
μA709A	К153УД3	LM343	К1408УД1
μA741	К140УД7		

### *Стабилизаторы*

LM723	КР142ЕН1А...Г, КР142ЕН2А...Г
μA7808К	КР142ЕН8А...В
μA7818	КР142ЕН9А...В

### *Цифро-аналоговые преобразователи*

AD7570	КР572ПА1А...Г
НА562	К594ПА1А, Б

### *Аналого-цифровые преобразователи*

TDC1007	К1107ПВ2
---------	----------

## Микросхемы малой степени интеграции

### Микросхемы ТТЛ

#### *Логические элементы*

74LS04	К155ЛН1	74LS02	К555ЛЕ1
74S04	К531ЛН1	74S02	К531ЛЕ1
74LS00	К555ЛA3	74LS27	К555ЛЕ4
74S00	К531ЛA3	7425	К155ЛЕ3
74LS10	К555ЛA4	74LS08	К555ЛЛ1
74S10	К531ЛA4	74S08	К531ЛЛ1
74LS20	К555ЛA1	74LS32	К555ЛЛ1
74S20	К531ЛA1	74S32	К531ЛЛ1
74LS30	К555ЛA2	74LS51	К555ЛР1
74S30	К531ЛA2	74S51	К531ЛР1

<i>Триггеры</i>		<i>Микросхемы специального назначения</i>	
74LS112	K533TB9	74LS123	K555A13
74S112	K531TB9	74LS14	K555TJ2
74109	K155TB15	74S132	K531TJ3
74L74	134TM2	74128	K155JE6
7474	K155TM2	74S140	K531JA16
74S74	K531TM2	MC10124	K500PY124
74LS279	533TP2	MC10125	K500PY125

**Микросхемы КМОП**

<i>Логические элементы</i>		<i>Триггеры</i>	
CD4049B	K561JH2	CD4027B	K561TB1
CD4011B	K561JA7	CD4013B	K561TM2
CD4023B	K561JA9	CD4042B	K561TM3
CD4012B	K561JA8		
CD4001B	K561JE5		
CD4025B	K561JE10		
CD4002B	K561JE6		

**Микросхемы ЭСЛ***Логические элементы*

MC10102	K500JM102	MC10109	K500LM109
MC10106	K500JE106	MC10118	K500JC118
MC10211	K500JE211	MC10117	K500JK117
MC10210	K500JL210	MC10119	K500LC119
MC10101	K500JM101	MC10121	K500JK121
MC10105	K500JM105	MC10107	K500LP107

*Триггеры*

MC10135	K500TB135
MC10131	K500TM131
MC10231	K500TM231
MC10133	K500TM133
MC10130	K500TM130

*Схемы специального назначения*

MC10124	K500PY124
MC10125	K500PY125

**Микросхемы средней степени интеграции****Микросхемы ТТЛ***Мультиплексоры*

74150	133КП16, K155КП1
74151	133КП7, K155КП7, K531КП7
74152	133КП5, K155КП5, KM155КП5
74153	133КП2, K155КП2, 530КП2, K531КП2, KM155КП2
74251	K531КП15, K555КП15, KM555КП15
74257	530КП11, K531КП11, K555КП11
74258	530КП14, K531КП14, K555КП14
74298	K555КП13

## Дешифраторы

7442	134ИД6
74138	К531ИД7, К555ИД7
74139	530ИД14, К531ИД14
74145	133ИД10, К155ИД10, К555ИД10
74154	133ИД3, 134ИД3, КР134ИД3, К155ИД3
74155	133ИД4, К155ИД4, КМ155ИД4, К555ИД4

## Операторы

7483	133ИМ3, К155ИМ3, КМ155ИМ3
7485	134СП1, КР134СП1, 530СП1
74180	133ИП2, 134ИП2, КР134ИП2
74181	133ИП3, 134ИП3, К155ИП3
74182	133ИП4, 124ИП4, К155ИП4, КМ155ИП4, 530ИП4, КМ555ИП4
74280	530ИР5, К531ИР5

## Схемы на триггерах

7475	133ТМ7, К155ТМ7, КМ155ТМ7, КМ555ТМ7
7477	133ТМ6, К155ТМ6, КМ155ТМ6

## Регистры

74173	К155ИР15, КМ155ИР15
74164	134ИР8, КР134ИР8
74174	530ТМ9, К531ТМ9, К555ТМ9
74175	К1555ТМ8, 530ТМ8, К531ТМ8, К555ТМ8, КМ555ТМ8
74198	133ИР13, К155ИР13
74295	К555ИР16
74374	К555ИР23

## Счетчики

7490	133ИЕ2, 134ИЕ2, КР134ИЕ2, К135ИЕ2, КМ155ИЕ2
7492	133ИЕ4, К155ИЕ4, КМ155ИЕ4
7493	133ИЕ5, 134ИЕ5, К155ИЕ5, КМ155ИЕ5
74196	133ИЕ14, К531ИЕ14
74160	К155ИЕ9
74161	К555ИЕ10, КМ555ИЕ10
74168	530ИЕ16, К531ИЕ16
74169	530ИЕ17, К531ИЕ17
74192	133ИЕ6, К155ИЕ6, КМ155ИЕ6, К555ИЕ6
74193	133ИЕ7, К155ИЕ7, КМ155ИЕ7, К555ИЕ7

## Микросхемы КМОП

	<i>Мультиплексоры</i>		<i>Регистры</i>
4512	564КП2	4015	К176ИР2, 564ИР2
4539	К561КП1, 564КП1	4034	564ИР6
		4035	564ИР9
	<i>Дешифраторы</i>		<i>Счетчики</i>
4028	К176ИД1, 564ИД1	4020	К561ИЕ16
	<i>Операторы</i>	4024	К176ИЕ1, К500ИЕ1
4008	К176ИМ1, 564ИМ1	4017	К176ИЕ8
		4029	564ИЕ14
	<i>Схемы на триггерах</i>		
4042	К561ТМ3, 564ТМ3		
4043	К561ТР2, 564ТР2		

## Микросхемы ЭСЛ

	<i>Мультиплексоры</i>
10164	10ИД164, 500ИД164, К500ИД164
	<i>Дешифраторы</i>
10161	100ИД161, 500ИД161, К500ИД161
10162	100ИД162, 500ИД162, К500ИД162
	<i>Операторы</i>
10160	100ИЕ160, 500ИЕ160, К500ИЕ160, К500ТИЕ160
10179	100ИП179, 500ИП179, К500ИП179
10180	100ИМ180, 500ИМ180, К500ИМ180
10181	100ИП181, 500ИП181, К500ИП181
	<i>Схемы на триггерах</i>
10130	100ТМ130, 500ТМ130, К500ТМ130, К500МТМ130
	<i>Регистры</i>
10141	100ИП141, 500ИП141, К500ИП141

## ПРЕДМЕТНЫЙ УКАЗАТЕЛЬ

- Адресация памяти 2 23  
Автогенераторы 1 87, 251  
Алгоритм 1 344, 353; 2 57  
Аналого-цифровые преобразования 1 314—379  
— — принципы 1 338  
— — основные параметры 1 361  
— — системы сбора данных 1 375  
— — список терминов 1 363  
Арифметические устройства 2 11  
Арифметическо-логическое устройство (АЛУ) 2 52  
Архитектура 2 133
- Блок управления памятью 2 138
- Видеоконтроллер 2 316  
Временное уплотнение 2 13
- Генератор кварцевый 1 164  
— сквозного переноса 2 56  
— тактовых импульсов четырехфазный 2 23  
— ускоренного переноса 2 53  
Генераторы сигналов 1 86  
— управляемые напряжением (ГУН) 1 122, 163, 185, 249  
— — — центральная частота 1 136  
LC-генераторы 1 166  
Гибкий диск 2 320  
Грея код 2 77
- Демодуляторы 1 80  
— фазовые 1 180  
— частотные 1 180  
Демультимплексирование 2 27  
Детектор направления 2 86  
— пороговый 1 195  
— фазовый 1 83, 134, 151, 162, 185  
— — квадратурный 1 140
- Детектор частотный 1 137  
— X из Y 2 18  
Детекторы цифровые фазовые 1 154  
— — фазочастотные 1 155, 162  
— — частотные 1 161  
Дешифратор 1 400  
Дешифраторы 2 11, 25, 72, 110  
— тональные 1 183  
Джиттер 1 179
- Защелки 1 406  
Закогенераторы 2 314
- Излучатели светодиодные 2 173  
— — выбор типа 2 191  
— — оптические характеристики 2 187  
— — список терминов 2 179  
Инвертор 1 399  
Индексация 2 131  
Индикаторы 2 207, 268  
— буквенно-цифровые 2 234, 264  
— интерактивные 2 243  
— полупроводниковые 2 384  
— типы 2 211  
— шкальные 2 202  
— эргономические факторы 2 214  
ИС для источников вторичного электропитания 1 256—313  
— — — — — список терминов 1 259
- Квадрокоррелятор 1 139  
Клавиатурный интерфейс 2 146  
— шифратор 2 324  
Ключи 1 366  
Кодирующее устройство 2 25  
Комбинационные устройства 2 11  
— функции 2 11  
Коммутатор 1 366  
Компаратор положений переключателя 2 17, 60, 66  
Компьютер 2 41

- Контроллер 2 104, 138  
 — ЭЛТ 2 304—314  
 Костаса контур 1 141
- Логические схемы МИС** 1 380—430  
 — — — основные параметры 1 393  
 — — — специального назначения 1 420  
 — — — типы семейств 1 380  
 — — — характеристики семейств 1 384  
 — — СИС 2 6—114  
 — элементы 1 395—406; 2 14, 50, 79
- Микрокомпьютер** 1 356; 2 387  
**Микропроцессор** 2 82, 118—172  
 — выбор 2 119  
 — регистры 2 123  
 — список терминов 2 116  
 — средства разработки 2 139  
**Многопроцессорная обработка** 2 136  
**Модуляторы** 1 76  
**Монитор** 2 131  
**Мультивибратор астабильный** 1 149  
**RC-мультивибраторы** 1 167  
**Мультиплексная система** 2 227  
**Мультиплексоры** 2 11, 14, 110  
**Мэхани карта** 1 403, 412
- Наборы команд** 2 128
- Обнаружение/исправление ошибок** 2 64  
**Обозначения логической схемы** 2 8  
**Одновибраторы** 1 416  
**Одноплатные вычислительные машины** 2 141  
**Операторы** 2 42, 111  
**Операционные усилители** 1 9—64  
 — — выбор 1 46  
 — — параметры 1 14, 42  
 — — список терминов 1 13  
 — — схемы линейных усилителей 1 28  
 — — функциональные схемы на ОУ 1 112  
**Оптоэлектроника** 2 173—275  
**Оптроны** 2 246  
 — параметры 2 251  
 — схемные применения 2 254  
 — таблицы выбора 2 269  
 — типы 2 249
- Передаточные функции** 1 122  
**Перемножители** 2 60  
 — четырехкватратные 1 65  
 — — расчет 1 73  
**Перемножитель двоичный** 2 57  
**Периферийные устройства** 2 137  
 — — на БИС 2 275—331  
 — — — список терминов 2 277  
**Последовательностные схемы** 2 11, 81  
**Преобразователи** 2 70  
 — интегрирующие 1 346  
 — логарифмические 1 114  
 — напряжения-частота 1 103, 107  
 — частота-напряжение 1 108, 111  
**Прецизионные выпрямители** 1 112  
**Программное обеспечение** 2 131  
**Проектирование практических схем** 1 168  
**Процессор** 1 350; 2 124, 150  
 — диапазон адресации 2 127  
 — однокристалльный 2 134  
 — с разрядной организацией 2 135  
 — стек 2 128
- Регистр последовательного приближения** 1 358  
**Регистры** 2 84, 112  
 — архитектура 2 123
- Сдвиговый регистр** 2 280  
**Светодиоды** 2 167  
**Синтезатор** 1 173  
**Синхронизаторы побитовые** 1 176  
 — цифровые фазовые 1 146  
**Системное проектирование** 2 108  
**Системный интерфейс** 2 139  
**Сквозной перенос** 2 44, 58  
**Сопроцессор** 2 136  
**Стабилизаторы напряжения** 1 257  
 — — таблицы 1 302—317  
 — — тепловые характеристики 1 296  
 — — типы 1 258  
**Сумматор/вычитатель** 2 51  
**Схемы линий связи** 2 364  
 — сопряжения 2 331—404  
 — установки времени 1 188—255  
 — фазовой автоподстройки 1 122—187  
 — цифровые 1 145  
**Счетчик параллельный** 1 411  
**Счетчики** 2 91—102, 113  
**Счетчики/таймеры** 2 138  
 — интегральные схемы 1 224

- Таблица истинности 1 401, 411  
Таймер 555 1 188, 250  
— интегральная схема 1 199  
Таймер 556 сдвоенный 1 212  
Таймерные ИС маломощные 1 219  
Таймеры одноцикловые 1 193, 196, 205  
Таймеры/счетчики 1 193, 197, 224, 231  
Тактовый генератор 2 288  
— — сдвоенный 2 289  
Трассировка данных 2 11  
Триггеры 1 406; 2 11, 81, 112
- Универсальная интерфейсная шина 2 378  
Усилители выборки и хранения 1 369  
Ускоренный перенос 2 45, 57  
Установление 1 134  
— специальное 1 136  
Устройства управления периферийным оборудованием 2 340
- Фазовая ошибка 1 131  
Формирователи синусоидальных сигналов 1 92  
Функции сумматоров 2 43
- Функциональные узлы 1 65—120  
— — рабочие характеристики 1 94
- Хемминга код 2 65  
Хронирующие схемы счетверенные 1 214  
Хронирующий интервал 1 193, 235, 254
- Цифро-аналоговые преобразования 1 314—379; 2 29  
— — принципы 1 317  
— — основные параметры 1 335  
— — системы сбора данных 1 375  
— — список терминов 1 337
- Шифраторы 2 28—42  
Шумовые характеристики 1 129
- Эмулятор 2 139
- Языки 2 133, 152

ББК 32.852  
П 76  
УДК 621.3 : 681.3

Авторы: Алфке П., Бакли Д., Бриз Э., Кейтон Б., Коль Э.,  
Коулмейер Д., Отсука В., Смит К., Уорнер У.

Переводчики: К. Д. Козлов, М. Н. Микшис, Е. К. Чахмак-  
сазян, Ф. М. Яблонский

**Применение интегральных схем: Практическое руковод-**  
П 76 ство. В 2-х кн. Кн. 2. Пер. с англ./Под ред. А. Уильямса. —  
М.: Мир, 1987. — 413 с., ил.

В книге американских специалистов приведены основные технические дан-  
ные современных интегральных схем — от операционных усилителей до микро-  
процессоров. Даются рекомендации по их практическому применению, определе-  
нию наилучших конструктивных решений, надежности действия и удобству  
эксплуатации.

На русском языке издается в двух книгах. В книге 2 рассматриваются схемы  
средней и большой степени интеграции, микропроцессоры, электронные устрой-  
ства и цепи сопряжения.

Для инженеров, занимающихся применением интегральных схем, в студен-  
тов вузов, изучающих электронную и вычислительную технику.

П 2403000000-280 163-87, ч. 1  
041(01)-87

ББК 32.852

*Редакция литературы по информатике и робототехнике*

© 1984 by McGraw-Hill, Inc.  
© перевод на русский язык, «Мир», 1987

**Уважаемый читатель!**

Ваши замечания о содержании книги, ее оформлении, качестве перевода и другие просим присылать по адресу: 129820, Москва, И-110, ГСП, 1-й Рижский пер., 2, изд-во «Мир».

Практическое руководство

Петер Алфке, Дон Бакли, Эрик Бриз,  
Б. Кейтон, Э. Коль, Д. Коулмейер,  
В. Отсука, К. Смит, У. Уорнер

ПРИМЕНЕНИЕ ИНТЕГРАЛЬНЫХ СХЕМ  
В 2-х книгах

Под редакцией А. Уильямса

Книга 2

Ст. научный редактор Н. В. Серегина  
Мл. научный редактор В. Н. Соколова  
Художник А. И. Чаузов  
Художественный редактор Н. М. Иванов  
Технический редактор Е. С. Потапенкова  
Корректор В. И. Киселева

ИБ № 5889

Сдано в набор 11.09.86. Подписано к печати  
14.04.87. Формат 60×90<sup>1/4</sup>. Бумага кн.-журн.  
Гарнитура литературная. Печать высокая.  
Объем 13,0 бум. л. Усл. печ. л. 26,0. Усл.  
кр.-отт. 26. Уч.-изд. л. 25,99. Изд. № 6/4582.  
Тираж 50 000 экз. Зак. № 317. Цена 1 р. 60 к.

ИЗДАТЕЛЬСТВО «МИР»  
129820, ГСП, Москва, И-110, 1-я Рижский  
пер., 2.

Ленинградская типография № 2 головное  
предприятие ордена Трудового Красного Зна-  
мени Ленинградского объединения «Техниче-  
ская книга» им. Евгении Соколовой Союз-  
полиграфпрома при Государственном комите-  
те СССР по делам издательства, полиграфии  
и книжной торговли. 198052, г. Ленинград,  
Л-52, Измайловский проспект, 29.